

HỌC VIỆN CÔNG NGHỆ BƯU CHÍNH VIỄN THÔNG



GHÉP KÊNH TÍN HIỆU SỐ

(Dùng cho sinh viên hệ đào tạo đại học từ xa)

Lưu hành nội bộ

HÀ NỘI - 2007

GHÉP KÊNH TÍN HIỆU SỐ

Biên soạn : TS. CAO PHÁN

THS. CAO HỒNG SƠN

LỜI NÓI ĐẦU

Ghép kênh tín hiệu số là một lĩnh vực rất quan trọng. Khởi đầu của ghép kênh tín hiệu số là điều xung mã (PCM) và điều chế Delta (DM), trong đó PCM được sử dụng rộng rãi hơn. Từ PCM, các nhà chế tạo thiết bị viễn thông đã cho ra đời thiết bị ghép kênh cận đồng bộ (PDH) và sau đó là thiết bị ghép kênh đồng bộ (SDH). Mạng thông tin quang SDH đã mở ra một giai đoạn mới của công nghệ truyền thông nhằm đáp ứng nhu cầu tăng trưởng rất nhanh của các dịch vụ viễn thông, đặc biệt là dịch vụ Internet.

Với tốc độ bit hiện tại của SDH là 10 Gbit/s vẫn chưa đáp ứng một cách đầy đủ cho truyền lưu lượng Internet đã, đang và sẽ phát triển theo cấp số nhân. Vì vậy công nghệ ghép kênh theo bước sóng (WDM) đã xuất hiện. Để có thể tận dụng băng tần truyền dẫn tại miền cửa sổ thứ hai của sợi quang đơn mode, kỹ thuật ghép chặt các bước sóng DWDM đang đóng vai trò quan trọng trên mạng thông tin quang toàn cầu.

Tuy nhiên, thông tin quang SDH là công nghệ ghép kênh cố định. Vì vậy độ rộng băng tần vẫn không được tận dụng triệt để. Theo ước tính thì hiệu suất sử dụng độ rộng băng tần khả dụng của hệ thống thông tin quang SDH mới đạt được 50%. Trước thực tế một mặt độ rộng băng tần đường truyền còn bị lãng phí, mặt khác công nghệ truyền gói IP và ATM đòi hỏi hệ thống thông tin quang SDH phải thỏa mãn nhu cầu trước mắt và cả cho tương lai, khi mà các dịch vụ gia tăng phát triển ở trình độ cao. Chỉ có thể thỏa mãn nhu cầu về tốc độ truyền dẫn và nâng cao hiệu suất sử dụng băng tần đường truyền bằng cách thay đổi các phương thức truyền tải lưu lượng số liệu.

Vấn đề mấu chốt ứng dụng các phương thức truyền tải tiên tiến là kết chuỗi các các contenơ, sử dụng các phương thức đóng gói số liệu thích hợp, truyền tải gói linh hoạt theo cách tái sử dụng không gian và chuyển mạch bảo vệ thông minh để nâng cao độ tin cậy của mạng và rút ngắn thời gian phục hồi của hệ thống khi có sự cố. Những vấn đề này sẽ được phân tích kỹ trong các chủ đề sau đây:

1) Trình bày một số khái niệm cơ bản trong truyền dẫn tín hiệu, đặc biệt là tín hiệu số và các phương pháp ghép kênh số.

2) Các phương pháp duy trì mạng. Nội dung chủ yếu của chuyên đề này là các phương pháp chuyển mạch bảo vệ mạng đường thẳng và mạng vòng SDH.

3) Các chuẩn Ethernet, mạng vòng thẻ bài và FDDI.

4) Các phương thức truyền tải số liệu bao gồm các phương thức đóng khung số liệu, kết chuỗi, điều chỉnh dung lượng tuyến, các giao thức tái sử dụng không gian v.v.

Sau mỗi chương có các bài tập hoặc câu hỏi để sinh viên tự kiểm tra và đánh giá kiến thức của mình khi đối chứng với đáp số và trả lời trong phần phụ lục.

Tài liệu giảng dạy này được biên soạn theo đề cương môn học "Ghép kênh tín hiệu số" của chương trình đào tạo đại học chính quy hiện nay của Học viện Công nghệ Bưu chính Viễn thông. Tuy nhiên, đây là lần biên soạn đầu tiên nên không tránh khỏi thiếu sót về nội dung và hình thức. Rất mong các độc giả góp ý để tài liệu ngày càng hoàn thiện hơn.

Ý kiến đóng góp của các độc giả xin vui lòng gửi trực tiếp cho Phòng Đào tạo Đại học từ xa – Học viện Công nghệ Bưu chính Viễn thông.

Xin chân thành cảm ơn!

Nhóm tác giả

CHƯƠNG I

MỘT SỐ KHÁI NIỆM CƠ BẢN

TRONG TRUYỀN DẪN TÍN HIỆU

1.1. GIỚI THIỆU CHUNG

Trong chương này giới thiệu các nội dung chính sau đây:

- Một số khái niệm cơ bản trong truyền dẫn tín hiệu số.
- Các phương pháp số hoá tín hiệu analog như: PCM, DPCM và DM. Trong đó phương pháp PCM được sử dụng rộng rãi trong các hệ thống ghép kênh PDH.
- Các phương pháp ghép kênh: đã đi qua các phương pháp ghép kênh theo tần số, theo tần số trực giao, theo thời gian, theo mã, ghép kênh thống kê v.v. trong đó ghép kênh theo thời gian được sử dụng trong ghép kênh PDH, SDH.
- Đồng bộ trong viễn thông:

Đã tiến hành phân tích các phương thức đồng bộ như: đồng bộ sóng mang, đồng bộ ký hiệu, đồng bộ bit, đồng bộ khung, đồng bộ gói, đồng bộ mạng, đồng bộ đa phương tiện và đồng bộ đồng hồ thời gian thực. Tùy thuộc vào từng trường hợp cụ thể mà sử dụng một trong các phương thức đồng bộ hoặc sử dụng đồng thời một số phương thức đồng bộ. Chẳng hạn trong mạng thông tin quang SDH sử dụng cả đồng bộ mạng, đồng bộ sóng mang, đồng bộ khung, đồng bộ ký hiệu.

1.2. NHẬP MÔN GHEP KENH SỐ

1.2.1. Tín hiệu và các tham số

1.2.1.1. Các loại tín hiệu

(1) Tín hiệu analog: tín hiệu analog (tương tự) là loại tín hiệu có các giá trị biên độ liên tục theo thời gian, thí dụ tín hiệu thoại analog.

Một dạng điển hình của tín hiệu analog là sóng hình sine, được thể hiện dưới dạng:

$$S(t) = A \sin(\omega t + \varphi)$$

trong đó: A là biên độ tín hiệu, ω là tần số góc ($\omega = 2\pi f$, f là tần số), φ là pha của tín hiệu.

Nếu tín hiệu là tập hợp của nhiều tần số thì ngoài các tham số trên đây còn có một tham số khác, đó là dải tần của tín hiệu.

(2) Tín hiệu xung: tín hiệu xung là loại tín hiệu có các giá trị biên độ là hàm rời rạc của thời gian. Điển hình của tín hiệu xung là tín hiệu xung lấy mẫu tín hiệu analog dựa vào định lý lấy mẫu.

(3) Tín hiệu số: đây cũng là loại tín hiệu có các giá trị biên độ là hàm rời rạc của thời gian như tín hiệu xung. Tuy nhiên, khác với tín hiệu xung ở chỗ biên độ của các xung bằng 0 hoặc 1, mặt khác tập hợp của một nhóm xung đại diện cho một chữ số, hoặc một ký tự nào đó. Mỗi một xung được gọi là một bit. Một vài loại tín hiệu số điển hình như: tín hiệu 2 mức (0 và 1), còn có tên là tín hiệu xung nhị phân hay tín hiệu xung đơn cực; và tín hiệu ba mức (-1, 0 và +1), còn được gọi là tín hiệu xung tam phân hay tín hiệu xung lưỡng cực.

(4) Tín hiệu điều biên xung, điều tần xung hoặc điều pha xung: đây là trường hợp mà sóng mang xung chữ nhật có biên độ, hoặc tần số, hoặc pha biến đổi theo quy luật biến đổi của biên độ tín hiệu điều chế. Ba dạng tín hiệu này thường được sử dụng trong mạng thông tin analog.

1.2.1.2. Các tham số của tín hiệu

(1) Mức điện

- Mức điện tương đối: $L(dB) = 10 \log \frac{P_x}{P_0}$

trong đó: P_x là công suất tín hiệu (mW) tại điểm cần xác định mức điện, P_0 là công suất tín hiệu tại điểm tham khảo (mW).

- Mức điện tuyệt đối: $L(dB_m) = 10 \log \frac{P_x}{1mW}$

$L(dB)_m = 0 dB_m$ khi công suất tại điểm x bằng 1 mW, $L(dB)_m > 0$ khi công suất tín hiệu tại điểm x lớn hơn 1 mW, $L(dB)_m < 0$ khi công suất tín hiệu tại điểm x bé hơn 1 mW.

(2) Tỷ số tín hiệu trên nhiễu

$$SNR(dB) = 10 \log \frac{P_s}{P_n} = 20 \log \frac{V_s}{V_n} = 20 \log \frac{I_s}{I_n}$$

trong đó: P_s, V_s, I_s tương ứng là công suất, điện áp và dòng điện tín hiệu; P_n, V_n, I_n tương ứng là công suất, điện áp và dòng điện nhiễu.

1.2.2. Đường truyền và độ rộng băng tần truyền dẫn

1.2.2.1. Đường truyền

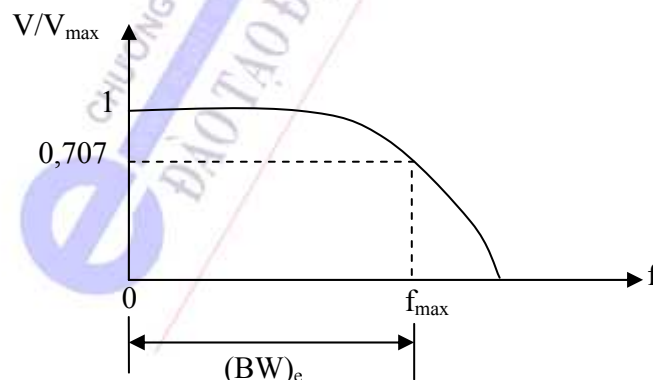
Là môi trường truyền dẫn được sử dụng để truyền tải tín hiệu, thí dụ đường truyền cáp kim loại, đường truyền cáp sợi quang, đường truyền Radio, v.v. Đường truyền còn được phân chia thành tuyến (Path), kênh v.v.

1.2.2.2. Độ rộng băng tần truyền dẫn

Muốn đo độ rộng băng tần truyền dẫn của tín hiệu nào đó phải căn cứ vào các quy định sau đây:

(1) Độ rộng băng tần điện (BW)_e

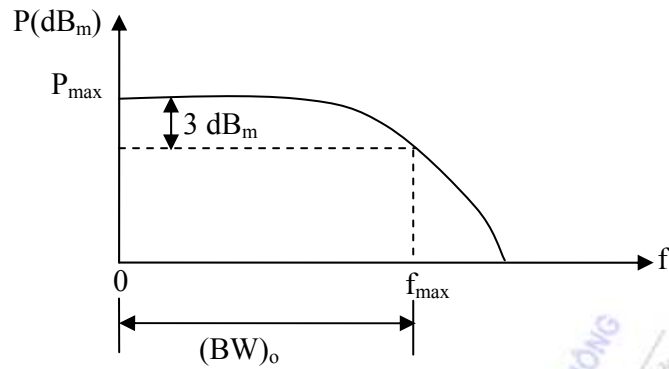
Độ rộng băng tần điện là băng tần từ tần số tín hiệu bằng zero đến tần số tín hiệu mà tại đó đáp ứng của tín hiệu (hệ số khuếch đại, điện áp, dòng điện) giảm còn 0,707 so với giá trị cực đại của đáp ứng tín hiệu (hình 1.1).



Hình 1.1- Độ rộng băng tần điện

(2) Độ rộng băng tần quang (BW)_o

Độ rộng băng tần quang là băng tần từ tần số điều chế bằng zero đến tần số điều chế mà tại đó mức công suất quang giảm 50% (3dB_m) so với công suất quang cực đại, như minh họa ở hình 1.2.



Hình 1.2. Độ rộng băng tần quang

1.2.3. Truyền dẫn đơn kênh và đa kênh

Truyền dẫn đơn kênh và đa kênh có ngụ ý là hệ thống truyền dẫn quang có một hay nhiều bước sóng. Thí dụ: hệ thống thông tin quang thông thường chỉ có một bước sóng tại 1310 nm hoặc 1550 nm; trong khi đó, hệ thống thông tin quang ghép bước sóng (WDM) có thể truyền đồng thời hàng chục bước sóng khác nhau nằm trong miền cửa sổ thứ hai (1300 nm) hoặc cửa sổ thứ ba (1550 nm) của sợi quang đơn mode.

1.2.4. Hệ thống truyền dẫn số và các tham số

1.2.4.1. Hệ thống truyền dẫn số

Hệ thống truyền dẫn số bao gồm hệ thống truyền dẫn cáp sợi quang và hệ thống truyền dẫn vi ba số. Hệ thống truyền dẫn vi ba số là hệ thống đa điểm đường thẳng. Hệ thống truyền dẫn số cáp sợi quang có thể sử dụng cấu trúc đường thẳng, vòng hoặc hỗn hợp. Các cấu hình này sẽ được trình bày chi tiết trong chương III. Dưới đây chỉ giới thiệu khái quát một vài cấu trúc cơ bản của hệ thống.

(1) Hệ thống truyền dẫn đường thẳng

Các cấu hình của hệ thống truyền dẫn đường thẳng như hình 1.3.



a) Cấu hình điểm nối điểm



b) Cấu hình đa điểm, xen/ rẽ

Chú thích: TRM- Bộ ghép đầu cuối, ADM- Bộ ghép xen/ rẽ, REG - Bộ tái sinh (bộ lặp).

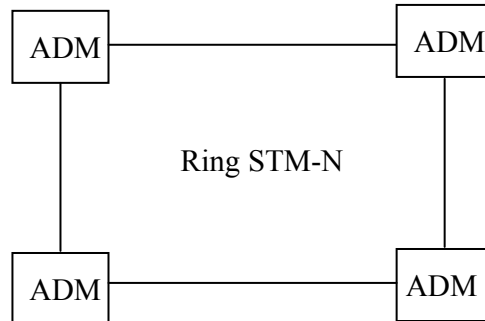
Hình 1.3. Các cấu hình đường thẳng

Trong cấu hình điểm nối điểm chỉ có hai bộ ghép đầu cuối kết nối trực tiếp với nhau hoặc qua bộ lặp bằng đường truyền số, tạo thành một đường thẳng, vì vậy gọi là hệ thống đường thẳng. Ngoài ra còn có tên gọi khác là hệ thống hở. Cấu hình đa điểm, xen/ rẽ ngoài hai bộ ghép đầu cuối còn có thêm một hoặc nhiều bộ ghép xen rẽ được kết nối với nhau bởi đường truyền số thành một đường thẳng. Cấu hình đa điểm, rẽ nhánh cũng là hệ thống hở. Tại địa điểm xen/ rẽ, các luồng số được tiếp tục truyền tới một bộ ghép đầu cuối khác để tạo thành một nhánh của hệ thống chính. Các cấu hình đường thẳng áp dụng cho vi ba số và thông tin cáp sợi quang PDH hoặc SDH.

Các cấu hình trên đây không có khả năng tự duy trì khi đường truyền có sự cố, chẳng hạn đứt cáp hoặc hỏng nút.

(2) Hệ thống truyền dẫn vòng (ring)

Trong cấu hình này chỉ có các ADM và có thể có các REG. Các nút được kết nối với nhau bởi hai hoặc bốn sợi quang tạo thành một vòng kín, như trên hình 1.4.



Hình 1.4. Cấu hình vòng của hệ thống truyền dẫn số

1.2.4.2. Các tham số

(1) Tốc độ bit: số bit phát đi trong một giây.

Các đơn vị đo tốc độ bit: bit/s, kbit/s ($1\text{kbit/s} = 10^3 \text{ bit/s}$), Mbit/s ($1\text{Mbit/s} = 10^3 \text{ kbit/s} = 10^6 \text{ bit/s}$), Gbit/s ($1\text{Gbit/s} = 10^3 \text{ Mbit/s} = 10^6 \text{ kbit/s} = 10^9 \text{ bit/s}$), Tbit/s ($1\text{Tbit/s} = 10^3 \text{ Gbit/s} = 10^6 \text{ Mbit/s} = 10^9 \text{ kbit/s} = 10^{12} \text{ bit/s}$). Tín hiệu số được sử dụng trong các mạng thông tin số.

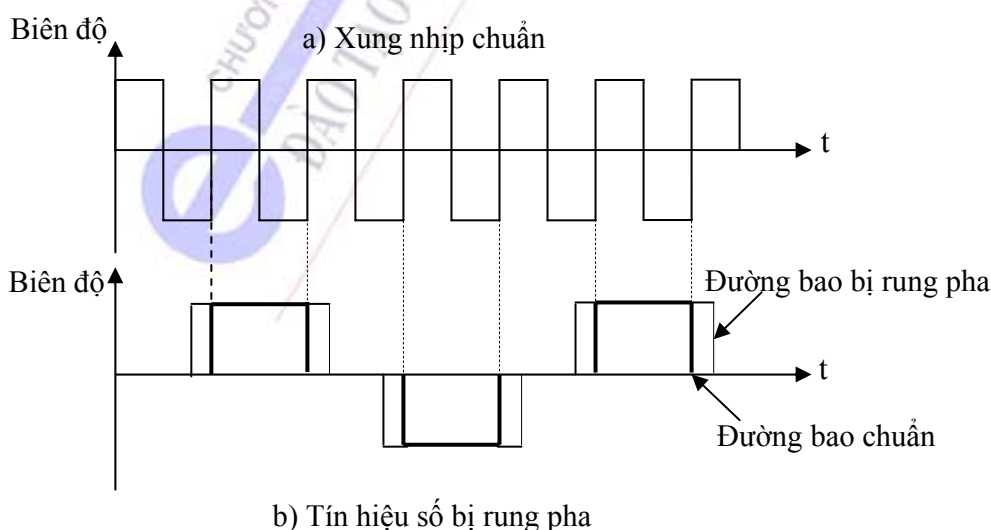
(2) Tỷ số lỗi bit BER: số bit bị lỗi chia cho tổng số bit truyền.

- PDH: $\text{BER} \leq 10^{-6}$ chất lượng đường truyền bình thường, $10^{-6} < \text{BER} < 10^{-3}$ chất lượng đường truyền giảm sút (cảnh báo vàng), $\text{BER} \geq 10^{-3}$ chất lượng đường truyền rất xấu (cảnh báo đỏ).

- SDH: $\text{BER} \leq 10^{-9}$ chất lượng đường truyền bình thường, $\text{BER} = 10^{-6}$ chất lượng đường truyền giảm sút (cảnh báo vàng), $\text{BER} = 10^{-3}$ chất lượng đường truyền rất xấu (cảnh báo đỏ).

(3) Rung pha (Jitter)

Rung pha là sự điều chế pha không mong muốn của tín hiệu xung xuất hiện trong truyền dẫn số và là sự biến đổi nhỏ các thời điểm có ý nghĩa của tín hiệu so với các thời điểm lý tưởng. Khi rung pha xuất hiện thì thời điểm chuyển mức của tín hiệu số sẽ sớm hơn hoặc muộn hơn so với tín hiệu chuẩn, như minh họa trên hình 1.5.



Hình 1.5. Tín hiệu số bị rung pha

Rung pha xuất hiện là do cự ly đường truyền khác nhau nên trễ khác nhau, lệch tần số đồng hồ nguồn và đồng hồ thiết bị thu trong cùng một mạng, lệch tần số giữa đồng hồ của thiết bị SDH và tần số của luồng nhánh PDH.

1.3. SỐ HOÁ TÍN HIỆU ANALOG

Số hoá tín hiệu analog là chuyển đổi tín hiệu analog thành tín hiệu số. Muốn vậy có thể sử dụng một trong các phương pháp sau đây:

- Điều xung mã (PCM)
- Điều xung mã vi sai (DPCM)
- Điều chế Delta (DM)

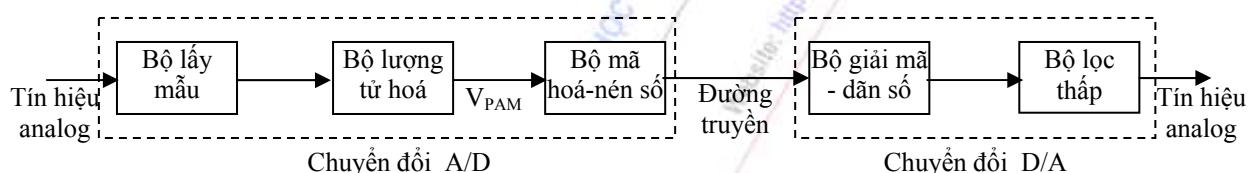
Sau đây trình bày các phương pháp số hoá tín hiệu analog.

1.3.1. Điều xung mã PCM

PCM được đặc trưng bởi ba quá trình. Đó là lấy mẫu, lượng tử hoá và mã hoá. Ba quá trình này gọi là chuyển đổi A/D.

Muốn khôi phục lại tín hiệu analog từ tín hiệu số phải trải qua hai quá trình: giải mã và lọc. Hai quá trình này gọi là chuyển đổi D/A.

Sơ đồ khối của các quá trình chuyển đổi A/D và D/A như hình 1.6.



Hình 1.6- Sơ đồ khối quá trình chuyển đổi A/D và D/A trong hệ thống PCM

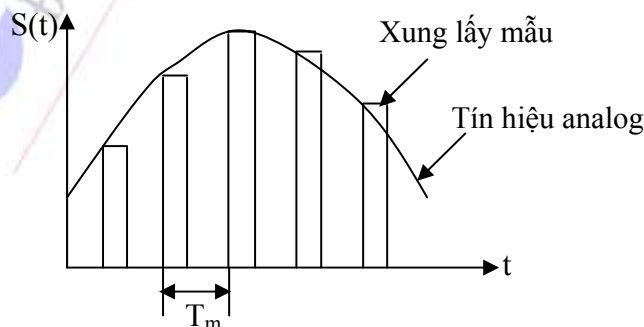
1.3.1.1. Chuyển đổi A/D

(1) Lấy mẫu

Hình 1.7 thể hiện lấy mẫu tín hiệu analog. Đây là quá trình chuyển đổi tín hiệu analog thành dãy xung điều biên (V_{PAM}). Chu kỳ của dãy xung lấy mẫu (T_m) được xác định theo định lý lấy mẫu của Nyquist:

$$T_m \leq \frac{1}{2f_{\max}} \quad (1.1)$$

trong đó $f_{\max}$ là tần số lớn nhất của tín hiệu analog.



Hình 1.7- Lấy mẫu tín hiệu analog

Tín hiệu thoại có băng tần hữu hiệu từ 0,3 đến 3,4 kHz. Từ biểu thức (1.1), có thể lấy giá trị $f_{\max} = 4000$ Hz. Do đó chu kỳ lấy mẫu tín hiệu thoại là:

$$T_m = \frac{1}{2 \times 4000 \text{ Hz}} = 125 \mu\text{s} \quad (1.2)$$

Hoặc tần số lấy mẫu tín hiệu thoại:

$$f_m = 2f_{\max} = 8 \text{ kHz} \quad (1.3)$$

(2) Lượng tử hoá

Lượng tử hoá là làm tròn biên độ xung lấy mẫu tới mức lượng tử gần nhất. Có nghĩa là gán cho mỗi xung lấy mẫu một số nguyên phù hợp. Mục đích của lượng tử hoá để mã hoá giá trị mỗi xung lấy mẫu thành một từ mã có số lượng bit ít nhất.

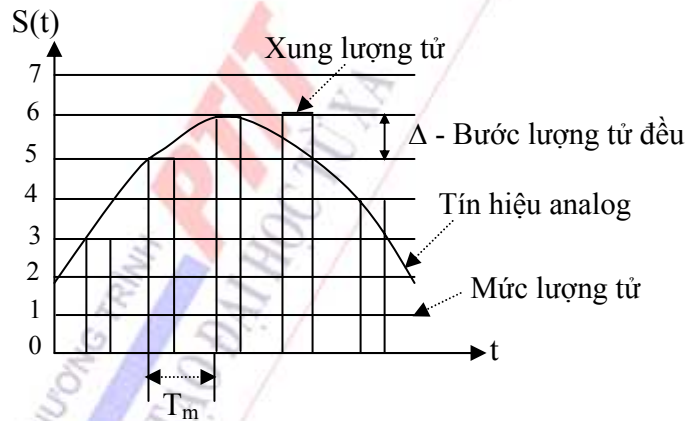
Có hai phương pháp lượng tử hoá: đều và không đều.

• Lượng tử hoá đều

Hình 1.8 minh hoạ lượng tử hoá đều. Lượng tử hoá đều là chia biên độ các xung lấy mẫu thành các khoảng đều nhau, mỗi khoảng là một bước lượng tử đều, ký hiệu là Δ . Các đường song song với trục thời gian là các mức lượng tử. Sau đó làm tròn biên độ xung lấy mẫu tới mức lượng tử gần nhất sẽ nhận được xung lượng tử.

Nếu biên độ của tín hiệu analog biến thiên trong khoảng từ $-a$ đến a thì số lượng mức lượng tử Q và Δ có mối quan hệ sau đây:

$$\frac{2a}{Q} = \Delta \quad (1.4)$$



Hình 1.8- Lượng tử hoá đều

Làm tròn biên độ xung lấy mẫu gây ra méo lượng tử. Biên độ xung méo lượng tử nằm trong giới hạn từ $-\Delta/2$ đến $+\Delta/2$. Công suất méo lượng tử P_{MLT} được xác định theo biểu thức sau đây:

$$P_{MLT} = \int_{-\Delta/2}^{+\Delta/2} a^2 W_{LT}(a) da \quad (1.5)$$

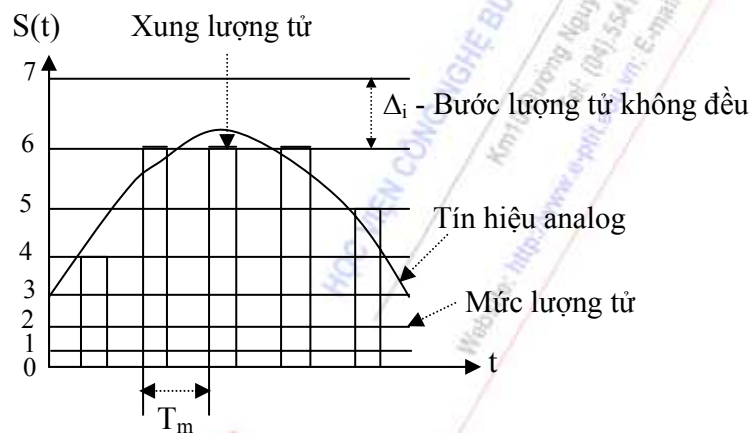
trong đó: a là biên độ của tín hiệu analog, $W_{LT}(a)$ là xác suất phân bố giá trị tức thời của biên độ xung lấy mẫu trong một bước lượng tử. $W_{LT}(a) = 1/\Delta$. Thay biểu thức (1.4) vào kết quả lấy tích phân nhận được:

$$P_{MLT} = \frac{\Delta^2}{12} \quad (1.6)$$

Từ biểu thức (1.6) thấy rằng công suất méo lượng tử chỉ phụ thuộc vào Δ , không phụ thuộc vào biên độ tín hiệu. Như vậy tỷ số công suất tín hiệu có biên độ lớn trên công suất nhiễu lượng tử sẽ lớn hơn tỷ số công suất tín hiệu có biên độ yếu trên công suất méo lượng tử. Theo phân tích phổ thì tín hiệu thoại chủ yếu do các thành phần tín hiệu có cường độ yếu tạo thành. Vì thế nếu sử dụng lượng tử hoá đều sẽ làm giảm chất lượng tín hiệu thoại tại đầu thu. Muốn khắc phục nhược điểm này, trong thiết bị ghép kênh PCM chỉ sử dụng lượng tử hoá không đều.

- Lượng tử hoá không đều

Trái với lượng tử hoá đều, lượng tử hoá không đều chia biên độ xung lấy mẫu thành các khoảng không đều theo nguyên tắc khi biên độ xung lấy mẫu càng lớn thì độ dài bước lượng tử càng lớn, như trên hình 1.9. Lượng tử hoá không đều được thực hiện bằng cách sử dụng bộ nén.



Hình 1.9- Lượng tử hoá không đều

(3) Mã hoá - nén số

- Đặc tính biên độ bộ mã hoá - nén số

Chức năng của mã hoá là chuyển đổi biên độ xung lượng tử thành một từ mã gồm một số bit nhất định. Theo kết quả nghiên cứu và tính toán của nhiều tác giả thì trong trường hợp lượng tử hoá đều, biên độ cực đại của xung lấy mẫu tín hiệu thoại bằng 4096Δ . Do đó mỗi từ mã phải chứa 12 bit, dẫn tới hậu quả là tốc độ bit mỗi kênh thoại lớn gấp 1,5 lần tốc độ bit tiêu chuẩn 64 kbit/s. Muốn nhận được tốc độ bit tiêu chuẩn, thường sử dụng bộ nén có đặc tính biên độ dạng logarit, còn được gọi là bộ nén analog. Biểu thức toán học của bộ nén analog theo tiêu chuẩn châu Âu có dạng:

$$y = \begin{cases} \frac{Ax}{1 + \ln A} & \text{khi } 0 \leq x \leq \frac{1}{A} \\ \frac{1 + \ln Ax}{1 + \ln A} & \text{khi } \frac{1}{A} < x \leq 1 \end{cases} \quad (1.7)$$

trong đó: $A = 87,6$ đặc trưng cho mức độ nén, $x = V_{\text{vào}} / V_{\text{vào max}}$ và $y = V_{\text{ra}} / V_{\text{ra max}}$.

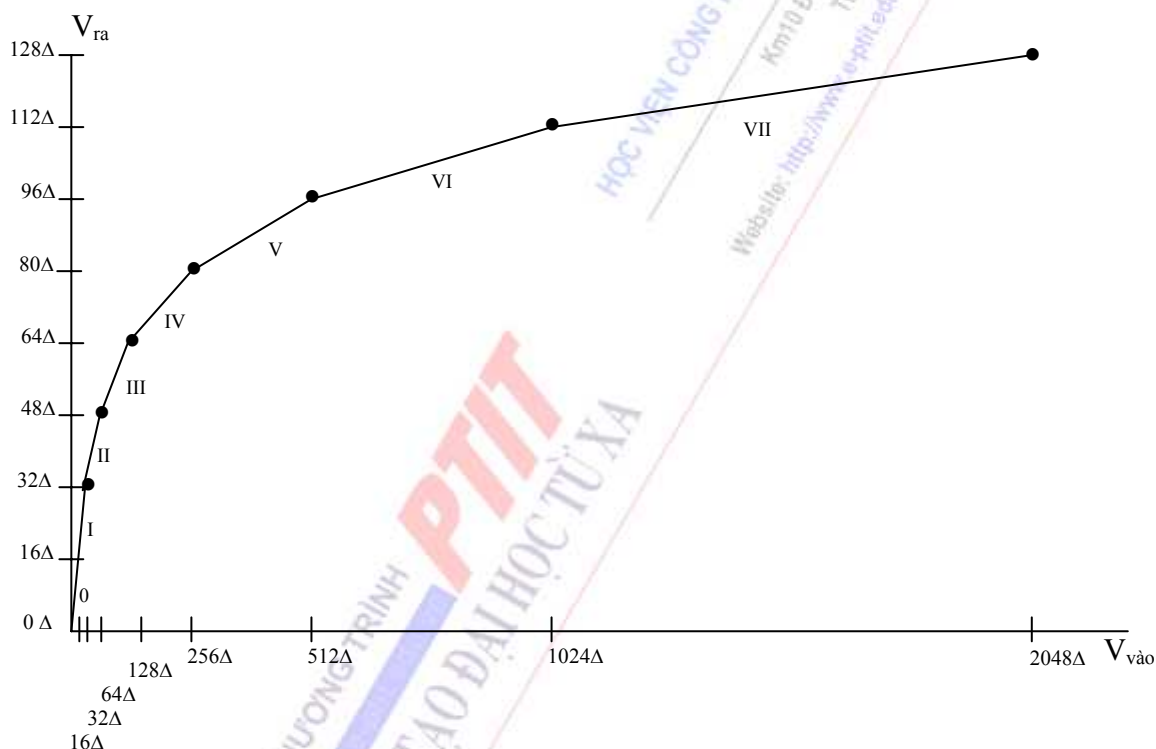
Tuy nhiên, do bộ nén analog tại phía mã hoá và bộ giải analog tại phía giải mã chứa các diode bán dẫn nên gây ra méo phi tuyến. Trong PCM sử dụng bộ mã hoá - nén số và bộ giải mã - dẫn số để loại trừ méo phi tuyến. Tóm lại, sử dụng mã hoá - nén số vừa đạt được mục tiêu lượng tử hoá không đều, vừa đạt được mục tiêu mỗi từ mã chỉ có 8 bit.

Dựa vào đặc tính biên độ bộ nén analog luật A để xây dựng đặc tính biên độ bộ mã hoá - nén số bằng cách gần đúng hoá đường cong logarit thành 13 đoạn thẳng. Vì vậy đặc tính biên độ của bộ mã hoá - nén số có tên là bộ mã hoá - nén số $A = 87,6/13$. Hình 1.10 là nhánh dương (tại góc 1/4 thứ nhất của hệ toạ độ) đặc tính biên độ của bộ mã hoá nén số $A = 87,6/13$. Nhánh âm (tại góc 1/4 thứ III) đặc tính biên độ đối xứng với nhánh dương qua gốc toạ độ.

Bốn đoạn gần gốc toạ độ có góc nghiêng như nhau nên gộp thành một đoạn, do đó toàn bộ đặc tính biên độ có 13 đoạn thẳng. Trên trục hoành đặt các giá trị của điện áp vào theo tỷ lệ logarit. Giá trị điện áp vào đầu các đoạn đều ghi rõ trên hình vẽ. Trên trục tung đặt các giá trị của điện áp ra và được chia thành 8 đoạn bằng nhau, mỗi đoạn có 16Δ . Trục hoành cũng được chia làm 8 đoạn, mỗi đoạn gồm 16 bước lượng tử mới và bằng nhau (Δ_i , i là số thứ tự đoạn). Biên độ mỗi bước lượng tử Δ_i được xác định dựa vào quy luật là biên độ bước lượng tử của đoạn sau lớn gấp đôi biên độ bước lượng tử của đoạn trước liền kề. Thật vậy:

$$\Delta_7 = (2048\Delta - 1024\Delta) / 16 = 64\Delta, \quad \Delta_6 = (1024\Delta - 512\Delta) / 16 = 32\Delta, \text{ suy ra}$$

$$\Delta_5 = 16\Delta, \Delta_4 = 8\Delta, \Delta_3 = 4\Delta, \Delta_2 = 2\Delta, \quad \Delta_1 = \Delta_0 = \Delta$$



Hình 1.10- Nhánh dương đặc tính biên độ bộ mã hoá- nén số $A = 87,6/13$

• Hoạt động của bộ mã hoá nén số

Bộ mã hoá nén số hoạt động theo nguyên tắc so sánh giá trị biên độ xung lượng tử chưa bị nén với các nguồn điện áp mẫu để xác định giá trị các bit. Trong bộ mã hoá - nén số có 11 loại nguồn điện áp mẫu như bảng 1.1.

Ký hiệu biên độ điện áp xung cần mã hoá là V_{PAM} .

- Chọn bit dấu b_1 :

$$V_{PAM} \geq 0\Delta \text{ thì } b_1 = 1; \quad V_{PAM} < 0\Delta \text{ thì } b_1 = 0$$

- Chọn đoạn: xác định biên độ xung thuộc đoạn nào.

. Xác định b_2 :

$$V_{PAM} \geq 128\Delta \text{ thì } b_2 = 1; V_{PAM} < 128\Delta \text{ thì } b_2 = 0$$

. Xác định b_3 : có hai trường hợp:

Trường hợp thứ nhất, $b_2 = 1$:

$$V_{PAM} \geq 512\Delta \text{ thì } b_3 = 1; V_{PAM} < 512\Delta \text{ thì } b_3 = 0$$

Trường hợp thứ hai, $b_2 = 0$:

$$V_{PAM} \geq 32\Delta \text{ thì } b_3 = 1; V_{PAM} < 32\Delta \text{ thì } b_3 = 0$$

. Xác định b_4 : có 4 trường hợp:

Trường hợp thứ nhất, $b_2b_3 = 00$:

$$V_{PAM} \geq 16\Delta \text{ thì } b_4 = 1; V_{PAM} < 16\Delta \text{ thì } b_4 = 0$$

Trường hợp thứ hai, $b_2b_3 = 01$:

$$V_{PAM} \geq 64\Delta \text{ thì } b_4 = 1; V_{PAM} < 64\Delta \text{ thì } b_4 = 0$$

Trường hợp thứ ba, $b_2b_3 = 10$:

$$V_{PAM} \geq 256\Delta \text{ thì } b_4 = 1; V_{PAM} < 256\Delta \text{ thì } b_4 = 0$$

Trường hợp thứ tư, $b_2b_3 = 11$:

$$V_{PAM} \geq 1024\Delta \text{ thì } b_4 = 1; V_{PAM} < 1024\Delta \text{ thì } b_4 = 0$$

Bảng 1.1- Các nguồn điện áp mẫu

T.T. đoạn	Mã đoạn $b_2 b_3 b_4$	Điện áp mẫu chọn bước trong đoạn				Điện áp mẫu đầu đoạn
		b_8	b_7	b_6	b_5	
0	000	Δ	2Δ	4Δ	8Δ	0Δ
I	001	Δ	2Δ	4Δ	8Δ	16Δ
II	010	2Δ	4Δ	8Δ	16Δ	32Δ
III	011	4Δ	8Δ	16Δ	32Δ	64Δ
IV	100	8Δ	16Δ	32Δ	64Δ	128Δ
V	101	16Δ	32Δ	64Δ	128Δ	256Δ
VI	110	32Δ	64Δ	128Δ	256Δ	512Δ
VII	111	64Δ	128Δ	256Δ	512Δ	1024Δ

- Chọn bước trong đoạn: sau khi biết biên độ xung thuộc đoạn nào, tiếp tục xác định biên độ xung thuộc bước nào trong đoạn ấy, tức là xác định giá trị các bit $b_5 b_6 b_7 b_8$. Nguyên tắc chung là đem V_{PAM} so sánh với tổng các nguồn điện áp mẫu; gồm điện áp mẫu đầu đoạn, điện áp mẫu của bit ấy và điện áp mẫu của các bit đã xác định trước đó nếu giá trị của chúng bằng 1 (trường hợp các bit đã xác định trước đó nếu có giá trị bằng 0 thì nguồn chuẩn tương ứng với chúng sẽ bằng 0).

. Xác định b_5 :

$$V_{PAM} \geq \Sigma V_{m1} \text{ thì } b_5 = 1; V_{PAM} < \Sigma V_{m1} \text{ thì } b_5 = 0, \text{ trong đó } \Sigma V_{m1} = V_{mdd} + V_{m(b5)}$$

. Xác định b_6 :

$$V_{PAM} \geq \Sigma V_{m2} \text{ thì } b_6 = 1; V_{PAM} < \Sigma V_{m2} \text{ thì } b_6 = 0,$$

$$\text{trong đó } \Sigma V_{m2} = V_{mdd} + V_{m(b6)} + V_{m(b5=1)}$$

. Xác định b_7 :

$$V_{PAM} \geq \Sigma V_{m3} \text{ thì } b_7 = 1; V_{PAM} < \Sigma V_{m3} \text{ thì } b_7 = 0, \text{ trong đó}$$

$$\Sigma V_{m3} = V_{mdd} + V_{m(b7)} + V_{m(b5=1)} + V_{m(b6=1)}$$

. Xác định b_8 :

$$V_{PAM} \geq \Sigma V_{m4} \text{ thì } b_8 = 1; V_{PAM} < \Sigma V_{m4} \text{ thì } b_8 = 0, \text{ trong đó}$$

$$\Sigma V_{m4} = V_{mdd} + V_{m(b8)} + V_{m(b5=1)} + V_{m(b6=1)} + V_{m(b7=1)}$$

Sau khi xác định giá trị các bit b_5 b_6 b_7 b_8 , dựa vào bảng 1.2 sẽ biết được biên độ xung thuộc bước nào trong đoạn. Có nghĩa là đầu ra bộ mã hoá xuất hiện 4 bit mã bước tương ứng.

Bảng 1.2- Mã bước

TT bước	b_5 b_6 b_7 b_8	TT bước	b_5 b_6 b_7 b_8
0	0000	8	1000
1	0001	9	1001
2	0010	10	1010
3	0011	11	1011
4	0100	12	1100
5	0101	13	1101
6	0110	14	1110
7	0111	15	1111

1.3.1.2. Chuyển đổi D/A

Các quá trình chuyển đổi D/A như hình 1.6. Bộ giải mã - dẫn số có chức năng chuyển đổi mỗi từ mã 8 bit thành một xung lượng từ đã bị nén và sau đó dẫn biên độ xung tới giá trị như khi chưa bị nén. Dãy xung đầu ra bộ giải mã - dẫn số qua bộ lọc thông thấp có tần số cắt bằng 3,4 kHz để khôi phục lại tín hiệu thoại analog.

Thí dụ: đầu vào bộ giải mã - dẫn số có từ mã 10110101, xác định biên độ xung đầu ra. $b_1 = 1$, giải mã thành xung dương. 011 ứng với đoạn III, vì vậy đầu ra của bộ giải mã - dẫn số có nguồn điện áp mẫu đầu đoạn III là 64Δ. Bit thứ sáu bằng 1 và ứng với b_6 nên có thêm nguồn điện áp mẫu 16Δ. Bit thứ tám bằng 1 và là b_8 nên đầu ra có thêm nguồn điện áp mẫu 4Δ. Như vậy đầu ra bộ giải mã- dẫn số có tổng ba nguồn điện áp mẫu bằng 84Δ.

1.3.2. Điều xung mã vi sai DPCM

Trong phương pháp mã hoá - nén số của PCM mỗi từ mã có 8 bit, và do đó tốc độ bit mỗi kênh thoại là 64 kbit/s. Một phương pháp số hoá tín hiệu thoại analog khác mà mỗi từ mã chỉ cần bốn bit, nên giảm tốc độ bit của mỗi kênh thoại xuống còn một nửa. Đó là phương pháp DPCM.

1.3.2.1. Chuyển đổi A/D

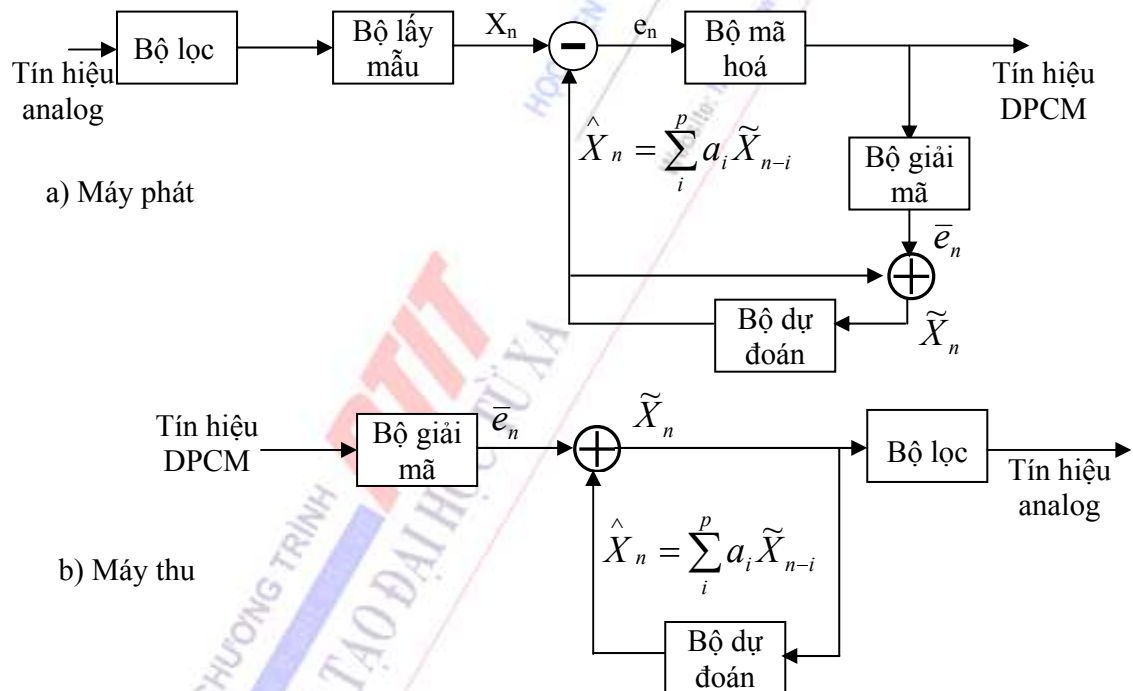
Sơ đồ khối máy phát DPCM được thể hiện tại hình 1.11a.

Bộ lọc để hạn chế dải tần tín hiệu thoại analog đến 3,4 kHz. Bộ lấy mẫu có tần số lấy mẫu $f_m = 8$ kHz. X_n là giá trị biên độ xung lấy mẫu hiện tại. $\tilde{X}_{n-i}$ là giá trị biên độ các xung lấy mẫu trước đó. $\hat{X}_n$ là giá trị dự đoán của biên độ xung lấy mẫu tiếp theo:

$$\hat{X}_n = \sum_{i=1}^p a_i \tilde{X}_{n-i} \quad (1.8)$$

trong đó:

a_i là hệ số dự đoán, được chọn để tối thiểu hoá sai số giữa giá trị biên độ xung lấy mẫu hiện tại X_n và giá trị dự đoán của biên độ xung lấy mẫu tiếp theo. $\hat{X}_n$ là giá trị dự đoán biên độ xung lấy mẫu tiếp theo, được ngoại suy từ p giá trị xung lấy mẫu trước đó. e_n là hiệu số, hay còn gọi là vi sai giữa X_n và $\hat{X}_n$. e_n được mã hoá thành 4 bit. Bit thứ nhất là bit dấu của e_n . Khi e_n dương thì bit dấu bằng 1, khi e_n âm thì bit dấu bằng 0. Ba bit còn lại được sử dụng để mã hoá giá trị tuyệt đối của e_n . Trước khi mã hoá, e_n được lượng tử hoá đều, có nghĩa là gán cho mỗi e_n một số nguyên tương ứng giống như trong PCM. Chỉ khác PCM ở chỗ e_n bé hơn biên độ xung lấy mẫu nên chỉ cần 4 bit để mã hoá nó.



Hình 1.11- Sơ đồ khối máy phát (a) và máy thu (b) DPCM

1.3.2.2. Chuyển đổi D/A

Sơ đồ khối máy thu DPCM như hình 1.11b. Tín hiệu DPCM tại đầu vào là các từ mã 4 bit. Sau khi giải mã, mỗi từ mã được chuyển thành một xung có biên độ bằng e_n và được đưa tới bộ cộng. Một đầu vào khác của bộ cộng được nối tới đầu ra bộ dự đoán. Đầu ra bộ cộng xuất hiện một xung lấy mẫu có biên độ bằng xung lấy mẫu phía phát. Dãy xung lấy mẫu qua bộ lọc để khôi phục lại tín hiệu analog.

1.3.3. Điều chế Delta (DM)

Khác với PCM và DPCM, trong điều chế Delta mỗi từ mã chỉ có một bit (-1 hoặc +1). Mặt khác để tránh méo tín hiệu analog tại phía thu, tần số lấy mẫu tại phía phát lớn hơn nhiều lần

so với tần số lấy mẫu của PCM và DPCM ($f_m = 8 \text{ kHz}$). Tần số lấy mẫu của DM được xác định theo biểu thức sau đây:

$$f_{m(DM)} \geq 2\pi f_{(TH)} a_{\max} / \Delta \quad (1.9)$$

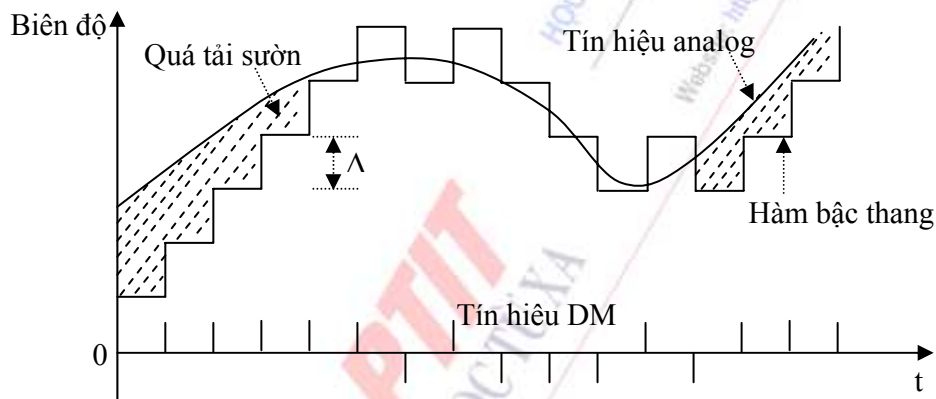
trong đó:

$f_{m(DM)}$ là tần số lấy mẫu của DM (kHz), $f_{(TH)}$ là tần số cực đại của tín hiệu analog (kHz), $a_{\max}$ là biên độ cực đại của tín hiệu analog (V), Δ là bước lượng tử đều (V).

1.3.3.1. Chuyển đổi A/D

Quá trình thực hiện DM được thể hiện tại hình 1.12.

Tín hiệu analog được lấy mẫu theo chu kỳ $T_{m(DM)}$ ($T_{m(DM)} = 1/f_{m(DM)}$). Thiết lập hàm bậc thang mỗi bậc bằng Δ theo nguyên tắc khi sườn tín hiệu tăng thì bậc thang đi lên, khi sườn tín hiệu nằm ngang thì bậc thang cũng nằm ngang, khi sườn tín hiệu giảm thì bậc thang đi xuống. Tại thời điểm lấy mẫu nếu giá trị tín hiệu $X(t)$ lớn hơn giá trị hàm bậc thang trước đó một chu kỳ thì nhận được $\Delta V > 0$ và mã hoá ΔV thành +1. Ngược lại, tại thời điểm lấy mẫu mà giá trị của $X(t)$ bé hơn giá trị hàm bậc thang thì $\Delta V < 0$ và được mã hoá thành -1. Trong quãng thời gian sườn tín hiệu tăng hoặc giảm nhanh thì hàm bậc thang tăng hoặc giảm không kịp và gây ra quá tải sườn (phần có các đường đứt nét tại hình 1.12).



Hình 1.12- Chuyển đổi A/D trong DM

1.3.3.2. Chuyển đổi D/A

Tại phía thu tái lập lại hàm bậc thang dựa vào kết quả giải mã. Nhận được một dãy các bit 1, bộ tích phân tại máy thu tạo ra dãy bậc thang đi lên, nhận được dãy các bit 1 và -1 đan xen nhau thì bộ tích phân tạo ra dãy bậc thang nằm ngang và nhận được dãy các bit -1 thì bộ tích phân tạo ra dãy bậc thang đi xuống. Tín hiệu dạng bậc thang qua bộ lọc tách ra giá trị trung bình của hàm bậc thang và đó là động tác khôi phục lại tín hiệu analog. Vì tín hiệu analog tại đầu ra bộ lọc là giá trị trung bình của hàm bậc thang nên trong quãng thời gian quá tải sườn thì dạng sóng tín hiệu analog thu được bị lệch so với dạng sóng analog tại phía phát. Do đó quá tải sườn gây ra méo tín hiệu. Để khắc phục méo tín hiệu do quá tải sườn cần sử dụng kỹ thuật điều chế Delta thích ứng (ADMo).

1.4. CÁC PHƯƠNG PHÁP GHÉP KÊNH

1.4.1. Ghép kênh phân chia theo tần số FDM

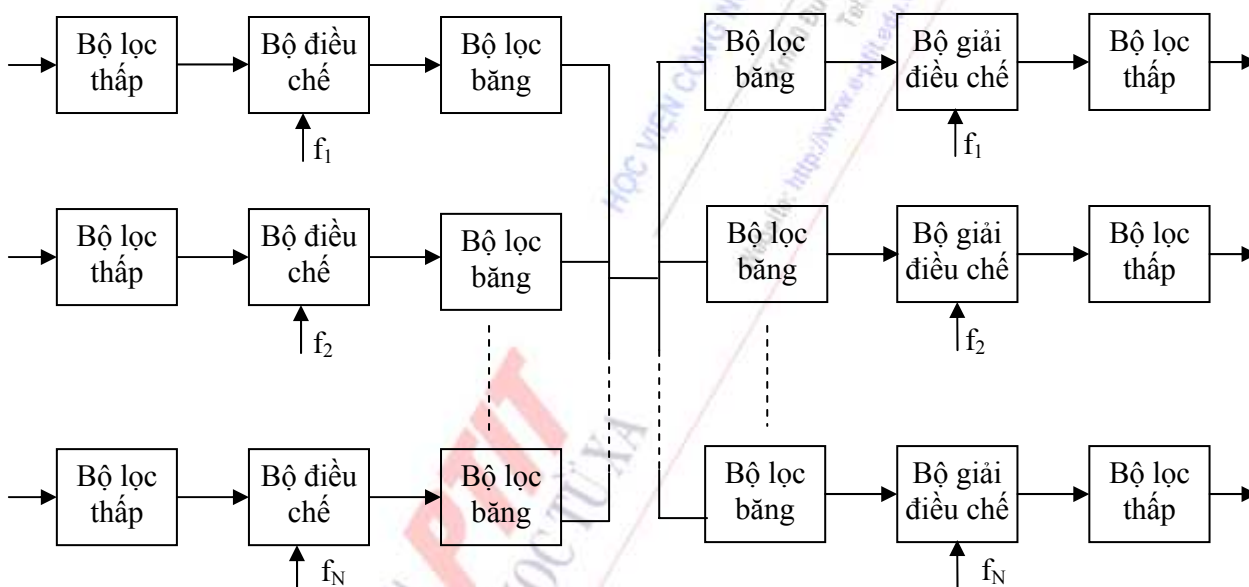
Khái niệm: ghép kênh theo tần số là tần số (hoặc băng tần) của các kênh khác nhau, nhưng được truyền đồng thời qua môi trường truyền dẫn. Muốn vậy phải sử dụng bộ điều chế, giải điều chế và bộ lọc băng.

1.4.1.1. Sơ đồ khối và nguyên lý hoạt động bộ FDM

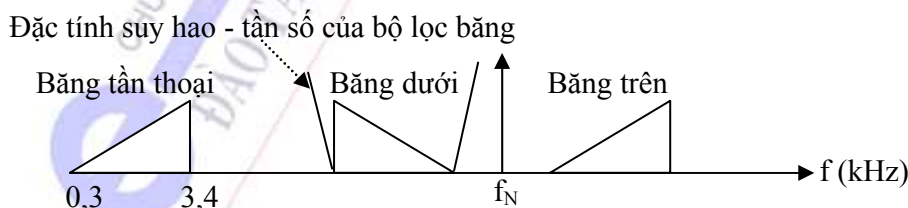
Sơ đồ khối hệ thống ghép kênh và tách kênh theo tần số như hình 1.13.

Sơ đồ có N nhánh, mỗi nhánh dành cho một kênh. Sơ đồ chỉ có một cấp điều chế, nhưng trong thực tế có nhiều cấp điều chế. Tùy thuộc môi trường truyền dẫn là vô tuyến, dây trần, cáp đối xứng hay cáp đồng trục mà sử dụng một số cấp điều chế cho thích hợp.

Phía phát: tín hiệu tiếng nói qua bộ lọc thấp để hạn chế băng tần từ 0,3 đến 3,4 kHz. Băng tần này được điều chế theo phương thức điều biên với sóng mang f_N để được hai băng bên. Trong ghép kênh theo tần số chỉ truyền một băng bên, loại bỏ băng bên thứ hai và sóng mang nhờ bộ lọc băng, như biểu diễn trên hình 1.14. Trong hình 1.14 thí dụ truyền băng dưới. Tại cấp điều chế kênh, khoảng cách giữa hai sóng mang kề nhau là 4 kHz.



Hình 1.13- Sơ đồ khối hệ thống ghép kênh theo tần số



Hình 1.14- Tín hiệu điều biên trong cấp điều chế kênh

Cấp điều chế kênh hình thành băng tần cơ sở 60 ÷ 108 kHz. Từ băng tần cơ sở tạo ra băng tần nhóm trung gian nhờ sóng mang nhóm trung gian. Từ băng tần nhóm trung gian tạo ra băng tần đường truyền nhờ một sóng mang thích hợp. N bộ lọc băng tại đầu ra nhánh phát nối song song với nhau.

Phía thu: các bộ lọc băng tại nhánh phát và nhánh thu của mỗi kênh có băng tần như nhau. Đầu vào nhánh thu có N bộ lọc băng nối song song và đóng vai trò tách kênh. Bộ điều chế tại nhánh phát sử dụng sóng mang nào thì bộ giải điều chế của kênh ấy cũng sử dụng sóng mang như vậy. Tín hiệu kênh được giải điều chế với sóng mang và đầu ra bộ giải điều chế ngoài băng âm tần còn có các thành phần tần số cao. Bộ lọc thấp loại bỏ các thành phần tần số cao, chỉ giữ lại băng âm tần.

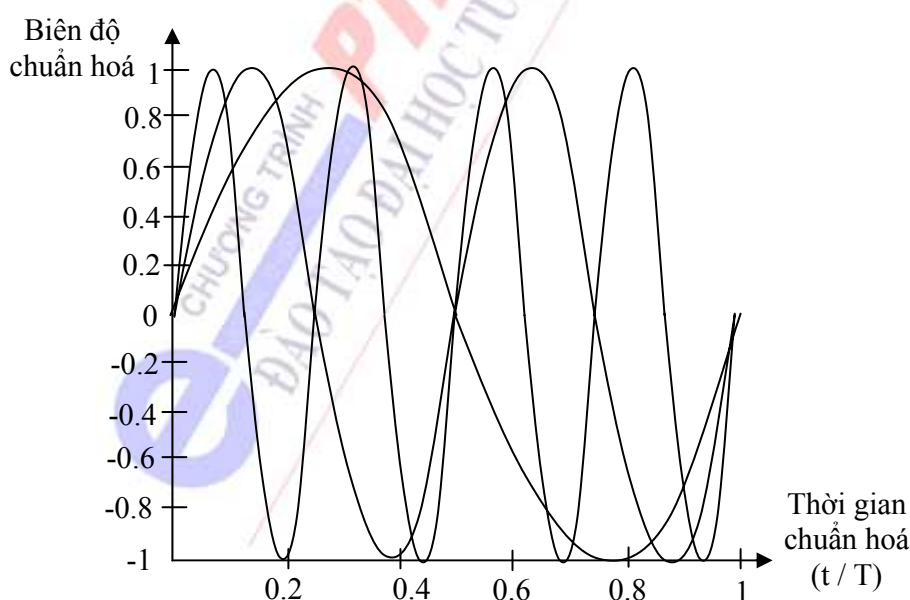
Ghép kênh theo tần số có ưu điểm là các bộ điều chế và giải điều chế có cấu tạo đơn giản (sử dụng các diode bán dẫn), băng tần mỗi kênh chỉ bằng 4 kHz nên có thể ghép được nhiều kênh. Chẳng hạn, máy ghép kênh cấp đồng trục có thể ghép tới 1920 kênh. Tuy nhiên do sử dụng điều biến nên khả năng chống nhiễu kém.

1.4.1.2. Ghép phân chia theo tần số trực giao OFDM

(1) Mở đầu

Ghép phân chia theo tần số trực giao là một công nghệ trong lĩnh vực truyền dẫn áp dụng cho môi trường không dây, thí dụ truyền thanh radio. Khi áp dụng vào môi trường có dây như đường dây thuê bao số không đối xứng (ADSL), thường sử dụng thuật ngữ đa âm rời rạc (DMT). Tuy thuật ngữ có khác nhau nhưng bản chất của hai kỹ thuật này đều phát sinh từ cùng một ý tưởng. Vì vậy trong phần này xét trường hợp sử dụng cho môi trường không dây.

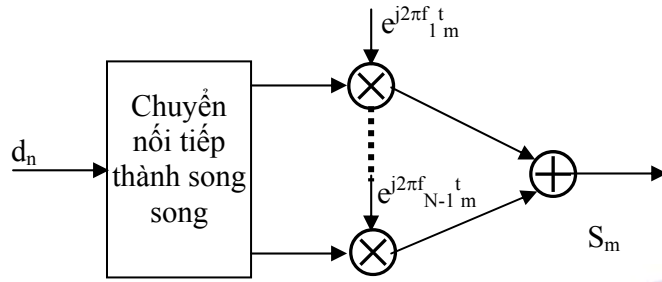
Như đã trình bày trong phần FDM, băng tần tổng của đường truyền được chia thành N kênh tần số không chồng lấn nhau. Tín hiệu mỗi kênh được điều chế với một sóng mang phụ riêng và N kênh được ghép phân chia theo tần số. Để tránh giao thoa giữa các kênh, một băng tần bảo vệ được hình thành giữa hai kênh kề nhau. Điều này gây lãng phí băng tần tổng. Để khắc phục nhược điểm này của FDM, cần sử dụng N sóng mang phụ chồng lấn, nhưng trực giao với nhau. Điều kiện trực giao của các sóng mang phụ là tần số của mỗi một sóng mang phụ này bằng số nguyên lần của chu trình (T) ký hiệu, như biểu thị trên hình 1.15. Đây là vấn đề quan trọng của kỹ thuật OFDM.



Hình 1.15. Ba sóng mang phụ trực giao trong một ký hiệu OFDM

(2) Mô hình hệ thống

Để điều chế các sóng mang trực giao cần sử dụng phương pháp biến đổi Fourier rời rạc ngược (IDFT). Hình 1.16 là sơ đồ bộ điều chế OFDM.



Hình 1.16. Bộ điều chế OFDM

Đầu vào bộ điều chế có dãy số liệu $d_0, d_1, \dots, d_{N-1}$ trong đó d_n là ký hiệu phức (có thể nhận từ đầu ra bộ điều chế phức như QAM, PSK, v.v.). Giả thiết thực hiện biến đổi Fourier ngược trên dãy $2d_n$ sẽ nhận được N số phức S_m ($m = 0, 1, \dots, N-1$):

$$S_m = 2 \sum_{n=0}^{N-1} d_n \exp\left(j2\pi \frac{nm}{N}\right) = 2 \sum_{n=0}^{N-1} d_n \exp(j2\pi f_n t) \quad [m = 0, 1, \dots, N-1] \quad (1.10)$$

trong đó

$$f_n = \frac{n}{NT_s} \quad \text{và } t = mT_s$$

trong đó T_s là chu kỳ của các ký hiệu gốc. Cho phần thực của dãy ký hiệu trong biểu thức (1.10) đi qua bộ lọc lấy thấp đối với từng ký hiệu riêng trong quãng thời gian T_s sẽ nhận được phiên bản băng gốc của tín hiệu ODFM:

$$y(t) = 2 \operatorname{Re} \left\{ \sum_{n=0}^{N-1} d_n \exp\left(j2\pi \frac{n}{T} t\right) \right\} \quad \text{khi } 0 \leq t \leq T \quad (1.11)$$

trong đó, $T = NT_s$

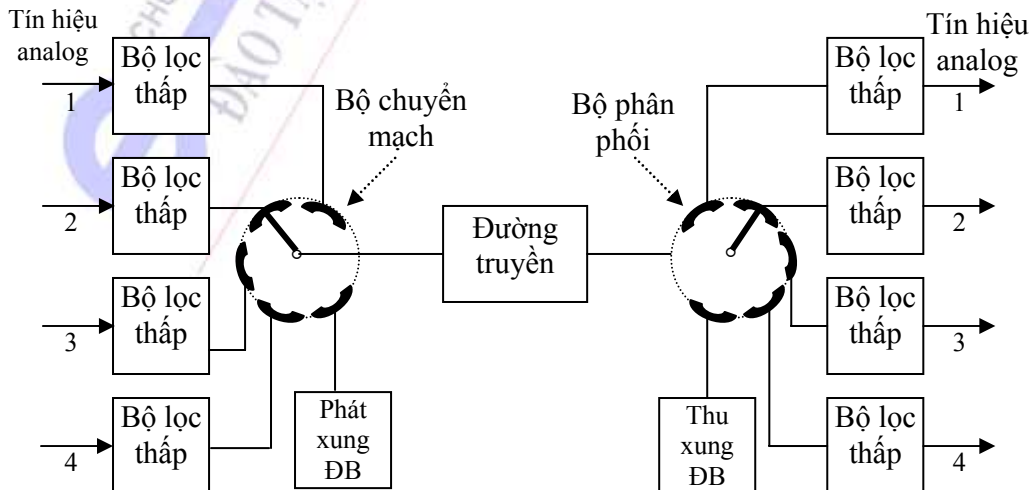
1.4.2. Ghép phân chia theo thời gian TDM

Khi có nhiều tín hiệu có tần số hoặc băng tần như nhau cùng truyền tại một thời điểm phải sử dụng ghép kênh theo thời gian. Có thể ghép kênh theo thời gian các tín hiệu analog hoặc các tín hiệu số. Dưới đây trình bày hai phương pháp ghép kênh này.

1.4.2.1. TDM tín hiệu tương tự

(1) Sơ đồ khối bộ ghép

Sơ đồ khối TDM 4 kênh như hình 1.17.



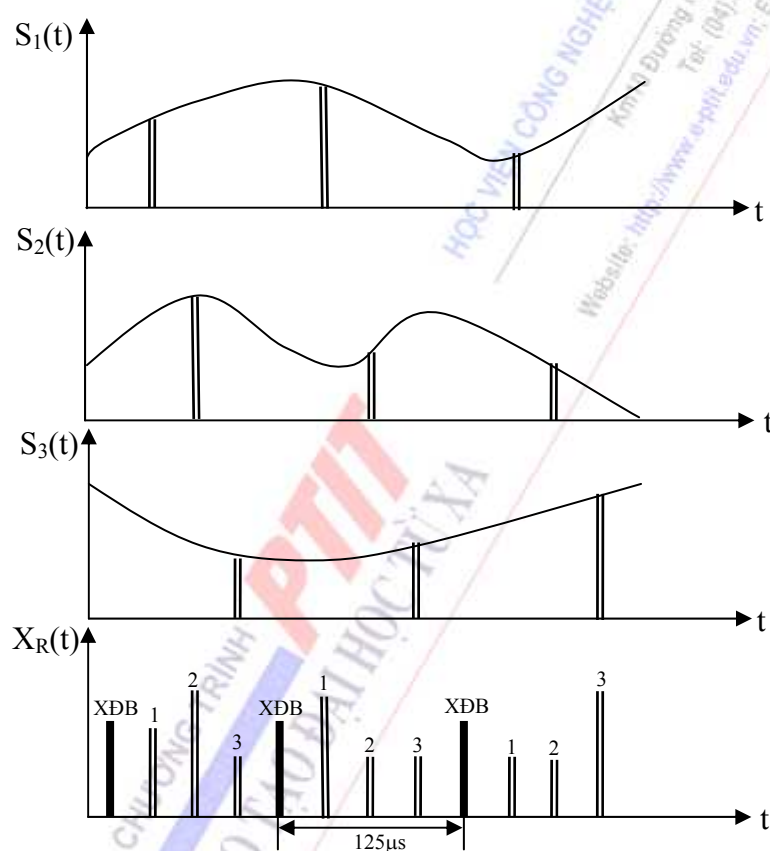
Hình 1.17. Sơ đồ khối ghép 4 kênh theo thời gian

(2) Nguyên lý hoạt động

Bộ lọc thấp hạn chế băng tần tín hiệu thoại analog tới 3,4 kHz. Bộ chuyển mạch đóng vai trò lấy mẫu tín hiệu các kênh, vì vậy chổi của bộ chuyển mạch quay một vòng hết 125 μ s, bằng một chu kỳ lấy mẫu. Chổi tiếp xúc với tiếp điểm tĩnh của kênh nào thì một xung của kênh ấy được truyền đi. Trước hết một xung đồng bộ được truyền đi và tiếp theo đó là xung của các kênh 1, 2, 3 và 4. Kết thúc một chu kỳ ghép lại có một xung đồng bộ và ghép tiếp xung thứ hai của các kênh. Quá trình này cứ tiếp diễn liên tục theo thời gian. Để phía thu hoạt động đồng bộ với phía phát, yêu cầu chổi của bộ phân phối quay cùng tốc độ và đồng pha với chổi của bộ chuyển mạch. Nghĩa là hai chổi phải tiếp xúc với tiếp điểm tĩnh tại vị trí tương ứng. Yêu cầu đồng bộ giữa máy phát và máy thu sẽ được đáp ứng nhờ xung đồng bộ.

Phía thu, sau khi tách dãy xung của các kênh cần khôi phục lại tín hiệu analog nhờ sử dụng bộ lọc thấp giống như bộ lọc này tại phía phát.

Hình ảnh ghép kênh theo thời gian tín hiệu 3 kênh được minh họa tại hình 1.18.



$X_R(t)$ là dãy xung ghép tại đầu ra bộ chuyển mạch.

Hình 1.18- Dạng sóng của TDM

1.3.2.2. TDM tín hiệu số

(1) Sơ đồ khối bộ ghép

Sơ đồ khối bộ ghép TDM tín hiệu số được thể hiện tại hình 1.19.

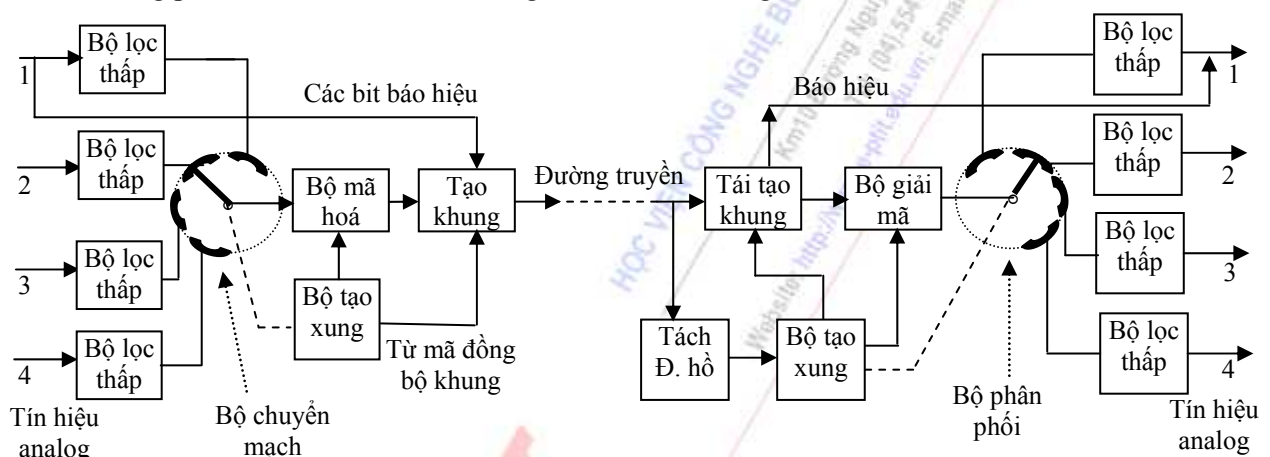
(2) Nguyên lý hoạt động

Quá trình hoạt động của bộ chuyển mạch và bộ phân phối đã được trình bày trong phần TDM tín hiệu tương tự (analog). Sau đây trình bày hoạt động TDM tín hiệu số.

Phía phát: sau khi lấy mẫu tín hiệu thoại analog của các kênh, xung lấy mẫu được đưa vào bộ mã hoá để tiến hành lượng tử hoá và mã hoá mỗi xung thành một từ mã nhị phân gồm 8 bit.

Các bit tin này được ghép xen byte để tạo thành một khung nhờ khối tạo khung. Trong khung còn có từ mã đồng bộ khung đặt tại đầu khung và các bit báo hiệu được ghép vào vị trí đã quy định trước. Bộ tạo xung ngoài chức năng tạo ra từ mã đồng bộ khung còn có chức năng điều khiển các khối trong nhánh phát hoạt động.

Phía thu: dây tín hiệu số đi vào máy thu. Dây xung đồng hồ được tách từ tín hiệu thu để đồng bộ bộ tạo xung thu. Bộ tạo xung phía phát và phía thu tuy đã thiết kế có tốc độ bit như nhau, nhưng do đặt xa nhau nên chịu sự tác động của thời tiết khác nhau, gây ra sai lệch tốc độ bit. Vì vậy dưới sự khống chế của dây xung đồng hồ, bộ tạo xung thu hoạt động ổn định. Khối tái tạo khung tách từ mã đồng bộ khung để làm gốc thời gian bắt đầu một khung, tách các bit báo hiệu để xử lý riêng, còn các byte tin được đưa vào bộ giải mã để chuyển mỗi từ mã 8 bit thành một xung. Do bộ phân phối hoạt động đồng bộ với bộ chuyển mạch nên xung của các kênh tại đầu ra bộ giải mã được chuyển vào bộ lọc thấp của kênh tương ứng. Đầu ra bộ lọc thấp là tín hiệu thoại analog. Bộ tạo xung phía thu điều khiển hoạt động của các khối trong nhánh thu.



Hình 1.19- Sơ đồ khối hệ thống TDM tín hiệu số

1.4.2.3. Ghép kênh thống kê

(1) Mở đầu

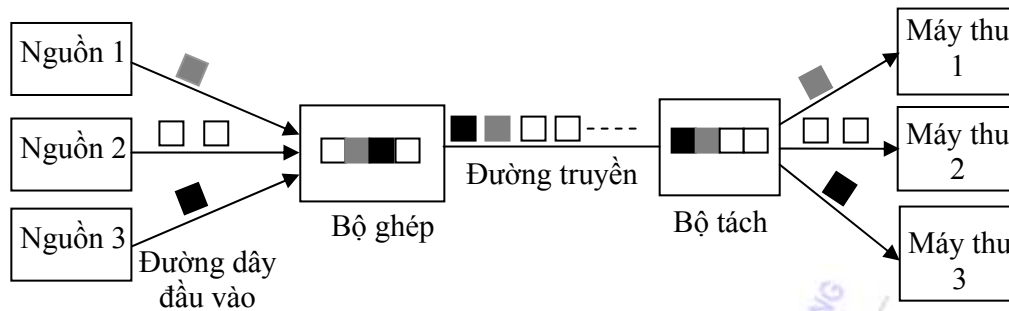
Trong ghép phân chia theo thời gian đồng bộ đã trình bày trên đây việc phân bổ khe thời gian cho các nguồn là tĩnh, nghĩa là cố định; do đó khi các nguồn không có số liệu thì các khe bị bỏ trống, gây lãng phí. Để khắc phục nhược điểm này cần sử dụng phương pháp ghép thời gian thống kê.

(2) Đặc điểm của TDM thống kê

- Phân bổ các khe thời gian linh động theo yêu cầu;
- Bộ ghép kênh thống kê rà soát các đường dây đầu vào và tập trung số liệu cho đến khi ghép đầy khung mới gửi đi;
- Không gửi các khe thời gian rỗng nếu còn có số liệu từ nguồn bất kỳ;
- Tốc độ số liệu trên đường truyền thấp hơn tốc độ số liệu của các đường dây đầu vào;
- Nếu có n cổng I/O đưa vào bộ ghép thống kê, chỉ có k khe thời gian khả dụng, trong đó $k < n$.

(3) Sơ đồ khối bộ ghép

Sơ đồ khối bộ ghép kênh thống kê như hình 1.20.



Hình 1.20. Sơ đồ khối bộ ghép kênh thống kê

(4) Nguyên lý hoạt động

Thí dụ sơ đồ có ba nguồn số liệu. Bộ ghép tiến hành ghép số liệu của các nguồn theo nguyên tắc đã trình bày trong phần đặc điểm trên đây để tạo thành một khung số liệu như hình 1.21. Các gói số liệu được gửi qua đường truyền. Bộ tách xử lý các gói và dựa vào địa chỉ để phân phát số liệu đến máy thu tương ứng.

Cờ	Địa chỉ	Điều khiển	Khung con TDM thống kê	FCS	Cờ
----	---------	------------	------------------------	-----	----

FCS- dãy kiểm tra khung

a) Khung tổng quát

Địa chỉ	Số liệu
---------	---------

b) Khung con chỉ có một nguồn số liệu

Địa chỉ	Chiều dài	Số liệu	Địa chỉ	Chiều dài	Số liệu
---------	-----------	---------	---------	-----------	---------

c) Khung con có nhiều nguồn số liệu

Hình 1.21. Khuôn dạng khung TDM thống kê

Có hai lựa chọn khuôn dạng khung con TDM thống kê:

- Trường hợp thứ nhất (hình 1.21 b):

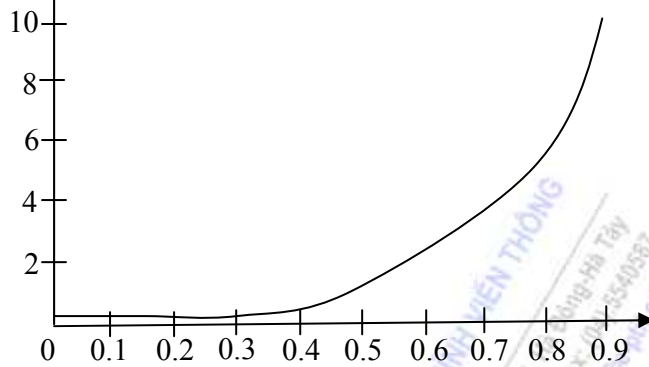
Trong khung con chỉ có một nguồn số liệu, chiều dài số liệu thay đổi và hoạt động khi tải trọng thấp.

- Trường hợp thứ hai (hình 1.21c):

Trong khung con có nhiều nguồn số liệu, có nhiều mào đầu, hoạt động khi tải trọng cao.

Đặc điểm thứ tư đã nêu rõ tốc độ số liệu đường truyền thấp hơn tốc độ số liệu tổng của các nguồn đầu vào. Sở dĩ như vậy là vì phải hạn chế kích cỡ của bộ đệm để giảm giá thành, nhưng quan trọng hơn là để giảm độ trễ của số liệu. Vấn đề này đã được kiểm nghiệm qua đo thử và kết quả được trình bày tại các hình 1.22 và 1.23.

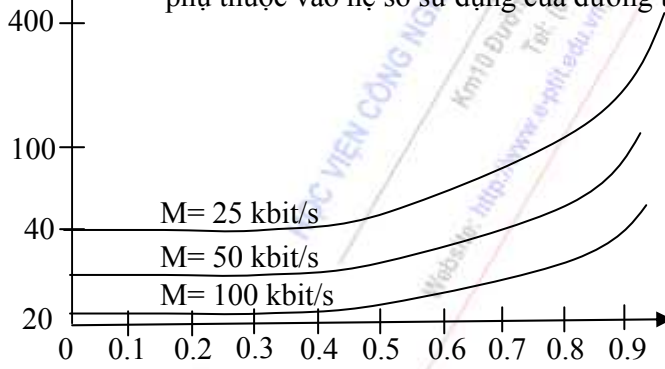
Kích cỡ bộ đệm
(số khung được đệm)



Hệ số sử dụng đường truyền

Độ trễ (ms)

Hình 1.22- Kích cỡ trung bình của bộ đệm phụ thuộc vào hệ số sử dụng của đường truyền



Hệ số sử dụng đường truyền

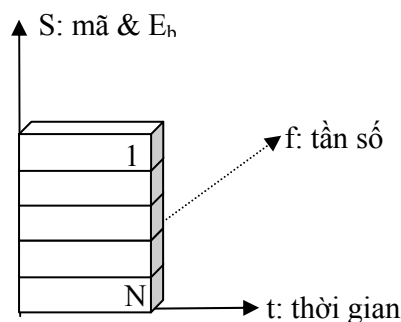
M - Tốc độ bit của đường truyền

Hình 1.23- Độ trễ phụ thuộc vào hệ số sử dụng đường truyền

Từ hình 1.22 thấy rằng muốn tăng hệ số sử dụng đường phải tăng kích cỡ bộ đệm. Nhưng từ hình 1.23 lại cho biết khi tăng hệ số sử dụng, tức là tăng kích cỡ bộ đệm thì độ trễ lại tăng rất nhanh.

1.4.3. Ghép kênh phân chia theo mã CDM

Ghép kênh phân chia theo mã chính là đa truy nhập phân chia theo mã (CDMA). Nguyên lý chung của CDMA được thể hiện như hình 1.24.



Hình 1.24. Nguyên lý đa truy nhập phân chia theo mã

Trong CDMA, nhiều người sử dụng có thể dùng chung tần số và trong cùng thời gian. Để không gây nhiễu cho nhau, mỗi người sử dụng chỉ được phép phát đi một năng lượng bit (E_b) nhất định để đảm bảo tỷ số E_b/N_0 quy định, trong đó E_b là năng lượng bit của tín hiệu cần thu và N_0 là mật độ phổ tạp âm tương đương gây ra do các tín hiệu của người sử dụng khác. Để giảm mật độ phổ tạp âm cần phải trải phổ tín hiệu của người sử dụng trước khi phát. Ngoài ra, để máy thu có thể phân biệt được tín hiệu cần thu với các tín hiệu khác, mỗi tín hiệu phát đi phải được cài khẩu ngữ riêng theo một mã nhất định. Có thể so sánh CDMA như là nhiều người trong phòng nói chuyện với nhau từng đôi một theo các ngôn ngữ khác nhau (các mã khác nhau). Nếu nói khẽ (N_0 nhỏ) thì họ hoàn toàn không gây nhiễu cho nhau. Hình 1.24 biểu thị N người sử dụng, mỗi người được mã hoá bằng một mã riêng, được ký hiệu từ 1 đến N. Mỗi khối con đặc trưng cho sự chiếm tiềm năng vô tuyến của người sử dụng: tần số, thời gian và E_0 .

Do đặc thù của di động nên khi một người sử dụng nào đó đến gần trạm gốc, N_0 của người ấy gây ra cho máy thu người khác sẽ lớn hơn (tiếng của người ấy nghe to hơn) và gây nhiễu nhiều hơn cho máy thu người khác. Hiện tượng này được gọi là hiện tượng gần - xa. Để giảm ảnh hưởng của hiện tượng gần - xa, cần điều chỉnh công suất máy di động thấp hơn khi nó tiến đến gần trạm gốc. Trong hệ thống CDMA, quá trình điều khiển công suất được tiến hành tự động. CDMA là phương thức đa truy nhập có nhiều ưu điểm so với các phương thức đa truy nhập khác.

1.5. KHUNG VÀ ĐA KHUNG TÍN HIỆU

1.5.1. Khái niệm về khung và đa khung

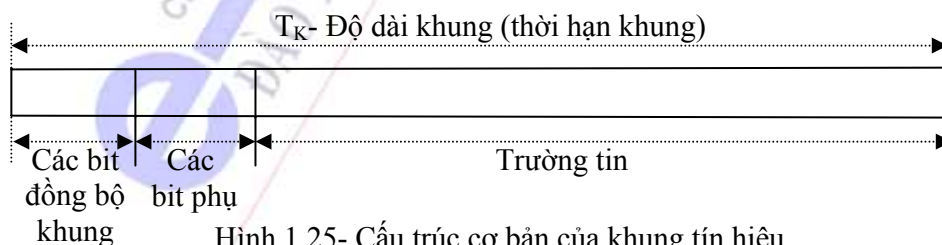
Khung tín hiệu là tập hợp của một số bit hoặc một số byte có chiều dài cố định hoặc không cố định, bao gồm các bit đồng bộ khung đặt tại đầu khung, trường tin để ghép tín hiệu của người sử dụng và một số bit phụ đóng vai trò chèn, giám sát, điều khiển, v.v.

Đa khung là tập hợp của một số khung. Đầu đa khung có từ mã đồng bộ đa khung làm gốc thời gian ghép các khung theo thứ tự đã quy định. Phía thu tách từ mã đồng bộ đa khung làm gốc thời gian để tách các khung theo trình tự như đã ghép ở phía phát. Ngoài từ mã đồng bộ đa khung và các khung, trong đa khung còn có các bit phụ như báo hiệu, cảnh báo v.v.

Đa khung được tạo lập khi cần các khe thời gian chuyển tải báo hiệu các kênh hoặc dùng chung các byte mào đầu cho các khung trong đa khung.

1.5.2. Cấu trúc cơ bản của một khung tín hiệu

Cấu trúc cơ bản của một khung tín hiệu như hình 1.25. Trong thời gian T_K ghép các bit đồng bộ khung, các bit phụ và các thông tin đầu vào bộ ghép.



Hình 1.25- Cấu trúc cơ bản của khung tín hiệu

1.6. ĐỒNG BỘ TRONG VIỄN THÔNG

1.6.1. Mở đầu

Tiến hành đồng bộ hoạt động của các thiết bị khác nhau hoặc sự tiến triển của các quá trình khác nhau bằng cách đồng chỉnh thang độ thời gian của chúng gọi là đồng bộ.

Nhiều hoạt động trong hệ thống số cần phải tuân theo mỗi quan hệ tiền định. Nếu hai hoạt động tuân theo một số tiền định, thì đồng bộ nhằm đảm bảo cho các hoạt động diễn ra theo một trình tự chính xác. Tại mức phân cứng, đồng bộ được điều tiết bằng cách phân phối một tín hiệu thời gian chung tới tất cả các môđun của hệ thống. Ở mức độ trừu tượng cao, các quá trình phần mềm được đồng bộ nhờ trao đổi thông báo.

Phụ thuộc vào phạm vi ứng dụng, các hệ thống trừu tượng khác nhau được chấp nhận có hiệu quả và được cấu trúc theo kiểu phân cấp, trong đó mỗi mức trừu tượng liên hệ với các đặc tính của mức trừu tượng thấp hơn và che dấu các chi tiết không cần thiết đối với mức cao hơn. Trừu tượng cho phép các nhà thiết kế bỏ qua các chi tiết không cần thiết và tập trung vào các đặc điểm cần thiết. Vì vậy dễ dàng thực hiện một bản thiết kế hệ thống phức tạp hơn.

Trong các hệ thống phân cứng số, giải pháp chung là cấu trúc hệ thống được diễn giải theo các mức trừu tượng như mức vật lý, mức mạch, mức phần tử và mức môđun. Trong mức vật lý, nhà thiết kế quan tâm đến các quy tắc vật lý chi phối các đặc tính của bán dẫn. Mức mạch liên quan đến transistor, resistor, v.v. Mức phần tử tập trung vào các cổng, các cổng logic v.v. Trong mức môđun, các phần tử được phân chia thành các thực thể phức tạp hơn như các bộ nhớ, các khối logic, các CPU v.v.

Các giao thức thông tin được thực hiện như các môđun phần mềm, có cấu trúc phù hợp với mô hình lớp. Các ngăn xếp giao thức được xây dựng theo cách các giao thức tại mức cho trước cung cấp các dịch vụ cho các giao thức mức trên và sử dụng các dịch vụ của một số mức thấp hơn. Trong mô hình giao thức tham khảo kết nối hệ thống mở (OSI) có bảy mức (lớp) trừu tượng. Các tiêu chuẩn của mức 1 (lớp vật lý) quy định các giao diện vật lý và khung bit cơ sở, có nghĩa là quy định các bit được truyền trên môi trường vật lý như thế nào nhằm cung cấp một kênh truyền dẫn số điểm nối điểm đầy đủ. Các tiêu chuẩn mức 2 (lớp kết nối dữ liệu) quy định các giao thức nhằm cung cấp một kênh số điểm nối điểm không có lỗi bằng cách phát lại các khung bị lỗi hoặc nhờ kỹ thuật sửa lỗi. Các giao thức của các lớp trên cung cấp các dịch vụ định tuyến mạng (lớp mạng), các dịch vụ truyền tải qua mạng (lớp truyền tải) và cung cấp cho người sử dụng đầu cuối các dịch vụ ứng dụng trực tiếp.

Những cái gì là tiêu chuẩn trừu tượng được sử dụng để mô tả các hệ thống phân cứng và phần mềm đều liên quan với nhau và tại mức bất kỳ sự hoạt động chính xác của chúng đều phụ thuộc vào thời gian. Các thực thể của các mức trừu tượng khác nhau trong hệ thống phân cứng và phần mềm thường yêu cầu chức năng đồng bộ độc lập khác nhau. Thí dụ, đồng bộ các quá trình giao thức tại mức cho trước về nguyên tắc là độc lập với đồng bộ hoạt động các quá trình mức thấp. Tuy nhiên, từ thí dụ trên đây thấy rằng vấn đề đồng bộ có thể khác nhau hoàn toàn về mức trừu tượng và tính chất của các phần tử hoặc quá trình đồng bộ.

Mối quan tâm này làm xuất hiện sự nghi ngờ về mức độ thích hợp của sự chấp nhận thuật ngữ "đồng bộ" liên quan đến một tập hợp đầy đủ của những vấn đề có tính chất khác nhau, trong đó thời gian là cần thiết. Tuy nhiên, sự nghiên cứu đầy đủ về đồng bộ đã nêu lên một số đặc điểm chung trong bối cảnh khác nhau. Vì vậy đã đưa ra lý do tại sao thuật ngữ có tính lịch sử này đã được chấp nhận.

Đối với nhiều kỹ sư thông tin số, việc cảm nhận thuật ngữ đồng bộ còn bị hạn chế. Họ cho rằng nó chỉ liên quan đến hoạt động tách đồng hồ tại máy thu và các thông tin chứa trong tín hiệu thu được. Thực ra vấn đề này chỉ liên quan đến đồng bộ sóng mang hoặc đồng bộ ký hiệu. Trái lại, đồng bộ đóng vai trò quan trọng trong một số lĩnh vực viễn thông.

Giải điều chế kết hợp của tín hiệu điều biên dựa vào cấu trúc lại sóng mang, nghĩa là dựa vào tách tín hiệu kết hợp với sóng mang có tần số và pha cho trước. Đó là *đồng bộ sóng mang*.

Trong trường hợp bất kỳ, giải điều chế số yêu cầu nhận biết các thời điểm lấy mẫu và quyết định để tách thông tin logic từ tín hiệu analog thu được, do đó đưa ra quyết định hình thành bit 0 hay bit 1. Đây là *đồng bộ ký hiệu*.

Sau khi tách được thông tin logic, bước tiếp theo, tại mức trừu tượng cao là sắp xếp lại các khung từ các bit thu được. Đây chính là *đồng bộ khung*. Đồng bộ khung cho phép thiết bị thu hiểu được vai trò các byte tại các vị trí khác nhau trong khung (thí dụ 30 kênh dành cho các cuộc gọi điện thoại khác nhau trong bộ ghép PCM-30).

Khi thông tin nguồn được phân chia thành các gói để truyền hoặc định tuyến độc lập tới đích (trong mạng chuyển mạch gói) thì có thể mô phỏng kênh nếu thiết bị thu có khả năng cân bằng độ trễ khác nhau của các gói thu được. Do đó tái tạo lại được luồng bit gốc nếu luồng này đã truyền qua mạng chuyển mạch kênh. Việc cân bằng độ trễ gọi là *đồng bộ gói* và được thực hiện bằng cách khôi phục lại định thời gốc từ dãy các gói thu được thông qua kỹ thuật thích nghi hoặc bằng cách xử lý thông tin định thời nguồn đã được ghi trong đầu đề gói.

Những khái niệm trên đây liên quan đến các mức khác nhau của đồng bộ trong truyền dẫn điểm nối điểm. Một mức khác của đồng bộ là *đồng bộ mạng*: tập trung vào hoạt động của hệ thống các nút mạng. Hệ thống này có thể phân phối đồng hồ chung tới tất cả các nút mạng để truyền dẫn và chuyển mạch trong khuôn dạng số, sao cho mỗi phần tử mạng có thể hoạt động đồng bộ với các phần tử mạng khác và đồng bộ các luồng bit đến.

Tại mức trừu tượng cao nhất, đồng bộ *đa phương tiện* liên quan đến việc sắp xếp cẩn thận các phần tử hỗn tạp (hình ảnh, văn bản, audio, video, ...) thành thông tin đa phương tiện tại các mức tích hợp khác nhau.

Một loại khác của đồng bộ mạng là *đồng bộ đồng hồ thời gian thực* truyền qua mạng viễn thông, trong đó việc phân phối thời gian tuyệt đối (thời gian theo tiêu chuẩn quốc gia) có liên quan tới mục đích quản lý mạng.

1.6.2. Đồng bộ sóng mang

Trong các hệ thống điều biên (AM), khi nhân tín hiệu điều chế $s(t)$ với sóng mang $\cos 2\pi f_0 t$ được tín hiệu điều biên $X(t)$ dạng:

$$X(t) = s(t) \cdot \cos 2\pi f_0 t \quad (1.12)$$

$$\text{hoặc } [1 + m s(t)] \cdot \cos 2\pi f_0 t \quad (1.13)$$

Trong trường hợp sau, đường bao của tín hiệu điều biên $X(t)$ tỷ lệ với $s(t)$ nếu $|ms(t)| \leq 1$. Điều này cho phép thiết kế dễ dàng bộ giải điều chế (giải điều chế đường bao).

Trong trường hợp trước có khả năng giải điều chế bằng cách nhân tín hiệu điều chế với sóng hình sine có tần số và pha của sóng mang và sau đó cho qua bộ lọc để loại trừ các thành phần tần số cao:

$$X(t) \cdot \cos 2\pi f_0 t = s(t) \cdot \cos^2 \omega_0 t = [s(t)/2] (1 + \cos 2\omega_0 t) \quad (1.14)$$

Loại điều chế này yêu cầu tín hiệu nhân $\cos \omega_0 t$ được sử dụng trong máy thu phải có cùng tần số và pha của sóng mang đã điều chế thu được. Sự dịch pha bất kỳ của β sẽ gây suy hao tín hiệu một đại lượng $[s(t)/2] \cos \beta$ tại đầu ra bộ lọc thấp (nếu $\beta = \pi/2$ thì tín hiệu ra bằng zero).

Từ các biểu thức trên đây thấy rằng điều biên trong miền tần số tương đương với sự chuyển dịch phổ tín hiệu điều chế tới tần số sóng mang f_0 . Thật vậy, phổ của tín hiệu điều biên là

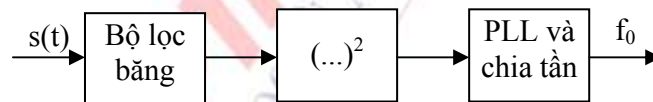
du thừa, gồm hai phần chính nằm về hai phía của sóng mang f_0 . Điều chế một băng bên (SSB) chỉ truyền một trong hai phần chính (một trong hai băng bên). Điều chế SSB phải kết hợp, trong đó sự đồng chỉnh pha thậm chí còn chặt chẽ hơn, vì một lượng dịch pha bất kỳ cũng gây ra méo tín hiệu điều biên.

Như đã trình bày trên đây, giải điều chế kết hợp là dựa vào tái cấu trúc sóng mang, nghĩa là dựa vào việc khôi phục tín hiệu kết hợp với sóng mang về tần số và pha. Hoạt động này chính là đồng bộ sóng mang.

Có thể dễ dàng tái cấu trúc sóng mang, nếu trong phổ tín hiệu thu có một đường phổ tại sóng mang f_0 , thường xảy ra khi tín hiệu điều chế có giá trị trung bình bằng zero. Trong trường hợp này, có thể thực hiện tách sóng mang nhờ sử dụng bộ lọc băng hẹp hoặc vòng khoá pha (PLL). PLL được thiết kế có băng thông hẹp, do đó bộ tạo dao động điều khiển bởi điện áp ngoài (VCO) có thể khoá và theo dõi thăng bằng tần số xung quanh tần số danh định.

Đáng tiếc là trong nhiều trường hợp không có vạch phổ tại f_0 . Một mặt, theo quan điểm truyền thông tin thì điều này là có hiệu quả, bởi vì công suất của sóng mang nếu được truyền đi sẽ gây lãng phí. Mặt khác, trường hợp này cần hệ thống đồng bộ tinh vi hơn có khả năng khôi phục sóng mang về tần số và pha.

Một thí dụ đơn giản của đồng bộ sóng mang: xem xét trường hợp truyền dẫn số khoá dịch pha nhị phân (BPSK), trong đó ký hiệu 1 và 0 là độc lập với nhau, có cùng xác suất xuất hiện và được mã hoá thành các xung vuông đối cực nhau. Vì vậy, sóng điều biên có dạng $\pm \cos \omega t$ và phổ công suất liên tục, không có các vạch rời rạc tại f_0 . Tất nhiên, chỉ biến đổi phi tuyến mới có thể tạo ra vạch phổ f_0 mong muốn từ tín hiệu thu được. Trong trường hợp đơn giản này, bình phương và chia tần mới giải quyết được vấn đề (xem hình 1.26). Bình phương sóng đã điều chế để xoá bỏ điều chế và tạo ra thành phần $(1 + \cos 2\omega t)/2$ có vạch phổ tại tần số $2f_0$ xuất hiện và thu được sóng mang nhờ chia tần.



Hình 1.26- Đồng bộ sóng mang cho hệ thống BPSK

Trong điều chế pha cầu phương (hệ thống QPSK truyền các nhóm ký hiệu 2 bit), thiết bị đồng bộ dựa vào tăng tần số tín hiệu gấp 4 để xoá điều chế và sau đó tạo ra vạch phổ tại tần số $4f_0$.

1.6.3. Đồng bộ ký hiệu (symbol)

Trong truyền dẫn số thường sử dụng dãy xung đại diện cho các ký hiệu cần truyền và phát đi với tốc độ không đổi $R = 1/T$, trong đó T khoảng cách giữa hai ký hiệu kề nhau (chu kỳ).

Trong mọi trường hợp, phía thu có thể giải điều chế kết hợp hoặc không kết hợp để biết được định thời dãy, nghĩa là vị trí thời gian của các ký hiệu và tách thông tin logic từ tín hiệu analog thu được. Thông tin định thời dãy cho phép đọc ký hiệu tại các thời điểm đúng.

Khôi phục định thời dãy ký hiệu từ tín hiệu analog thu được gọi là đồng bộ ký hiệu. Đôi khi còn liên quan đến khôi phục đồng hồ.

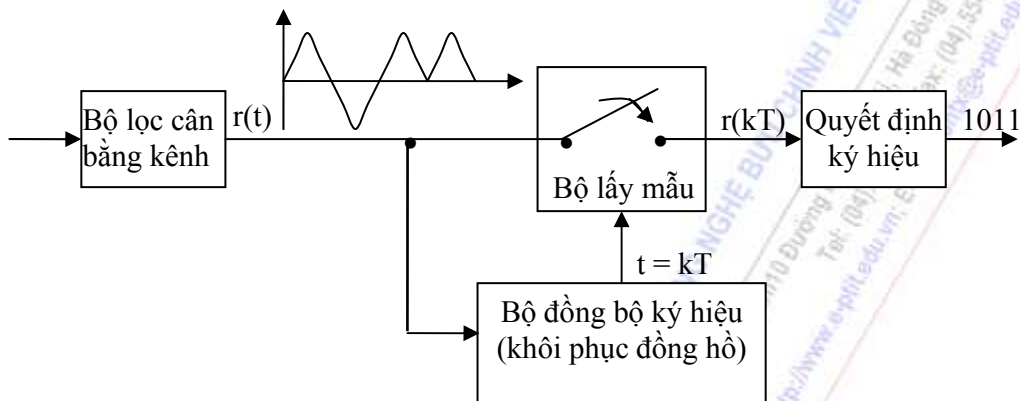
Hình 1.27 minh hoạ nguyên tắc thu bằng gốc nhị phân. Tín hiệu analog thu được $r(t)$ được lấy mẫu để tạo ra dãy các giá trị thực $r(kT)$, từ đó tách ra dãy bit nhờ quyết định logic. Bộ lấy mẫu được điều khiển bởi hệ thống đồng bộ thích hợp. Hệ thống này đánh giá các thời điểm đọc $t = kT$ bằng cách kiểm tra $r(t)$.

Khi đồng bộ ký hiệu được thực hiện sau khi chuyển đổi tín hiệu thành băng gốc, có thể sử dụng một số kỹ thuật để khôi phục định thời ký hiệu giống như kỹ thuật đồng bộ sóng mang.

Xem xét truyền băng gốc nhiều mức: nếu phổ của tín hiệu truyền dẫn có dạng:

$$s(t) = \sum_k a_k g(t - kT) \quad (1.15)$$

có một đường phổ tại tần số ký hiệu $1/T$ và nằm tại trung tâm bộ lọc băng hẹp thì có khả năng khôi phục sóng hình sine, từ đó tách ra dãy xung định thời có tần số của dãy ký hiệu. Nếu không có đường phổ tại tần số $1/T$, vẫn có khả năng tạo ra nó bằng cách chuyển đổi phi tuyến thích hợp. Thí dụ như chuyển đổi bình phương $u = s^2$ hoặc chỉnh lưu $u = |s|$.



Hình 1.27- Đồng bộ ký hiệu trong máy thu băng gốc nhị phân

Cũng có thể đồng bộ ký hiệu bằng cách khôi phục trực tiếp từ tín hiệu lấy băng mà không cần khôi phục sóng mang và chuyển đổi thành băng gốc. Thí dụ, tín hiệu điều chế có dạng:

$$s(t) = \sum_k a_k g(t - kT) \cos \omega_0 t \quad (1.16)$$

là có thể có được đường bao hoặc bình phương tín hiệu để nhận được đường phổ tại tần số ký hiệu $1/T$. Sử dụng đường phổ này để đo thời gian ký hiệu.

Tuy nhiên, còn có các kỹ thuật đồng bộ sóng mang và đồng bộ ký hiệu khác dựa vào các nguyên tắc khác nhau để tạo ra các đường phổ. Sau đây tóm tắt ba lĩnh vực đồng bộ ký hiệu:

- (1) Dựa vào bám lỗi;
- (2) Dựa vào tìm kiếm cực đại và lọc;
- (3) Dựa vào chuyển đổi phi tuyến và lọc.

Lĩnh vực thứ nhất sử dụng các hệ thống PLL. Lĩnh vực thứ hai so sánh dãy ký hiệu phát đi ban đầu với các ký hiệu lặp đã lưu trữ để đánh giá dịch pha. Lĩnh vực thứ ba đã được trình bày trên đây.

1.6.4. Đồng bộ khung

Sau khi hoàn thành đồng bộ sóng mang và đồng bộ ký hiệu và thông tin logic đã được tách ra từ tín hiệu đến, bước tiếp theo là xác định điểm đầu và điểm cuối của từ mã hoặc của nhóm các từ mã, như vậy gọi là đồng bộ từ mã. Đồng thời sắp xếp lại các từ mã thu được thành khung theo đúng trình tự như khung ở phía phát, như vậy gọi là đồng bộ khung.

Trong truyền dẫn số, các bit thường được tổ chức thành khung để ấn định ý nghĩa khác nhau cho các byte. Các byte ở các vị trí khác nhau trong khung có thể dành cho các kênh người sử dụng khác nhau có chung môi trường vật lý trong ghép kênh phân chia thời gian (TDM), chẳng hạn như

trong bộ ghép PCM-30 hoặc phân định các chức năng mào đầu (kiểm tra lỗi, truyền tải thông tin quản lý và điều khiển v.v.). Vì vậy đồng bộ khung là hết sức quan trọng trong truyền dẫn số. Tách các luồng nhánh đúng được bắt đầu từ mô tả chính xác các khung.

Kế hoạch đồng bộ khung bất kỳ (cũng có quan hệ đến đồng chỉnh khung) gồm hai hoạt động cơ bản:

(1) Tìm kiếm: xảy ra khi thiết bị (bộ đồng chỉnh) chệch khỏi đồng bộ khung và đồng chỉnh khung đang dò tìm luồng bit thu được.

(2) Duy trì: mỗi khi thiết bị thừa nhận đã đồng bộ khung và kiểm tra liên tục ranh giới khung.

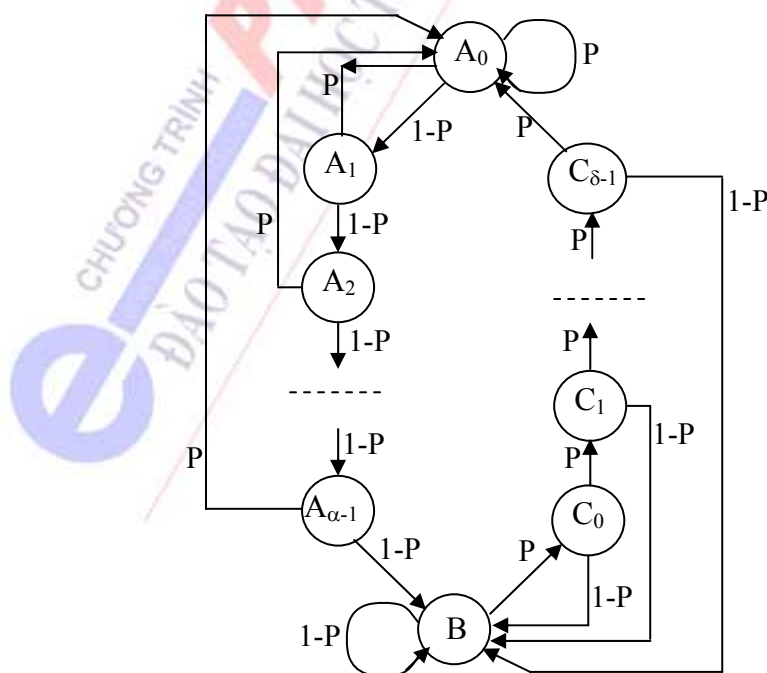
Từ mã đồng chỉnh khung đặt đầu khung trợ giúp đồng bộ khung và từ mã này được cài đặt một giá trị đặc biệt. Tìm kiếm được thực hiện bằng cách dò tìm mẫu từ mã đồng chỉnh tại vị trí bất kỳ của luồng bit thu được và được duy trì nhờ kiểm tra từ mã đồng chỉnh khung, tại đó bắt đầu một khung. Trong khi tìm kiếm mẫu từ mã đồng chỉnh khung có thể gặp trường hợp từ mã đồng chỉnh khung bị phỏng tạo từ luồng bit số liệu. Vì vậy cần tiến hành kiểm tra từ mã đồng chỉnh khung tại một số vị trí trước khi công nhận có đồng bộ. Mục tiêu lựa chọn kế hoạch đồng chỉnh khung có hiệu quả là:

(1) Dưới điều kiện đồng chỉnh khung chính xác, tối thiểu hoá xác suất mất đồng chỉnh khung do lỗi đường truyền (mất đồng chỉnh cưỡng bức);

(2) Dưới điều kiện chệch đồng chỉnh khung, tối thiểu hoá xác suất đồng chỉnh khung giả mạo do phỏng tạo mẫu từ mã đồng chỉnh khung trong luồng bit ngẫu nhiên thu được;

(3) Tối thiểu hoá thời gian khôi phục đồng chỉnh khung.

Có thể phân tích quá trình phỏng đoán khi mô tả mất và khôi phục đồng chỉnh khung phù hợp với kế hoạch đồng chỉnh khung đã chọn nhờ sử dụng mô hình chuỗi Markov thích hợp như hình 1.28, trong đó P là xác suất nhận biết đúng từ mã đồng bộ khung. Tất nhiên, P được biểu thị khác nhau dưới các điều kiện khác nhau và trong miền khác nhau của biểu đồ.



Hình 1.28- Mô hình chuỗi Markov của kế hoạch đồng chỉnh khung

Từ trạng thái đồng chỉnh đúng A_0 , trong đó quá trình duy trì được thực hiện, bộ đồng chỉnh chuyển tới trạng thái lệch đồng bộ B chỉ khi phát hiện lỗi trong α từ mã đồng chỉnh liên tiếp. Tại trạng thái B, bộ đồng chỉnh thực hiện quá trình tìm kiếm và khi phát hiện được mẫu bit giống từ mã đồng chỉnh thì chuyển sang trạng thái đồng chỉnh đúng tạm thời C_0 . Tại đây bộ đồng chỉnh thực hiện quá trình duy trì và sẽ chuyển sang trạng thái bình thường A_0 chỉ khi không phát hiện lỗi trong δ từ mã đồng chỉnh liên tiếp. Ngược lại, nếu phát hiện lỗi trong từ mã đồng chỉnh đầu tiên thì quay trở về trạng thái B để bắt đầu lại quá trình tìm kiếm.

Khi ở trạng thái đồng chỉnh đúng A_0 , nếu phát hiện được mất đồng chỉnh thì chuyển sang trạng thái B. Nguyên nhân gây ra sự chuyển này là:

- (1) Lỗi trong các từ mã đồng chỉnh (mất đồng chỉnh cưỡng bức);
- (2) Mất định thời bit hoặc trượt khung đến (mất đồng chỉnh thực); nếu mất định thời bit, bộ đồng chỉnh bắt đầu quá trình tìm kiếm từ trạng thái B.

Các tham số đặc trưng cho chất lượng kế hoạch đồng bộ là:

- (1) Tốc độ biến cố trung bình $\bar{R}$ của mất cưỡng bức;
- (2) Thời gian khôi phục đồng chỉnh trung bình $\bar{t}_r$ và phương sai σ_r^2 của thời gian khôi phục đồng chỉnh t_r (thời gian tái lập khung) được xác định như là khoảng cách giữa thời điểm bắt đầu quá trình tìm kiếm trong trạng thái B và thời điểm tái chiếm đồng chỉnh thực trong trạng thái A_0 ;

- (3) Xác suất đồng chỉnh giả mạo p_{fa} , có nghĩa là xác suất chuyển từ trạng thái B sang trạng thái A_0 do mẫu từ mã đồng chỉnh bị phỏng tạo, mặc dù vẫn còn trong điều kiện lệch đồng chỉnh.

Cần nhấn mạnh rằng trong trường hợp mất đồng chỉnh cưỡng bức, thời điểm bắt đầu của quá trình tìm kiếm xảy ra đồng thời với thời điểm bắt đầu khung; còn trong trường hợp mất thực thì nó xảy ra đồng thời với thời điểm tái chiếm định thời ký hiệu. Vì vậy, thời gian khôi phục của mất cưỡng bức, theo thống kê, không chậm hơn thời gian khôi phục của mất thực.

Mất đồng chỉnh cưỡng bức là liên quan, xác suất P của công nhận từ mã đồng chỉnh đúng với giả thiết là hệ thống trong điều kiện đồng chỉnh bình thường được xác định theo biểu thức sau đây:

$$P = p_1 = (1 - \varepsilon)^a \cong 1 - a\varepsilon \quad (1.17)$$

trong đó, ε là tốc độ không đổi của lỗi bit đường truyền (giả thiết không tương quan) và a là số lượng bit của từ mã đồng chỉnh.

Mặt khác, quá trình tìm kiếm là liên quan, xác suất P bây giờ là xác suất phỏng tạo mẫu từ mã đồng chỉnh. Để cho đơn giản, giả thiết rằng các bit này là độc lập thống kê và có cùng xác suất xuất hiện thì xác suất P được xác định như sau:

$$P = p_2 = \frac{1}{2^a} \quad (1.18)$$

Theo phân tích mô hình tại hình 1.20, nhận được các biểu thức xác định các tham số đặc trưng cho chất lượng của kế hoạch đồng bộ là:

$$\bar{R} = \frac{R_0}{L} \frac{p_1(1 - p_1)^a}{1 - (1 - p_1)^a} \cong \frac{R_0}{L} \frac{(1 - a\varepsilon)(a\varepsilon)^a}{1 - (a\varepsilon)^a} \quad (1.19)$$

$$\bar{t}_r = \frac{L}{R_0} \left\{ 1 + \delta + (L - \alpha) \frac{p_2}{1 - p_2} \left[1 + p_2^{\delta-1} \left(\frac{1}{(1 - p_2)^{\alpha-1}} - 1 \right) \right] \right\} \quad (1.20)$$

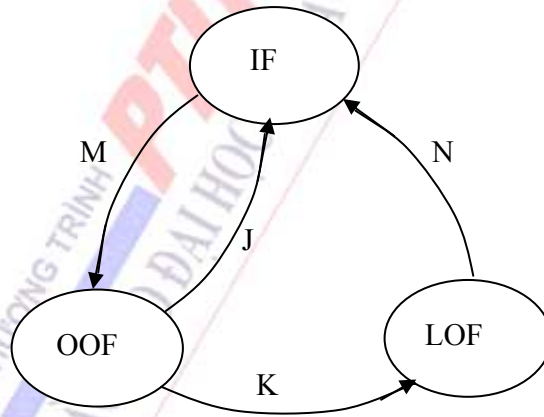
$$\begin{aligned} \sigma_{tr}^2 &= \frac{L^2}{R_0^2} (L - \alpha) \left\{ \frac{p_2^{\delta-1}}{(1 - p_2)^{2\alpha}} (2 - p_2^{\delta+1}) \right\} \\ &+ \frac{p_2^{\delta-1}}{(1 - p_2)^{\alpha+1}} [2(p_2^{\delta+1} - 1) + p_2(1 - p_2)(1 + 2\delta - 2\alpha)] \\ &+ \frac{p_2}{(1 - p_2)^2} [1 - p_2^{2\delta-1} + p_2^{\delta-1}(1 - p_2)(1 - 2\delta)] \end{aligned} \quad (1.21)$$

$$p_{fa} = 1 - \left[(1 - p_2) \sum_{i=0}^{\delta} p_2^i \right]^{L-\alpha} = 1 - (1 - p_2^{\delta+1})^{L-\alpha} \quad (1.22)$$

trong đó L là chiều dài khung (số bit trong khung) và R_0 là tốc độ bit danh định của tín hiệu ghép. Vì $L \gg 1$ nên sự biến đổi ngẫu nhiên của t_r có xu hướng phân bố chuẩn (phân bố Gauss). Vì vậy thời gian khôi phục đồng chỉnh cực đại được xác định theo biểu thức sau đây:

$$t_{r/\max} = \bar{t}_r + 3\sigma_{tr} \quad (1.23)$$

Dựa vào sơ đồ trên đây có thể lập kế hoạch đồng chỉnh khung khác nhau đối với tín hiệu ghép tại các mức khác nhau của phân cấp số cận đồng bộ (PDH). Thí dụ đối với PCM-30, giá trị tiêu chuẩn của $\alpha = 3$ và $\delta = 1$. Sơ đồ thay đổi một ít khi thiết kế đồng bộ khung đối với thiết bị SDH. Trong từ mã đồng chỉnh (gồm 96 byte đối với STM-16) cần chú ý hai tập hợp con của các byte trong quá trình tìm kiếm và duy trì: chọn từ mã đồng chỉnh dài để giảm xác suất phỏng tạo, trong khi đó chọn từ mã đồng chỉnh ngắn để giảm bớt xác suất mất đồng chỉnh cường bức. Biểu đồ trạng thái sử dụng cho kế hoạch đồng bộ SDH được thể hiện tại hình 1.29.



Hình 1.29- Kế hoạch đồng bộ khung trong SDH

Sơ đồ có ba trạng thái chính cần xem xét:

(1) Trạng thái trong khung (IF) là trạng thái hoạt động bình thường dưới các điều kiện đồng chỉnh (tương ứng trạng thái đồng chỉnh chính xác A_0);

(2) Trạng thái mất khung (LOF) là trạng thái cảnh báo của mất đồng chỉnh (tương ứng trạng thái B);

(3) Trạng thái lệch khung (OOF) là trạng thái trước cảnh báo (tương ứng các trạng thái A_i với $0 < \alpha$).

Từ trạng thái IF, trong đó đang tiến hành quá trình duy trì, bộ đồng chỉnh chuyển sang trạng thái OOF sau khi phát hiện lỗi trong từ mã đồng chỉnh của M khung liên tiếp. Sau K khung liên tiếp có từ mã đồng chỉnh bị lỗi thì bộ đồng chỉnh chuyển sang trạng thái LOF. Đang trong trạng thái OOF, nếu phát hiện J khung liên tiếp không có lỗi trong từ mã đồng chỉnh khung thì bộ đồng chỉnh quay trở lại trạng thái IF. Trong trạng thái LOF đang tiến hành quá trình tìm kiếm, nếu không phát hiện lỗi trong N từ mã đồng chỉnh khung liên tiếp thì quay trở về trạng thái đồng chỉnh bình thường IF.

Biểu đồ trạng thái tại hình 1.29 không phải là mô hình Markov. Để tránh chuyển mạch gián đoạn giữa hai trạng thái OOF và IF, bộ ghi dịch phải đếm các khung có lỗi trong từ mã đồng chỉnh khung khi mà hệ thống đang trong trạng thái OOF (nghĩa là bộ ghi dịch điều khiển chuyển từ trạng thái OOF sang trạng thái LOF và đếm từ 0 đến K) không cài đặt tới zero khi mà hệ thống đang trong trạng thái IF đối với L khung liên tiếp.

Các giá trị tiêu chuẩn của các tham số khi lập kế hoạch đồng bộ khung SDH là: $M \leq 5$, $J \leq 2$, $K = 24$, $N = 24$ và $L = 24$.

Sau khi đồng bộ khung, các khung đã đồng bộ được sắp xếp có trật tự thành đa khung nhờ từ mã đồng bộ đa khung đặt đầu đa khung. Đây chính là đồng bộ đa khung.

1.6.5. Đồng bộ bit

Trong viễn thông đồng bộ bit được diễn đạt theo hai ý nghĩa chính. Thứ nhất, đồng bộ bit có lúc được hiểu có liên quan đến đồng bộ ký hiệu đã được trình bày trước đây. Thứ hai, tổng quát hơn, đồng bộ bit được sử dụng để biểu thị đồng bộ luồng bit cận đồng bộ theo tần số đồng hồ của thiết bị tại chỗ. Vấn đề này được thực hiện bằng cách ghi các bit của luồng bit cận đồng bộ vào bộ nhớ đàn hồi (bộ đệm) theo tần số của luồng vào và sau đó đọc ra theo tần số của đồng hồ thiết bị tại chỗ. Đồng bộ bit được hiểu chủ yếu theo cách giải thích thứ hai này.

Đồng bộ bit được sử dụng để sắp xếp các bit và khởi đầu khung của tín hiệu PCM tại đầu vào tổng đài điện tử số, cho phép chuyển các octet từ một khe thời gian tới một khe thời gian khác.

Ngoài ra, đồng bộ bit còn được thực hiện trong bộ ghép tín hiệu số, tại khối đồng bộ hoá. Tại đây các nhánh được đồng bộ bit để chuyển luồng số cận đồng bộ thành luồng đồng bộ bằng cách chèn bit.

1.6.6. Đồng bộ gói

Chuyển mạch gói bao gồm phân chia thông tin nguồn thành thông báo hoặc các gói để truyền đi, hoặc để định tuyến tới đích. Các gói chứa một số đoạn số liệu nguồn và bổ sung thêm một vài thông tin mào đầu. Gói có chiều dài cố định hoặc thay đổi. Gói có chiều dài cố định gọi là tế bào.

Chuyển mạch gói là một công nghệ có hiệu quả để liên kết số liệu với thoại hoặc với lưu lượng thời gian thực khác trong một mạng duy nhất. Để thực hiện mạng số liên kết đa dịch vụ băng rộng (B-ISDN), các tổ chức tiêu chuẩn hoá quốc tế đã chọn kỹ thuật chuyển mạch tế bào: kiểu chuyển tải không đồng bộ (ATM).

Phương pháp chuyển tải chuyển mạch gói có các đặc điểm sau đây:

- (1) Do tính chất thống kê của chuyển mạch gói, đặc biệt là xếp hàng bên trong mạng, các gói đệm có độ trễ nhất định khi chuyển tải qua mạng và có các thời gian đến trung bình thống kê;
- (2) Nếu các gói của cuộc gọi đến được định tuyến độc lập (mỗi gói đi qua một tuyến khác nhau xuyên qua mạng) thì chúng đến đích không theo thứ tự;

(3) Tại máy thu có khả năng khôi phục tần số đồng hồ của nguồn thông tin khi dựa vào luồng bit đến.

Chuyển tải trong suốt tín hiệu thoại xuyên qua mạng chuyển mạch gói đòi hỏi đương đầu với các vấn đề trên đây để tái tạo tiếng nói có chất lượng chấp nhận được từ các gói đến có độ trễ khác nhau. Vì vậy yêu cầu bổ sung các chức năng tại giao diện thu. Cân bằng độ trễ ngẫu nhiên của gói thường liên quan đến đồng bộ gói.

Nhiệm vụ cân bằng trễ gói được thực hiện theo một số cách và được chia làm hai nhóm: dựa vào môi trường mạng không đồng bộ, tại đó các nút khác nhau được định thời bởi đồng hồ độc lập tại chỗ; hoặc dựa vào môi trường mạng đồng bộ có hệ thống phân phối đồng hồ chung tới các nút. Phù hợp với cách phân chia này, có các phương pháp chủ yếu sau đây để khôi phục định thời:

(1) Khôi phục định thời không đồng bộ

- Đánh giá trễ không nhìn thấy

Kế hoạch đơn giản nhất để đánh giá thời gian tạo ra một gói đến được tiến hành trong trường hợp xấu nhất: máy thu cho rằng gói được đánh giá dựa vào độ trễ truyền dẫn cực tiểu và dựa vào các gói khác có thể bị trễ không vượt quá một lượng thời gian cực đại cho trước. Như vậy gọi là đánh giá không nhìn thấy. Sau khi đánh giá thời gian kết thúc của gói thứ nhất, máy thu sử dụng số thứ tự dãy trong các gói tiếp theo để xác định một cách chính xác thời gian kết thúc của mỗi gói. Các gói đến có độ trễ lớn sẽ bị loại.

- Đo hành trình

Mặc dù đánh giá đồ trễ không nhìn thấy là đơn giản nhưng không đầy đủ trong mạng đường dài. Kỹ thuật đánh giá trễ thực tế tốt nhất là đo độ trễ hành trình giữa gói chuyển đi và gói thu được và sử dụng giá trị này để đánh giá trễ một hướng của các gói khác với giả thiết trễ được phân bố như nhau giữa hai hướng.

- Trễ thay đổi do bổ sung

Trong trường hợp này, đo độ trễ thực tế khi truyền các gói qua mạng. Sự thay đổi của độ trễ được đo nhờ dấu hiệu trễ tích lũy của mỗi gói. Mỗi phần tử mạng bổ sung độ trễ vào dấu hiệu trễ khi đo theo đồng hồ tại chỗ và lượng chênh lệch giữa thời điểm đến và đi. Biết độ trễ gói, cho phép xác định thời gian kết thúc là thời gian thực tế cộng với lượng chênh lệch giữa giá trị dấu hiệu trễ cực đại và giá trị dấu hiệu trễ thực tế.

- Kế hoạch thích ứng

Không có phương pháp nào trên đây đo độ trễ hoàn toàn chính xác. Vì vậy các thuật toán khác nhau đã được sử dụng để thay đổi thích ứng độ trễ khi thu luồng gói dựa vào mức đầy bộ đệm thu hoặc dựa vào lặp lại hành trình đo độ trễ.

- Kế hoạch thích nghi dựa vào PLL

Tất cả các phương pháp trên đây chỉ phù hợp với truyền dẫn thoại trên mạng chuyển mạch gói băng hẹp. Các mạng ATM B-ISDN yêu cầu nghiêm ngặt hơn do tốc độ chuyển mạch cao và do có nhiều dịch vụ. Trong các mạng ATM không đồng bộ, thường sử dụng kỹ thuật lọc jitter tế bào nhờ khôi phục định thời PLL. Kỹ thuật đơn giản này có thể được thực hiện nhờ lọc trước có đệm số liệu mức đầy hoặc các giá trị tức thời đến của tế bào sẽ được đưa vào bộ lọc trước. PLL là bộ lọc thấp để lọc jitter tế bào. Mặc dù kỹ thuật này có chất lượng tốt hơn và linh hoạt hơn các kỹ thuật đã mô tả trước đây, nhưng mô phỏng kênh tại đầu ra mạng ATM vẫn gặp khó khăn trong việc tuân thủ các tiêu chuẩn hiện hành về jitter.

(2) Khôi phục định thời đồng bộ

Khái niệm cơ bản của kỹ thuật này dựa vào tính khả dụng của đồng hồ tham khảo chung (đồng hồ mạng đồng bộ). Đây không phải là vấn đề trong mạng SDH, mà trong mạng quang đồng bộ (SONET) của Bắc Mỹ đã chọn lớp vật lý để truyền ATM. Vì lý do này mà kỹ thuật đồng bộ để giảm jitter tế bào đã được thiết kế đối với mạng ATM B-ISDN.

- Kỹ thuật mã hoá tần số đồng bộ (SFET)

Đồng hồ nguồn không đồng bộ được so sánh với đồng hồ tham khảo mạng. Sự không đồng nhất giữa hai đồng hồ được đo và mã hoá trong mào đầu lớp đáp ứng ATM (AAL). Tại máy thu, đồng hồ mạng chung và thông tin mã hoá được sử dụng để cấu trúc lại đồng hồ nguồn.

- Dấu hiệu thời gian (TS)

Bộ đếm 16 bit do đồng hồ tham khảo mạng điều khiển. Hai byte của mào đầu lớp con hội tụ (CS) mang giá trị tức thời của bộ đếm trong mỗi nhóm 16 tế bào. Tại phía thu, đồng hồ nguồn được cấu trúc lại từ TS thu được và đồng hồ mạng.

- Dấu hiệu thời gian dư đồng bộ (SRTS)

Phương pháp này là TS cải tiến và dựa vào sự quan sát thấy rằng đối với đồng hồ nguồn chính xác, các bit có ý nghĩa thấp của TS 16 bit chuyển tải hầu hết thông tin có ích. Vì vậy SRTS chỉ cần 4 bit. Điều này cho phép liên kết SRTS vào trong mào đầu của AAL hiện có mà vẫn không làm tăng kích cỡ của nó. SRTS đã được ITU-T chấp nhận như là kỹ thuật tiêu chuẩn khôi phục định thời đối với AAL-1 (mô phỏng kênh).

1.6.7. Đồng bộ mạng

Đồng bộ mạng liên quan đến phân phối thời gian và tần số trong mạng cung cấp đồng hồ trải khắp trên một vùng rộng lớn. Mục đích là để đồng chỉnh thời gian và tần số của tất cả đồng hồ nhờ khả năng thông tin của các tuyến kết nối giữa chúng (chẳng hạn cáp đồng, cáp sợi quang, các tuyến radio). Sau đây là một số ứng dụng có hiệu quả:

(1) Đồng bộ đồng hồ nội bộ của các điểm ghép và chuyển mạch khác nhau trong mạng viễn thông số.

(2) Đồng bộ đồng hồ trong mạng viễn thông yêu cầu một vài dạng đa truy nhập phân chia thời gian, chẳng hạn như mạng vệ tinh, đầu cuối di động của thông tin di động GSM v.v.

(3) Người sử dụng mạng đo khoảng cách giữa hai nút trong mạng, xác định vị trí và hoạt động của chúng.

Đồng bộ mạng đóng vai trò trung tâm trong thông tin số, có ảnh hưởng nhất định đến chất lượng hầu hết các dịch vụ mà nhà điều hành cung cấp cho khách hàng. Đồng bộ mạng thông tin số sẽ được trình bày trong các chuyên đề của chương sau.

1.6.8. Đồng bộ đa phương tiện

Đa phương tiện liên quan đến tích hợp các thành phần không đồng nhất như văn bản, hình ảnh, audio và video trong sự đa dạng của các môi trường ứng dụng. Số liệu có thể phụ thuộc rất nhiều vào thời gian như audio và video hình ảnh động và đòi hỏi trình bày theo thứ tự thời gian khi sử dụng. Nhiệm vụ của tích hợp như vậy gọi là đồng bộ đa phương tiện. Đồng bộ có thể sử dụng để chấm dứt tranh chấp giữa các luồng số liệu và các biến cố bên ngoài do người sử dụng tạo ra. Nói một cách khác, muốn ám chỉ mối tương quan thời gian giữa môi trường, như xem video kết hợp với âm thanh, hoặc có thể trình bày rõ ràng như trường hợp tài liệu đa phương tiện sở hữu văn bản chú thích thoại hoặc trong trường hợp siêu văn bản đa phương tiện.

Sự phụ thuộc thời gian của các dãy số liệu có thể là tuyến tính, như trong trường hợp trình diễn file audio trên dãy hình ảnh. Nhưng cũng có khả năng trình bày số liệu theo kiểu khác như truy nhập thuận nhanh, truy nhập ngược nhanh và truy nhập ngẫu nhiên.

Vấn đề đồng bộ đa phương tiện đã được giới thiệu rộng rãi trong các tài liệu. Tuy nhiên, việc thảo luận chi tiết chủ đề này không nằm trong nội dung cuốn tài liệu này.

1.6.9. Đồng bộ đồng hồ thời gian thực

Một kiểu khác của đồng bộ mạng là phân phối thời gian tham khảo tuyệt đối (thời gian theo tiêu chuẩn quốc gia) tới các đồng hồ thời gian thực của thiết bị trong mạng viễn thông (đồng bộ của các đồng hồ thời gian thực).

Phân phối đồng hồ tiêu chuẩn quốc gia nhằm mục đích quản lý và điều khiển mạng. Các sự kiện bất kỳ đều được hệ thống giám sát thiết bị để ý, chẳng hạn như vượt ngưỡng tỷ số lỗi bit (BER), các cảnh báo đường, hỏng phần cứng v.v. được lưu trữ để báo cáo. Khi mạng viễn thông được quản lý bởi hệ thống quản lý (mạng quản lý viễn thông tiêu chuẩn TMN), các sự kiện sẽ được chú ý nhờ thiết bị truyền thông báo quản lý tới hệ thống điều hành (OS). Trong trường hợp khác, việc lưu trữ thông tin phải bao gồm cả ngày giờ và đồng hồ thời gian thực của thiết bị sẽ đọc lấy ra.

Điều cần thiết là các đồng hồ thời gian thực toàn mạng phải được đồng bộ theo thời gian tuyệt đối như nhau, nếu không sẽ không liên quan với các thông báo khác nhau một cách có ý nghĩa theo một nhãn chung. Chỉ khi đồng hồ thời gian thực thiết bị được đồng bộ với thời gian tiêu chuẩn thì mới có khả năng sắp xếp mối tương quan thời gian và logic trong số các sự kiện khác nhau và vì vậy mới dẫn đến suy đoán được từ số liệu chưa xử lý sự kiện đã tập hợp và lưu trữ.

Đồng bộ đồng hồ thời gian thực khác với đồng bộ mạng. Đồng bộ đồng hồ thời gian thực phân phối thông tin thời gian tuyệt đối (thí dụ 10.32.05 AM ngày 23 tháng 6 năm 2006, hoặc dấu hiệu thời gian khác) và đưa ra các yêu cầu khác nhau của độ chính xác. Đối với quản lý, rất cần vấn đề đã nêu trên đây, độ chính xác thời gian đến vài mili giây là hoàn toàn có khả năng. Phạm vi ngày giờ trong quản lý cần lưu trữ không gì khác là xác định rõ ngày, tháng, năm và giờ, phút, giây.

Mục đích của đồng bộ mạng là tối thiểu hoá thăng dấp lỗi thời gian trong số các đồng hồ, trừ khởi động bù pha. Điều này có ngụ ý là tín hiệu định thời vật lý đồng bộ (thí dụ sóng hình sine) được phân phối tới các đồng hồ mạng. Đồng bộ mạng viễn thông số thực hiện lệch thời gian không lớn hơn 10 ns hoặc 100 ns.

Mặt khác, đồng bộ thời gian thực thường được thực hiện nhờ trao đổi thông báo về thông tin thời gian (các dấu hiệu thời gian) theo giao thức phù hợp được chuyển tải trên các tuyến giữa các nút mạng.

Thí dụ giao thức thời gian mạng (NTP) được sử dụng trong các dịch vụ thời gian Internet và khách hàng để đồng bộ đồng hồ thời gian thực cũng như để tổ chức và duy trì tự động mạng con đồng bộ thời gian. NTP được phát triển từ các giao thức đơn giản hơn, nhưng được thiết kế đặc biệt có độ chính xác, độ ổn định và độ tin cậy cao, thậm chí khi sử dụng trên các tuyến Internet điển hình liên quan đến các công ghép và các mạng không tin cậy.

Giao thức dựa vào thông báo được chuyển tải trên giao thức Internet (IP) các gói giao thức datagram người sử dụng (UDP) cung cấp dịch vụ chuyển tải không kết nối. Tuy nhiên, nó sẵn sàng đáp ứng đối với các bộ giao thức khác. Các đặc trưng khác không bắt buộc gồm xác nhận và mật mã hoá thông báo cũng như cung cấp điều khiển và giám sát từ xa.

Trong NTP, một hoặc nhiều dịch vụ sơ cấp được đồng bộ trực tiếp từ các nguồn tham khảo bên ngoài. Các dịch vụ thời gian thứ cấp được đồng bộ từ các dịch vụ sơ cấp phù hợp với phân cấp. Cấu hình lại các đường đồng bộ thay thế là có khả năng khắc phục sự gián đoạn và các sự cố. Thuật toán có khả năng đánh giá và bù trễ truyền dẫn ngẫu nhiên của các gói truyền qua mạng và vì vậy thực hiện độ chính xác thời gian tuyệt đối tới mức vài mili giây.

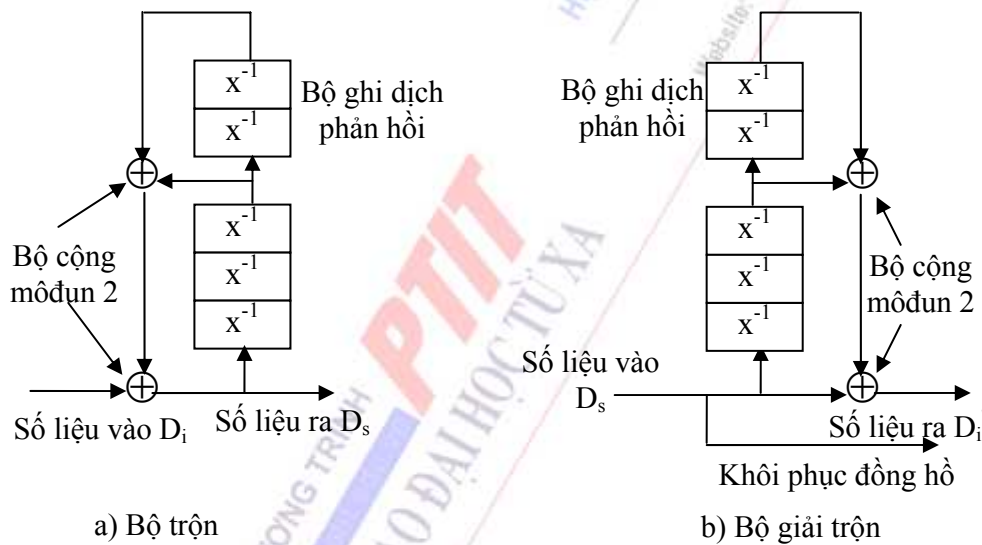
1.7. NGẪU NHIÊN HOÁ TÍN HIỆU

1.7.1. Khái niệm

Trong quá trình truyền tín hiệu số có thể gặp một số trường hợp không mong muốn, ảnh hưởng đến chất lượng của tín hiệu thu. Trường hợp thứ nhất, xuất hiện dãy các bit 0 hoặc bit 1 kéo dài, dẫn tới không tách được đồng hồ từ dãy xung thu trong quãng thời gian xuất hiện các dãy bit như vậy. Trường hợp thứ hai, xuất hiện lặp đi lặp lại nhiều lần một từ mã nên làm tăng tích lũy rung pha của tín hiệu thu. Cả hai nguyên nhân này sẽ được khắc phục nếu sử dụng ngẫu nhiên hoá tín hiệu, tức là sử dụng bộ trộn tại phía phát và bộ giải trộn tại phía thu.

1.7.2. Cấu tạo và hoạt động của bộ trộn và bộ giải trộn

Hình 1.30 là cấu trúc của bộ trộn và bộ giải trộn.



Hình 1.30- Bộ trộn và giải trộn

Bộ trộn và bộ giải trộn đều có bộ ghi dịch, mỗi bộ ghi dịch chứa 5 đôt trễ. Thời gian trễ của mỗi đôt trễ bằng $1/x$ và bằng độ rộng một bit. Thí dụ dãy tín hiệu đầu vào bộ trộn là D_i thì khi qua hai đôt sẽ là $D_i \cdot (1/x)$, $(1/x)$, nghĩa là trễ hai bit, vì $(1/x) \cdot (1/x) = x^{-2}$.

Tín hiệu nhị phân đầu vào bộ trộn đi tới bộ cộng môđun 2 thứ nhất và được bổ sung thêm tín hiệu nhị phân đến từ bộ cộng môđun 2 thứ hai. Do đó tín hiệu nhị phân đầu ra bộ trộn $D_s = D_i \oplus D_s(x^{-3} \oplus x^{-5})$ hoặc $D_i = D_s(1 \oplus x^{-3} \oplus x^{-5})$ và vì vậy

$$D_s = D_i / (1 \oplus x^{-3} \oplus x^{-5})$$

Dãy tín hiệu nhị phân đầu ra bộ trộn D_s qua đường truyền, đưa tới đầu vào bộ giải trộn. Vì vậy dãy nhị phân đầu ra bộ giải trộn có dạng:

$$D'_i = D_s (1 \oplus x^{-3} \oplus x^{-5}) = D_i (1 \oplus x^{-3} \oplus x_{-5}) / (1 \oplus x \oplus x^{-5}) = D_i$$

Như vậy là sau khi giải trộn đã nhận được dãy tín hiệu nhị phân như đầu vào bộ trộn.

Như đã trình bày trên đây, mục đích của trộn là xáo trộn các bit trong một từ mã theo một quy luật nhất định. Dựa vào quy luật đó, bộ giải trộn hoạt động ngược lại để tái tạo tín hiệu ban đầu.

TÓM TẮT

Trong số hoá tín hiệu analog thì phương pháp PCM là đơn giản nhất, tuy nhiên sử dụng phương pháp này thì tốc độ bit mỗi kênh thoại lớn hơn các phương pháp khác. Phương pháp ghép kênh theo thời gian là phương pháp ghép kênh được sử dụng rộng rãi trong các hệ thống thông tin số. Vì vậy phải sử dụng các giải pháp đồng bộ và ngẫu nhiên hoá tín hiệu nhằm đảm bảo chất lượng tín hiệu thu, cụ thể là tỉ số lỗi bit không vượt quá ngưỡng cài đặt trước.

Cần phân biệt các loại đồng bộ trong mạng viễn thông:

Đồng bộ sóng mang là tách sóng mang từ tín hiệu đã điều chế trong giải điều chế kết hợp. Đồng bộ ký hiệu là nhận biết các thời điểm lấy mẫu và quyết định trong giải điều chế số để tách thông tin logic từ tín hiệu analog thu được. Đồng bộ từ mã và đồng bộ khung là nhận biết thời điểm bắt đầu và kết thúc từ mã hoặc khung để tái tạo khung từ dãy bit thu. Đồng bộ gói là cân bằng độ trễ các thời điểm đến của gói nhằm tái cấu trúc bản tin trong mạng chuyển mạch gói. Đồng bộ mạng là phân phối đồng hồ chung đến các nút trong một mạng rộng lớn để điều khiển đồng hồ các nút chạy cùng tốc độ bit và pha với đồng hồ chung. Đồng bộ đa phương tiện là sắp xếp các phần tử hỗn tạp như hình ảnh, văn bản, audio, video, v.v. trong truyền thông đa phương tiện tại các mức tích hợp khác nhau. Đồng bộ đồng hồ thời gian thực là phân phối thời gian tuyệt đối (thời gian tiêu chuẩn quốc gia) trong mạng viễn thông để quản lý mạng.

BÀI TẬP

- (1) Đầu vào bộ mã hoá - nén số có một xung lượng tử $V_{PAM} = 875 \Delta$, xác định giá trị 8 bit đầu ra của bộ mã hoá - nén số.
 - (2) Đầu vào bộ mã hoá - nén số có một xung lượng tử $V_{PAM} = -1898 \Delta$, xác định 8 bit đầu ra của bộ mã hoá - nén số.
 - (3) Đầu vào bộ mã hoá - nén số có một xung lượng tử $V_{PAM} = 209\Delta$, tìm biên độ xung đã bị nén tương ứng với 8 bit tại đầu ra bộ mã hoá - nén số.
 - (4) Đầu vào bộ giải mã - dẫn số có từ mã 0110 1101, tìm biên độ xung đầu ra bộ giải mã - dẫn số.
 - (5) Vẽ nhánh dương của đặc tính biên độ bộ mã hoá- nén số theo trục tọa độ $y = f(x)$. Cho $x = 0,5$; xác định giá trị của mỗi bit trong từ mã 8 bit tại đầu ra bộ mã hoá- nén số.
 - (6) Tính tốc độ của một kênh thoại trong trường hợp không sử dụng bộ nén và có sử dụng bộ nén $A = 87,6/13$.
- (Xem đáp số tại phần phụ lục).

CHƯƠNG II

GHÉP KÊNH PCM, PDH VÀ SDH

2.1. GIỚI THIỆU CHUNG

Nội dung chính của chương II gồm có:

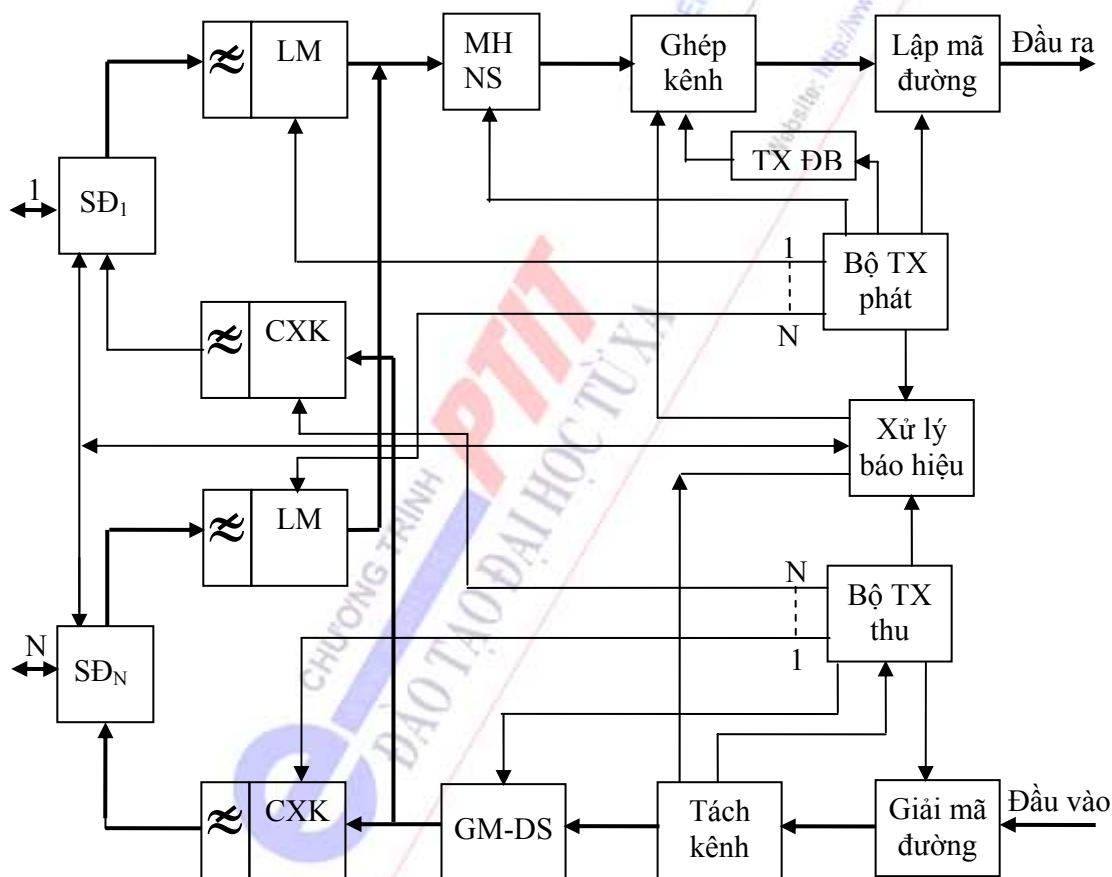
- Cấu trúc các khung trong ghép kênh PDH: các loại khung 2/8, 8/34, 34/140 đều có hai loại khung. Đó là loại khung chỉ sử dụng chèn dương và loại khung khác sử dụng cả chèn dương và chèn âm. Riêng khung 140/565 chỉ sử dụng chèn dương.

- Ghép kênh SDH: sử dụng phương pháp xen byte để sắp xếp hoặc ghép các byte tín hiệu vào các khung. Trong quá trình ghép đã sử dụng con trỏ để đồng chỉnh tốc độ và pha của các khung tín hiệu đến và khung ghép thông qua việc sử dụng chèn dương và chèn âm.

2.2. GHÉP KÊNH PCM

2.2.1. Sơ đồ khối bộ ghép PCM-N

Sơ đồ khối bộ ghép PCM-N như hình 2.1.



Hình 2.1- Sơ đồ khối bộ ghép kênh PCM-N

2.2.2. Nguyên lý hoạt động

Theo tiêu chuẩn của châu Âu thì $N = 30$, nghĩa là ghép được 30 kênh thoại. Theo tiêu chuẩn bắc Mỹ $N = 24$. Phía âm tần có N bộ sai động (SD) đóng vai trò chuyển hai dây âm tần thành bốn dây âm tần và ngược lại. Cụ thể là một phía bộ sai động kết nối với máy điện thoại qua

hai sợi dây đồng của cáp âm tần, phía khác kết nối với hai sợi thuộc nhánh phát và hai sợi thuộc nhánh thu của thiết bị PCM-N. Đầu ra và đầu vào phía mạng kết nối với thiết bị ghép bậc cao qua cáp đồng trục.

Quá trình chuyển đổi tín hiệu của PCM- 30 như sau:

(1) Nhánh phát

Tín hiệu thoại analog qua SĐ, qua bộ lọc thấp để hạn chế băng tần tiếng nói đến 3,4 kHz. Khối LM có chức năng lấy mẫu tín hiệu thoại với tốc độ 8 kHz. Khối mã hoá - nén số MH-NS thực hiện lượng tử hoá không đều và mã hoá mỗi xung lượng tử thành 8 bit nhờ bộ mã hoá - nén số $A = 87,6/13$. Tín hiệu nhị phân đầu ra khối MH-NS được đưa vào khối ghép kênh. Tại đây, ngoài tín hiệu số của 30 kênh thoại còn có tín hiệu số của một kênh đồng bộ và một kênh báo hiệu được ghép xen bit, tạo thành luồng E1 có tốc độ bit là 2048 kbit/s. Cuối cùng dãy số liệu nhị phân được khối lập mã đường chuyển thành dãy xung ba mức HDB-3.

Ngoài các khối trên đây, trong nhánh phát còn có bộ tạo xung phát hoạt động tại tốc độ bit 2048 kbit/s và đầu ra của nó có khối chia tần để tạo dãy xung có tốc độ bit theo yêu cầu điều khiển các khối liên quan hoạt động. Khối TXĐB tạo ra xung đồng bộ khung và đa khung. Khối xử lý báo hiệu tiếp nhận tín hiệu gọi của các kênh thoại để chuyển thành các bit và được ghép vào vị trí đã quy định trong luồng số E1.

(2) Nhánh thu

Dãy tín hiệu 2048 kbit/s HDB-3 từ mạng tới trước hết được khối giải mã đường chuyển đổi thành dãy xung hai mức. Trong tín hiệu thu có các từ mã của 30 kênh thoại, kênh đồng bộ và kênh báo hiệu. Các loại tín hiệu này được tách ra nhờ khối tách kênh. Tín hiệu đồng bộ khung đi vào khối tạo xung thu để khởi động khối chia tần, nhằm hình thành các khe thời gian đồng bộ với phía phát. Ngoài ra, khối tách kênh còn có chức năng tách đồng hồ từ dãy bit vào để đồng bộ tốc độ bit của bộ tạo xung thu. Các bit tín hiệu gọi được tách ra, đi vào khối xử lý tín hiệu gọi để chuyển thành sóng âm tần rung chuông máy điện thoại. Bộ tạo xung thu cũng có bộ phận chia tần để hình thành dãy xung điều khiển hoạt động của các khối nhánh thu.

Mỗi byte (8 bit) của tín hiệu thoại qua khối giải mã - dẫn số GM-DS chuyển thành một xung có biên độ tương ứng và đưa tới khối chọn xung kênh (CXK), đầu ra khối CXK là tập hợp xung của riêng từng kênh. Dãy xung điều biên đầu ra khối CXK qua bộ lọc thấp để khôi phục tín hiệu thoại analog, qua SĐ tới máy điện thoại.

2.2.3. Cấu trúc khung và đa khung

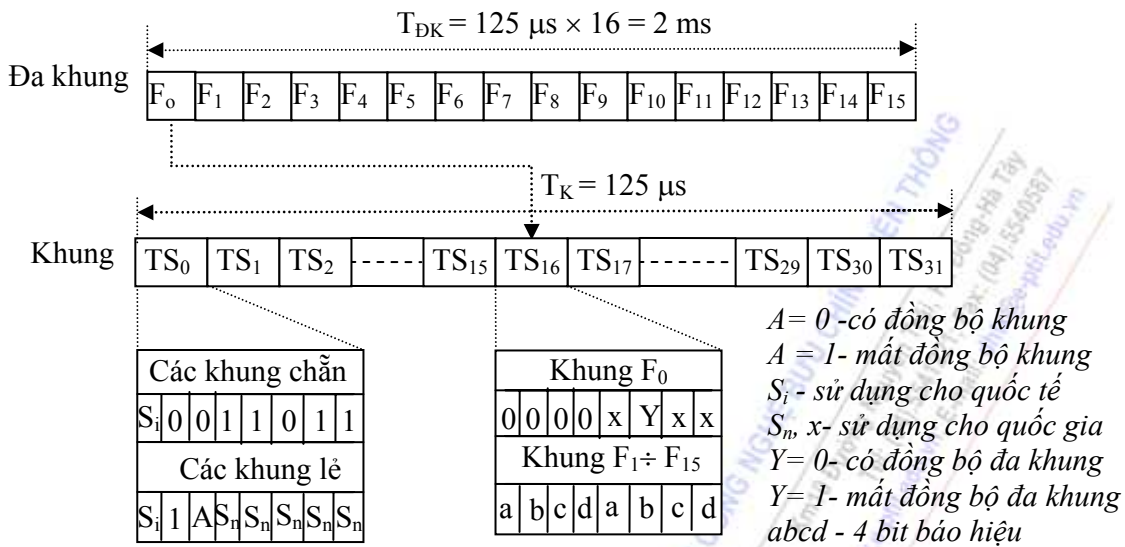
(1) Đối với PCM-30

Tín hiệu số đầu ra thiết bị PCM-30 được sắp xếp thành khung và đa khung trước khi truyền. Cấu trúc của khung và đa khung như hình 2.2.

(a) Cấu trúc khung

Mỗi khung có thời hạn là 125 μ s, được chia thành 32 khe thời gian và đánh số thứ tự từ TS_0 đến TS_{31} . Mỗi TS có thời hạn là 3,9 μ s và ghép 8 bit số liệu. Từ mã đồng bộ khung có cấu trúc riêng 0011011 và được ghép vào TS_0 của khung F_0 và các khung chẵn ($F_2, F_4, \dots, F_{14}$). Trong TS_0 của các khung lẻ ($F_1, F_3, \dots, F_{15}$) ghép các bit như sau: bit thứ nhất sử dụng cho quốc gia (S_i), bit thứ hai cố định bằng 1 để phân biệt từ mã đồng bộ khung với từ mã đồng bộ khung giả tạo khi 7 bit còn lại trong TS_0 của các khung lẻ trùng với 7 bit tương ứng của từ mã đồng bộ khung, bit thứ ba cảnh báo mất đồng bộ khung (A). Tín hiệu các kênh thoại thứ nhất đến thứ 15 ghép vào các

khe thời gian TS₁ đến TS₁₅; tín hiệu các kênh thoại thứ 16 đến thứ 30 ghép vào các khe thời gian TS₁₇ đến TS₃₁. Tín hiệu gọi của mỗi kênh thoại có 4 bit (a, b, c, d) ghép vào một nửa của khe thời gian TS₁₆ của các khung F₁ ÷ F₁₅ trong đa khung.



Hình 2.2- Cấu trúc khung và đa khung PCM-30

(b) Cấu trúc đa khung

PCM-30 ghép được 30 kênh thoại. Vì vậy có tất cả là 30 tín hiệu gọi. Mỗi khe TS₁₆ ghép được tín hiệu gọi của hai kênh thoại. Do đó cần phải có tất cả là 15 khe thời gian TS₁₆ để chuyển tải tín hiệu gọi của tất cả các kênh thoại. Ngoài ra cần thêm một TS₁₆ nữa để ghép xung đồng bộ đa khung và cảnh báo mất đồng bộ đa khung. Như vậy yêu cầu đa khung phải chứa 16 khung (mỗi khung có một TS₁₆).

Các khe thời gian TS₁₆ của các khung trong đa khung được bố trí chuyển tải số liệu như sau:

TS₁₆ của khung zero (F₀) ghép các bit đồng bộ đa khung 0000 và bit cảnh báo mất đồng bộ đa khung Y.

Nửa bên trái của TS₁₆ khung thứ nhất ghép 4 bit tín hiệu gọi của kênh thoại thứ nhất, nửa bên phải ghép 4 bit tín hiệu gọi của kênh thoại thứ 16. Nửa bên trái của TS₁₆ khung thứ hai ghép tín hiệu gọi của kênh thoại thứ hai và kênh thoại thứ 17. Cứ tiếp tục như vậy cho đến TS₁₆ cuối cùng của khung thứ 15 ghép tín hiệu gọi của kênh thoại 15 và kênh thoại 30.

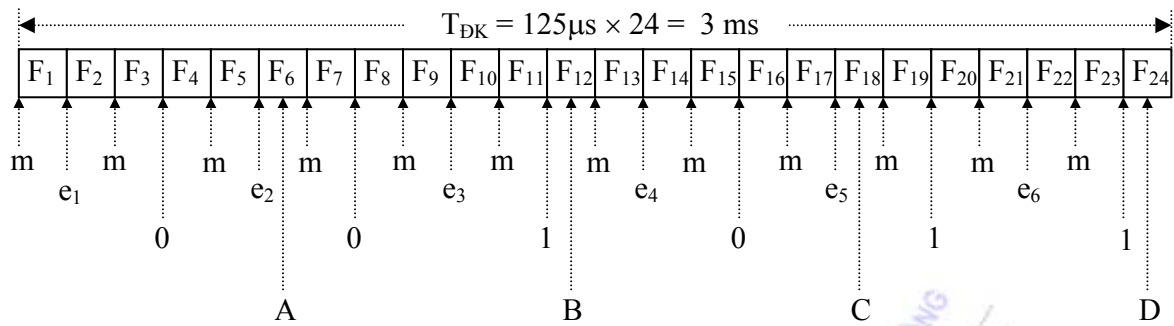
(2) Đối với PCM-24

Mỗi khung có một bit cờ (F) đặt đầu khung và 24 khe thời gian, mỗi khe ghép 8 bit.

Tổng số bit trong khung bằng $8 \text{ bit} \times 24 + 1 \text{ bit} = 193 \text{ bit}$. Tốc độ bit đầu ra PCM-24 được tính như sau:

$$R_{\text{PCM-24}} = 193 \text{ bit/ khung} \times 8.10^3 \text{ khung/s} = 1544 \text{ kbit/s}$$

Đa khung của PCM-24 gồm 24 khung, đánh số thứ tự từ F₁ đến F₂₄, như trên hình 2.3. Mỗi bit của từ mã đồng bộ khung 001011 được ghép vào vị trí bit thứ nhất của các khung F₄, 8, 12, 16, 20, 24. Các bit thứ nhất của các khung lẻ truyền từ mã đồng bộ đa khung (các bit m). Bit thứ nhất của các khung F₂, 6, 10, 14, 18, 22, là các bit kiểm tra số dư chu trình (các bit e₁ ÷ e₆). Bit thứ tám của các khe thời gian trong khung F₆, F₁₂, F₁₈ và F₂₄ truyền tín hiệu gọi (A, B, C, D).

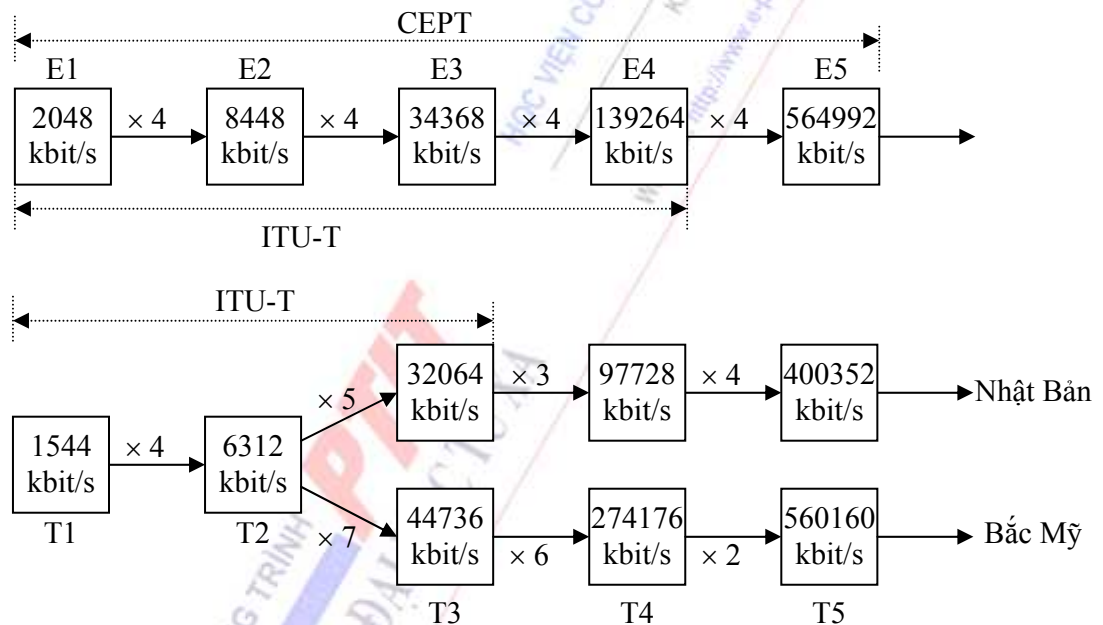


Hình 2.3- Cấu trúc đa khung của PCM-24

2.3. GHÉP KÊNH PDH

2.3.1. Các tiêu chuẩn tốc độ bit

Hiện nay trên thế giới tồn tại ba tiêu chuẩn tốc độ bit. Đó là các tốc độ bit theo tiêu chuẩn Châu Âu, tiêu chuẩn Bắc Mỹ và tiêu chuẩn Nhật Bản. Các tiêu chuẩn này được trình bày dưới dạng phân cấp số cận đồng bộ như hình 2.4.



Hình 2.4- Phân cấp số cận đồng bộ

(1) Tiêu chuẩn châu Âu (CEPT)

Tiêu chuẩn châu Âu bao gồm 5 mức. Tốc độ bit của mức sau được tạo thành bằng cách ghép bốn luồng số của mức đứng trước liền kề. Mức thứ nhất có tốc độ bit 2048 Mbit/s được tạo thành từ thiết bị ghép kênh PCM-30 hoặc từ tám mạch trung kế của tổng đài điện tử số. Tốc độ bit của mức thứ hai là 8448 kbit/s, gồm có 120 kênh. Mức thứ ba có 480 kênh và tốc độ bit bằng 34368 kbit/s. Mức thứ tư có 1920 kênh và tốc độ bit là 139368 kbit/s. Bốn mức này được CCITT (hiện nay đổi tên thành ITU-T) chấp nhận làm các tốc độ bit tiêu chuẩn quốc tế. Mức thứ năm có tốc độ bit bằng 564992 kbit/s và bao gồm 7680 kênh.

(2) Tiêu chuẩn Bắc Mỹ

Tiêu chuẩn Bắc Mỹ gồm 5 mức. Tốc độ bit của mức thứ nhất bằng 1544 kbit/s, được hình thành từ thiết bị ghép kênh PCM-24 hoặc từ tổng đài điện tử số và có 24 kênh. Ghép bốn luồng số mức thứ nhất được tốc độ bit mức hai là 6312 kbit/s và gồm có 96 kênh. Mức thứ ba có tốc độ bit

là 44736 kbit/s là kết quả của ghép bảy luồng số mức hai và bao gồm 672 kênh. Ba mức này được ITU-T chấp nhận làm tiêu chuẩn quốc tế. Mức thứ tư có được bằng cách ghép sáu luồng số mức ba, tốc độ bit bằng 274176 kbit/s và bao gồm 4032 kênh. Mức thứ năm là kết quả của ghép hai luồng số mức bốn để nhận được 8064 kênh và tốc độ bit là 560160 kbit/s.

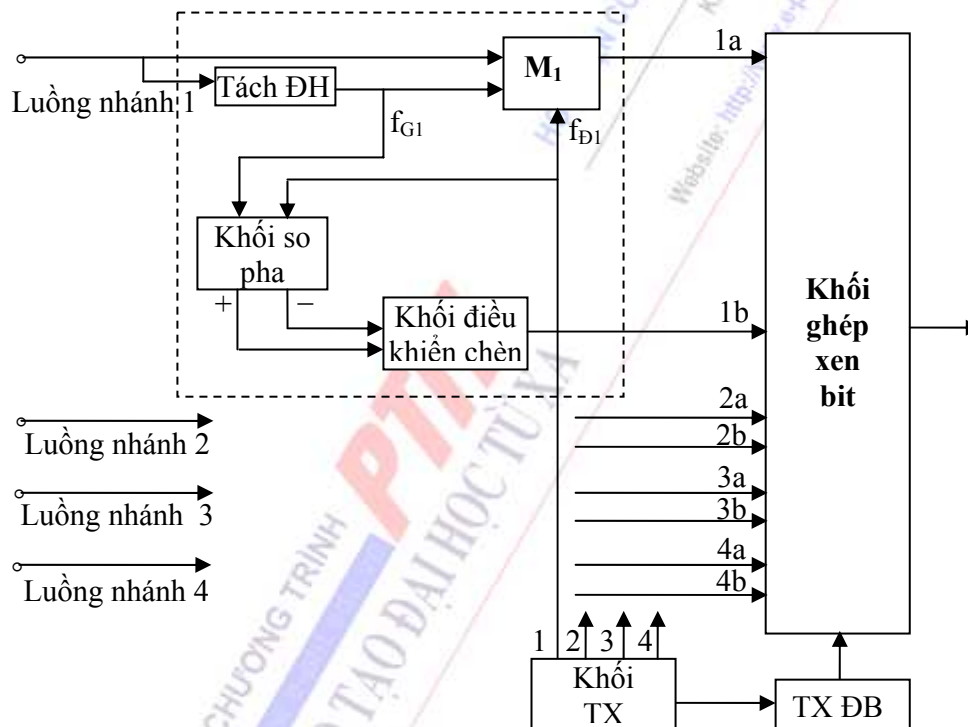
(3) Tiêu chuẩn Nhật Bản

Hai mức đầu tiên hoàn toàn giống tiêu chuẩn Bắc Mỹ. Mức thứ ba được hình thành từ ghép năm luồng số mức hai, được tốc độ bit là 32064 kbit/s và 480 kênh. Ba mức đầu tiên này đã được ITU-T chấp nhận. Ghép ba luồng số mức ba được luồng số mức bốn với tốc độ bit bằng 97728 kbit/s, 1440 kênh. Mức cuối cùng ghép bốn luồng số mức bốn để nhận được 5760 kênh và tốc độ bit bằng 400352 kbit/s.

2.3.2. Kỹ thuật ghép kênh PDH

2.3.2.1. Sơ đồ khối bộ ghép kênh PDH

Như đã trình bày trong mục 2.2.1, theo tiêu chuẩn châu Âu, ở cả năm mức khi ghép bốn luồng vào sẽ được một luồng ra. Vì vậy sơ đồ khối tổng quát của bộ ghép kênh PDH như hình 2.5.



Hình 2.5- Sơ đồ khối bộ ghép PDH

Mỗi luồng sử dụng riêng một số khối như: bộ nhớ đàn hồi (M_1), khối tách đồng hồ (ĐH), khối so pha và khối điều khiển chèn. Các khối dùng chung gồm có: khối tạo xung đồng bộ (TXĐB), khối tạo xung (TX) và khối ghép xen bit.

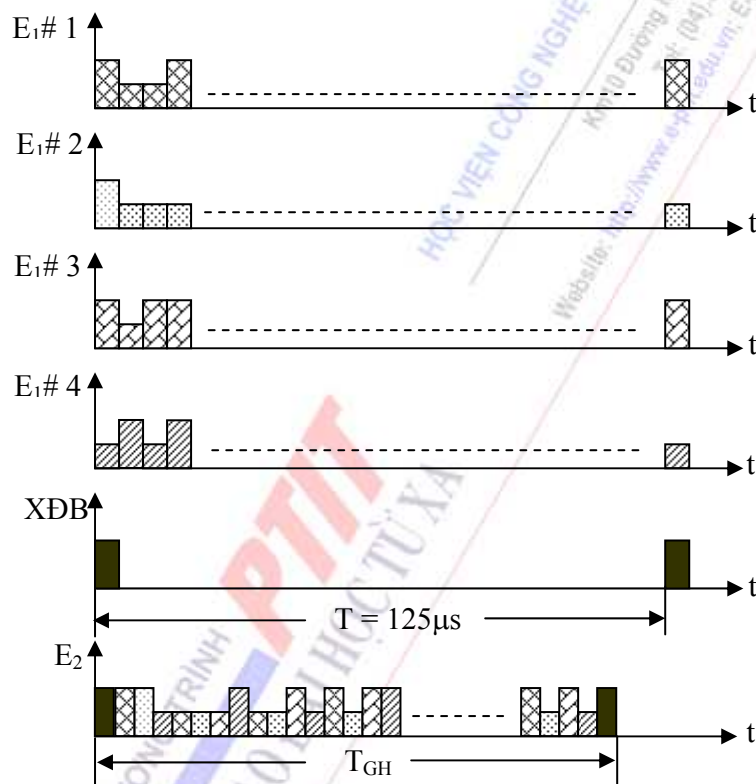
Luồng nhánh được đưa tới bộ nhớ đàn hồi và đưa vào khối tách đồng hồ để tạo ra tần số điều khiển ghi f_G . Cứ mỗi một xung điều khiển ghi tác động vào M_1 thì một bit của luồng nhánh được ghi vào một ô nhớ. Các bit đã ghi sẽ được đọc lấy ra theo đồng hồ điều khiển đọc f_{D1} dựa vào nguyên tắc một bit điều khiển đọc tác động vào M_1 thì một bit được lấy ra. Dây bit đầu ra bộ nhớ đi vào khối ghép. Dây xung điều khiển ghi và điều khiển đọc đi tới khối so pha. Căn cứ vào độ lệch pha (lệch thời gian) giữa hai dây xung này mà đầu ra khối so pha xuất hiện xung dương

hay âm. Nhận được xung dương, khối điều khiển chèn phát lệnh chèn dương và nhận được xung âm sẽ phát lệnh chèn âm. Khối ghép xen bit tiến hành chèn xung theo lệnh điều khiển. Ngoài dãy bit của bốn luồng vào còn có xung đồng bộ từ khối tạo xung đồng bộ và các bit báo hiệu (không thể hiện trong hình vẽ) đều được đưa vào khối ghép để ghép xen bit tạo thành luồng ra. Hoạt động ghép xen bit, so pha và hoạt động chèn được giới thiệu trong các phần sau.

Phía thu tiến hành tách kênh theo trình tự ngược lại với quá trình ghép. Trước tiên tách xung đồng bộ và tách đồng hồ từ dãy bit thu được. Xung đồng bộ làm gốc thời gian tách các bit của các luồng thành phần, xung đồng hồ được sử dụng để điều khiển bộ tạo xung thu. Dãy xung kênh của mỗi luồng được tách riêng biệt và các từ mã tám bit lần lượt được giải mã và dẫn trở thành dãy xung lượng tử như phía phát. Bộ lọc thấp khôi phục tín hiệu analog từ dãy xung lượng tử.

2.3.2.2. Phương pháp ghép xen bit

Quá trình ghép xen bit được minh họa tại hình 2.6.



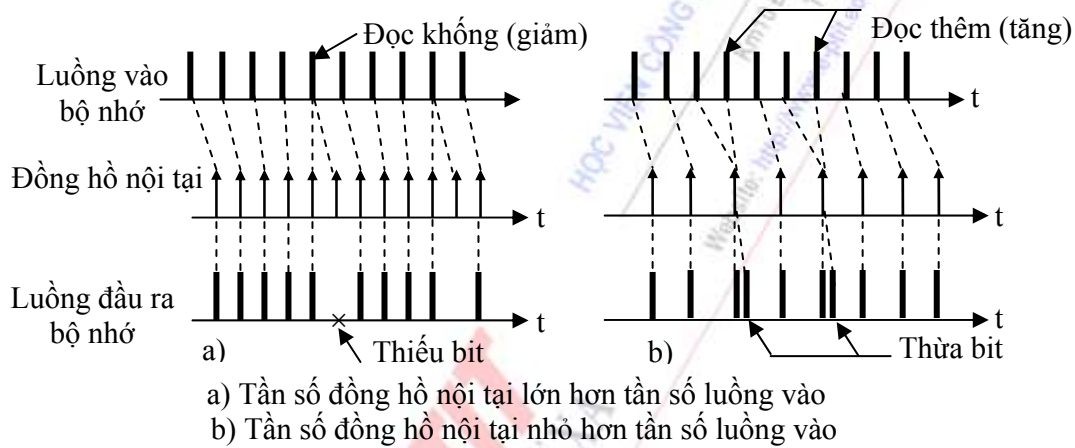
Hình 2.6- Ghép xen bit bốn luồng E_1 thành luồng E_2

Giả thiết ghép bốn luồng mức 1 thành luồng mức 2. Trước khi ghép số liệu các luồng, phải ghép một xung hoặc một nhóm xung đồng bộ khung. Sau xung đồng bộ khung là bit thứ nhất của luồng $E_1\#1$, bit thứ nhất của luồng $E_1\#2$, bit thứ nhất của luồng $E_1\#3$, bit thứ nhất của luồng $E_1\#4$. Tiếp đó ghép các bit thứ hai của các luồng vào theo trình tự như ghép các bit thứ nhất. Cứ tiếp tục ghép như vậy cho hết các bit của bốn luồng vào trong chu kỳ ghép T_{GH} . Ghép xung đồng bộ khung trước khi ghép tiếp các bit số liệu của bốn luồng nhánh.

Bộ ghép phải sắp xếp các bit sát lại với nhau và còn phải hình thành các bit có độ rộng bé hơn để trong một chu kỳ ghép T_{GH} ngoài xung đồng bộ và các bit phụ khác phải chứa hết các bit của bốn luồng nhánh. Vì vậy tốc độ bit luồng ra luôn luôn lớn hơn tốc độ bit tổng của bốn luồng vào. Thời hạn của chu kỳ ghép T_{GH} phụ thuộc vào cấp ghép.

Trong quá trình ghép xen bit có thể xảy ra trường hợp trượt bit. Nguyên nhân của hiện tượng này là do đồng hồ tách từ luồng vào có tần số khác với tần số của đồng hồ nội (hình 2.7).

Nếu tần số đồng hồ nội tại bé hơn tần số xung định thời chứa trong luồng vào thì một bit trong bộ nhớ đàn hồi được đọc hai lần, nhưng lần sau là đọc không nên giảm tốc độ bit đầu ra. Ngược lại, nếu tần số đồng hồ nội tại lớn hơn tần số xung định thời chứa trong luồng vào thì một số bit được đọc thêm nên làm tăng tốc độ bit của luồng ra. Tăng thêm hoặc giảm số bit đầu ra bộ nhớ đệm có quan hệ đến trượt. Trong thực tế có hai dạng trượt, đó là trượt điều khiển được và trượt không điều khiển được. Trượt điều khiển được có nghĩa là điều khiển được phạm vi tăng hoặc giảm số bit, chẳng hạn trượt một octet hoặc một khung. Trượt không điều khiển được là do lệch định thời và do đó không điều khiển được phạm vi tăng hoặc giảm số bit. Nếu phạm vi lệch tần số giữa đồng hồ nội tại và tần số luồng bit vào duy trì ở phạm vi 10^{-9} và tần số lấy mẫu bằng 8 kHz thì trượt có thể xảy ra sau mỗi quãng thời gian là 34 giờ. Tăng thêm dung lượng bộ nhớ đàn hồi sẽ hạn chế trượt không điều khiển được nhờ chuyển thời điểm trượt đến khoảng giữa hai khối số liệu. Biện pháp quan trọng để hạn chế trượt là ổn định tần số bộ tạo xung của các nút trong mạng thông tin PDH.



Hình 2.7- Hiện tượng trượt bit

2.3.2.3. Kỹ thuật chèn trong PDH

(1) Khái niệm

Từ hình 2.7b biết được trong trường hợp tần số (nghịch đảo của chu kỳ) đồng hồ nội của bộ ghép nhỏ hơn tần số của luồng nhánh thì một số bit tin bị đánh mất tại đầu ra (do gần trùng thời điểm xuất hiện với xung đọc trước). Vì vậy để bảo toàn thông tin của luồng nhánh, cần tái tạo các bit bị mất này của luồng bit đầu ra bộ ghép và ghép chúng vào một vị trí đã quy định trong khung. Hoạt động như vậy gọi là chèn âm.

Trái lại, trong trường hợp tần số đồng hồ nội của bộ ghép lớn hơn tần số luồng nhánh như hình 2.7a thì một số lần đọc không làm giảm tốc độ bit luồng ra. Để đảm bảo tốc độ bit định mức, cần bổ sung một số bit không mang tin và ghép vào vị trí đã quy định trong khung. Như vậy gọi là chèn dương.

(2) Chèn dương

Bộ ghép kênh PDH phải nhận biết được thời điểm có xung đọc nhưng không có xung đầu ra bộ nhớ đàn hồi, đồng thời phải đếm được số bit không mang tin cần bổ sung vào luồng ra bộ nhớ này trong một đơn vị thời gian. Yêu cầu thứ nhất được thực hiện nhờ khối so pha và yêu cầu thứ hai do bộ đếm đảm nhiệm.

Đầu vào khối so pha có cả dây bit điều khiển ghi được tách ra từ luồng bit thu và dây bit điều khiển đọc lấy từ đồng hồ nội (xem hình 2.5). Khối so pha theo dõi mức độ lệch pha (lệch thời gian) giữa dây bit ghi và dây bit đọc và nhận biết quy luật biến thiên này của lệch pha để xác nhận thời điểm thiếu bit trong luồng ra bộ nhớ đàn hồi. Từ hình 2.7b cho biết lệch pha giữa hai dây bit ghi và đọc giảm dần từ giá trị cực đại đến giá trị cực tiểu và sau thời điểm dịch pha cực tiểu đúng một chu kỳ của dây bit đọc sẽ xuất hiện thời điểm chèn dương. Tại thời điểm đó đầu ra khối so pha có một xung dương đưa tới khối điều khiển chèn, khối này phát lệnh điều khiển chèn dương. Nhận được lệnh chèn dương, khối ghép xen bit chèn một bit không mang tin vào vị trí quy định của khung sau. Còn nếu không chèn dương thì vị trí bit chèn dương là bit tin.

Lệnh điều khiển chèn dương hoặc không chèn cũng chính là thông báo chuyển tới phía thu. Nhận được thông báo này, máy thu xóa bit chèn dương trước khi giải mã. Lệnh điều khiển chèn dương trong khung chỉ sử dụng chèn dương là 111 được ghép vào khung hiện tại. Đối với khung sử dụng chèn dương và chèn âm thì lệnh điều khiển chèn dương là 111 111. Trong đó, ba bit 111 trước được ghép vào khung hiện tại và ba bit 111 sau ghép vào khung tiếp theo.

(3) Chèn âm

Cũng như trường hợp chèn dương, bộ ghép kênh PDH phải nhận biết thời điểm mà một bit đọc tác động vào bộ nhớ đàn hồi lấy ra hai bit gần trùng nhau. Nếu không có giải pháp gì đặc biệt thì bit đọc thêm trong cặp bit này sẽ bị mất và do đó mất thông tin. Vì vậy mỗi lần đọc thêm là một lần xảy ra chèn âm. Khối so pha căn cứ vào lệch pha giữa dây bit ghi và dây bit đọc để biết được thời điểm chèn âm. Từ hình 2.7b biết được lệch pha tăng dần từ giá trị cực tiểu đến giá trị cực đại. Tại thời điểm lệch pha đạt giá trị cực đại, một xung âm xuất hiện tại đầu ra khối so pha, đi tới khối điều khiển chèn và khối này phát lệnh chèn âm. Nhận được lệnh này, khối ghép xen bit ghép một bit mang thông tin của bit đọc ra sau (0 hoặc 1) vào vị trí đã quy định trong khung tiếp theo. Máy thu nhận được thông báo chèn âm, tiến hành tách bit chèn âm để xử lý như các bit thông tin khác. Lệnh điều khiển chèn âm gồm 000 000. Trong đó ba bit 000 trước được ghép vào khung hiện tại và ba bit 000 sau ghép vào khung tiếp theo.

(4) Không chèn

Đối với khung chỉ sử dụng chèn dương, khi không chèn thì các bit điều khiển chèn là 000 được ghép vào khung hiện tại; trong trường hợp này các bit chèn là các bit tin lấy từ các luồng nhánh. Đối với khung sử dụng chèn dương và chèn âm thì lệnh điều khiển không chèn là 111000, trong đó ba bit 111 ghép vào khung hiện tại và ba bit 000 ghép vào khung tiếp theo. Nhận được lệnh không chèn, bộ ghép cài đặt bit chèn dương là bit tin và bit chèn âm là bit không mang tin.

2.3.3. Cấu trúc khung PDH điển hình

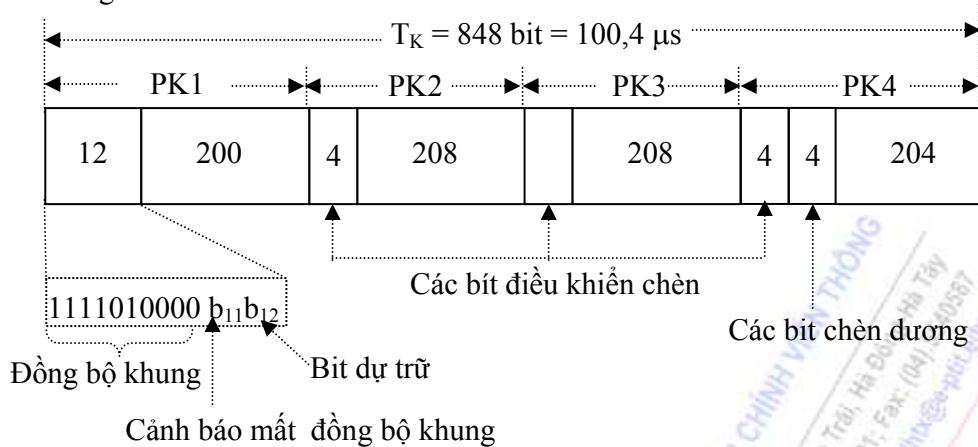
2.3.3.1. Cấu trúc khung bộ ghép 2/8

Bộ ghép này ghép bốn luồng nhánh $2048 \text{ kbit/s} \pm 50 \text{ ppm}$ thành luồng số mức 2 có tốc độ bit $8448 \text{ kbit/s} \pm 30 \text{ ppm}$. Cấu trúc khung trong trường hợp chỉ sử dụng chèn dương như hình 2.8.

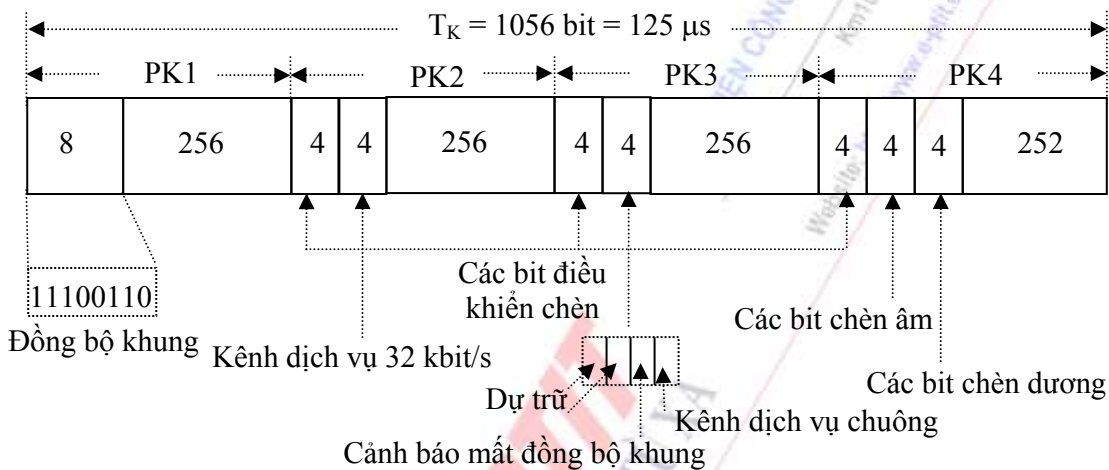
Cấu trúc khung bộ ghép 2/8 khi sử dụng chèn dương, chèn âm và không chèn như hình 2.9.

Trong khung ghép các bit kênh nghiệp vụ 32 kbit/s kết nối giữa hai bộ ghép đầu cuối là kết quả của điều chế delta thích ứng (ADMo). Bit thứ tư trong phân khung 3 ghép bit gọi chuông của kênh dịch vụ. Bốn bit đầu tiên của các PK2, 3, 4 ghép các bit điều khiển chèn. Bit thứ 5 đến

bit thứ 8 của phân khung 4 ghép bốn bit chèn âm. Bit thứ 9 đến bit thứ 12 của phân khung 4 ghép bốn bit chèn dương.



Hình 2.8- Cấu trúc khung bộ ghép 2/8 sử dụng chèn dương và không chèn



Hình 2.9- Cấu trúc khung bộ ghép 2/8 khi sử dụng chèn dương, chèn âm và không chèn

Từ hình 2.9 kiểm tra lại những vấn đề đã phân tích đối với khung của bộ ghép 2/8 khi chèn âm, chèn dương và không chèn.

Tốc độ bit định mức tổng của bốn luồng nhánh là:

$$V_{\Sigma} = 2048 \cdot 10^3 \times 4 = 8192 \cdot 10^3 \text{ bit/s} \quad (2.1)$$

Khi không chèn âm và cũng không chèn dương thì các bit 5 ÷ 8 của phân khung 4 là các bit không mang tin, các bit 9 ÷ 12 của phân khung 4 là các bit tin. Vậy tổng số bit của 4 luồng nhánh ghép trong khung khi cả bốn luồng không chèn là:

$$T_{\Sigma} = 256 \text{ bit} \times 3 + 252 + 4 \text{ bit} = 1024 \text{ bit / khung}$$

Tốc độ bit truyền các bit tin của khung khi cả bốn luồng không chèn là:

$$V_{\text{truyền}} = 1024 \text{ bit / khung} \times 8 \cdot 10^3 \text{ khung / s} = 8192 \cdot 10^3 \text{ bit/s} \quad (2.2)$$

Kết quả của các biểu thức (2.1) và (2.2) như nhau, vậy việc quy định vị trí các bit trên đây hoàn toàn hợp lý.

Khi cả bốn luồng đều chèn dương thì các bit 5 ÷ 12 của phân khung 4 là các bit không mang tin.

Vậy tổng số bit tin của bốn luồng nhánh ghép xen bit trong khung khi chèn dương là:

$$T_{(+)} = 256 \text{ bit} \times 3 + 252 \text{ bit} = 1020 \text{ bit / khung}$$

Khi cả bốn luồng đều chèn âm thì các bit 5÷ 12 của phân khung 4 là các bit tin.

Vậy tổng số bit tin ghép xen bit trong khung khi cả bốn luồng đều chèn âm là:

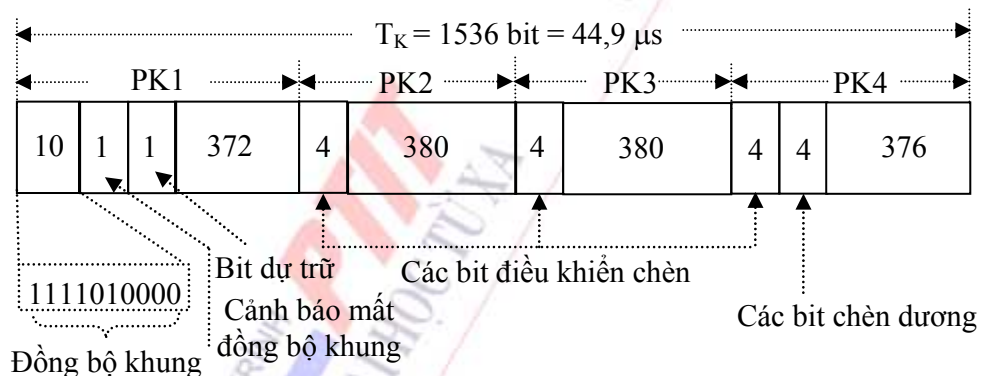
$$T_{(-)} = 256 \text{ bit} \times 3 + 252 \text{ bit} + 4 \text{ bit} + 4 \text{ bit} = 1028 \text{ bit / khung.}$$

Cần chú ý là các luồng nhánh hoạt động độc lập với nhau nên có thể luồng này chèn nhưng luồng khác không chèn.

2.3.3.2. Cấu trúc khung bộ ghép 8/34

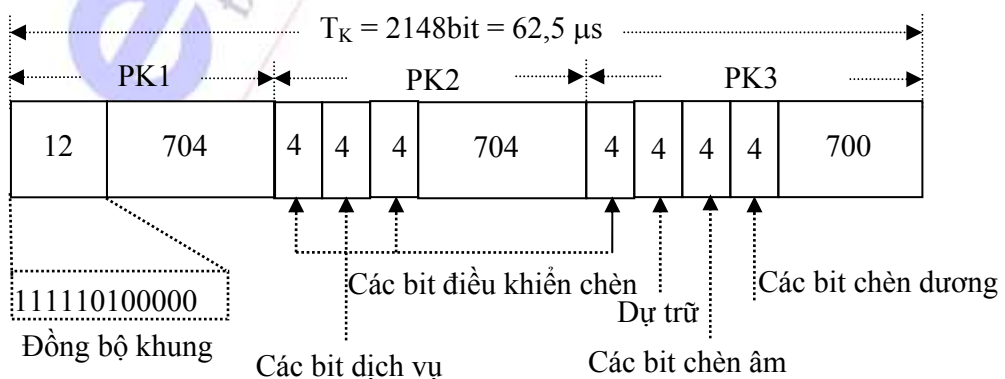
Bộ ghép 8/34 có hai kiểu cấu trúc khung. Kiểu cấu trúc khung thứ nhất sử dụng chèn dương và không chèn. Kiểu cấu trúc khung thứ hai sử dụng chèn dương, chèn âm và không chèn. Bộ ghép này ghép bốn luồng nhánh 8448 kbit/s $\pm$ 30 ppm thành luồng mức ba 34368 kbit/s $\pm$ 20 ppm. Cấu trúc khung khi sử dụng chèn dương và không chèn như hình 2.10.

Tổng số bit trong khung bằng 1536 bit và được chia làm 4 phân khung. Các bit điều khiển chèn ghép vào đầu các phân khung thứ hai, thứ ba và thứ tư của khung hiện tại. Các bit chèn dương ghép vào vị trí bit thứ 5 và bit thứ 8 của PK4. Lệnh điều khiển chèn dương của mỗi luồng nhánh gồm 3 bit 111 và không chèn là 000. Luồng nào có yêu cầu chèn dương thì chèn một bit không mang tin vào vị trí bit dành riêng cho mình tại vị trí bit thứ 5 ÷ 8 trong PK4. Khi không chèn thì bit chèn được thay bằng bit thông tin lấy từ luồng nhánh ấy.



Hình 2.10- Cấu trúc khung bộ ghép 8/34 sử dụng chèn dương

Cấu trúc khung 8/34 khi sử dụng chèn dương, chèn âm và không chèn như hình 2.11.



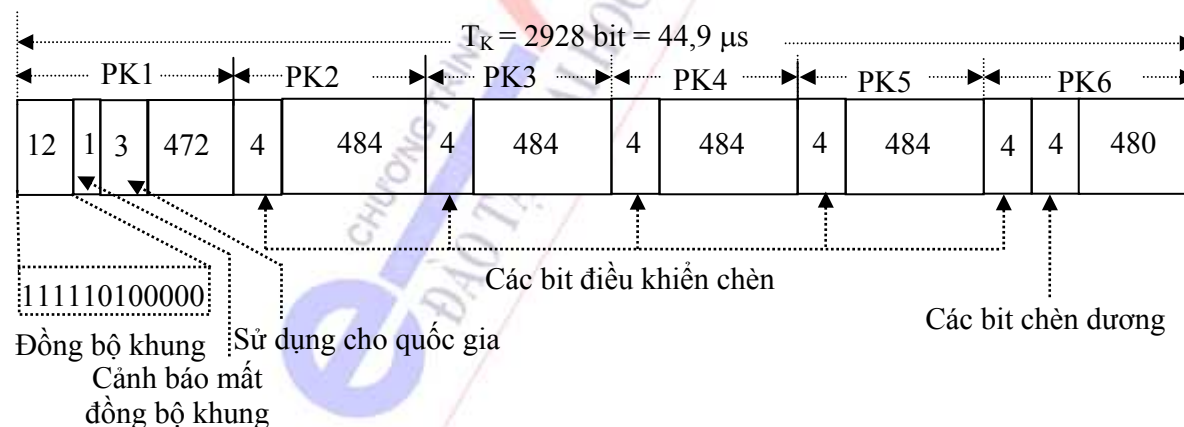
Hình 2.11- Cấu trúc khung bộ ghép 8/34 khi sử dụng chèn dương, chèn âm và không chèn

Khung bao gồm 2148 bit, có thời hạn 62,5 μ s và được chia làm 3 phân khung. Số bit trong mỗi phân khung là 716. Hệ thống được thiết kế để ghép xen bit 4 luồng nhánh vào các vị trí bit 13 đến 716 trong phân khung 1 và 2 và vị trí bit 17 đến 716 trong phân khung 3. Từ mã đồng bộ khung 111110100000 (12 bit) chiếm vị trí bit 1 đến 12 của phân khung 1. Các bit điều khiển chèn và các bit dịch vụ chiếm vị trí các bit 1 đến 4, 9 đến 12 trong phân khung 2 và 1 đến 4 trong phân khung 3. Chèn dương được chỉ thị bởi từ mã 111 trong hai khung liên tiếp. Trong khi đó chèn âm được chỉ thị bởi từ mã 000 trong hai khung liên tiếp. Chỉ thị không chèn gồm các bit 111 trong khung hiện tại và các bit 000 trong khung tiếp theo. Các bit 9 đến 12 trong phân khung 3 được sử dụng để chuyển tải các bit chèn âm. Các bit chèn dương chiếm vị trí bit 13 đến 16 của phân khung 3. Trong phân khung 2 có các bit 5 và 6 là các bit của kênh dịch vụ số ADMo 32 kbit/s, bit 7 chỉ thị cảnh báo tới bộ ghép đầu xa, bit 8 là tín hiệu rung chuông của kênh dịch vụ.

2.3.3.3. Cấu trúc khung bộ ghép 34/140

Có hai loại cấu trúc khung: loại thứ nhất chỉ sử dụng chèn dương, loại thứ hai có cả chèn dương và chèn âm. Cấu trúc khung sử dụng chèn dương như hình 2.12.

Có hai phương pháp hình thành tốc độ bit mức 4. Phương pháp thứ nhất sử dụng 4 luồng 34368 kbit/s. Phương pháp thứ hai ghép trực tiếp 16 luồng 8448 kbit/s nhận được luồng mức bốn. Cả hai phương pháp đều sử dụng chèn dương. Cấu trúc khung của phương pháp ghép thứ nhất được thể hiện tại hình 2.12. Khung bao gồm 2928 bit, chia thành 6 phân khung 488 bit và thời hạn bằng 44,9 μ s. Trong phân khung 1, bit 1 đến 12 truyền từ mã đồng bộ khung 111110100000 (12 bit), bit 13 là bit cảnh báo truyền tới đầu xa (bằng 1 khi có cảnh báo, bằng 0 khi không có cảnh báo). Bit 14 đến 16 trong phân khung 1 sử dụng cho quốc gia và cài đặt bằng 1 khi truyền qua biên giới quốc gia. Trong các phân khung 2, 3, 4, 5, 6 là các bit điều khiển chèn. Khi có lệnh điều khiển chèn 11111 thì chèn một bit không mang tin vào vị trí các bit chèn dương trong khung sau. Khi không chèn thì truyền 00000 và bit chèn trong khung sau là bit tin. Các bit còn lại trong các phân khung là của bốn luồng nhánh ghép xen bit.



Hình 2.12- Cấu trúc khung bộ ghép 34/140 sử dụng chèn dương

Cấu trúc khung bộ ghép 34/140 khi sử dụng chèn dương và chèn âm như hình 2.13.

Cấu trúc khung này là của bộ ghép khi ghép 4 luồng mức 3 thành luồng mức 4 có tốc độ bit 139264 kbit/s ± 15 ppm. Khung có 2176 bit, thời hạn 15,625 μ s được chia làm 4 phân khung 544 bit. Trong PK1, bit 1 đến bit 10 dành cho từ mã đồng bộ khung 1111010000, bit 11 kênh dịch vụ 32 kbit/s điều chế Delta thích ứng (ADMo), bit 12 sử dụng rung chuông cho kênh dịch vụ.

$T_K = 2176 \text{ bit} = 15,625 \mu s$

PK1 PK2 PK3 PK4

10	2	532	4	540	4	540	4	4	4	532
----	---	-----	---	-----	---	-----	---	---	---	-----

1111010000 1111010000 1111010000 1111010000 1111010000 1111010000 1111010000 1111010000 1111010000 1111010000 1111010000

Đồng bộ khung Các bit dịch vụ Các bit điều khiển chèn Các bit chèn âm Các bit chèn dương

2.3.3.4. Cấu trúc khung bộ ghép 140/565

Diagram illustrating the frame structure for the 1992 GMDSS EIRB system, showing a total duration $T_K = 2688$ bit.

The frame is divided into seven packets (PK1 to PK7) with the following bit counts:

Packet	Bit Count
PK1	12
PK2	372
PK3	4
PK4	380
PK5	4
PK6	380
PK7	4

The frame is also divided into three sections:

- Đồng bộ khung** (Frame Synchronization): 11 bits (111110100000).
- Các bit điều khiển chèn** (Control bits): 10 bits.
- Các bit cảnh báo** (Warning bits): 10 bits.

Vào năm 1986 đã sử dụng tốc độ bit 564992 kbit/s có 7680 kênh thoại trên trung kế hoặc hệ thống dung lượng cao. Hệ thống này bao gồm thiết bị thông tin quang và bộ ghép bốn luồng 139264 kbit/s mã CMI và chèn bit để tạo ra luồng mức năm 564992 kbit/s. Luồng số này được chuyển thành mã 5B6B và kết hợp với các bit mào đầu để tạo ra tốc độ bit đường truyền xấp xỉ 680 Mbit/s trên cáp sợi quang đa mode. Các bit mào đầu bao gồm kênh dịch vụ, điều khiển chuyển mạch bảo vệ, giám sát v.v. Hệ số suy hao của sợi quang đa mode khoảng 0,6 dB/km tại bước sóng 1310 nm nên khoảng lặp chỉ đạt được 30 km. Ít lâu sau sợi quang đơn mode xuất hiện và đã sử dụng tốc độ bit mức năm này để tổ chức mạng thông tin quang PDH có khoảng lặp đạt gần 100 km tại bước sóng 1550 nm.

47

được truyền tại vị trí bit thứ nhất đến thứ năm của PK2 đến PK6. Nhận được lệnh này, bộ ghép chèn một bit không mang tin vào một trong bốn vị trí tại bit thứ 5 đến thứ 8 trong phân khung 7 của khung sau. Khi không chèn, lệnh điều khiển có cấu trúc 00000 nên bit chèn được thay thế bởi bit tin của chính luồng nhánh đó. Bốn bit đầu tiên trong PK7 là các bit cảnh báo của các luồng nhánh.

2.4. GHÉP KÊNH SDH

2.4.1. Các tiêu chuẩn ghép kênh SDH

2.4.1.1. Các khuyến nghị của ITU-T về SDH

- G.707 Các tốc độ bit SDH
- G.708 Giao diện nút mạng SDH
- G.709 Cấu trúc ghép đồng bộ
- G.773 Các bộ giao thức của giao diện Q
- G.774 Mô hình thông tin quản lý SDH
- G.782 Các kiểu và các đặc tính chung của thiết bị ghép SDH
- G.783 Các đặc tính của các khối chức năng thiết bị ghép SDH
- G.784 Quản lý SDH
- G.803 Cấu trúc mạng truyền dẫn dựa vào SDH
- G.957 Các giao diện quang của thiết bị và hệ thống liên quan đến SDH
- G.958 Các hệ thống số SDH sử dụng cho cáp sợi quang

2.4.1.2. Tốc độ bit của SDH

Mạng SDH là mạng đồng bộ, trong đó mỗi phần tử mạng sử dụng tín hiệu đồng bộ được cung cấp từ một nguồn đồng hồ chuẩn quốc gia. Theo khuyến nghị G.707/Y.1322 thì tốc độ bit phân cấp SDH có 6 mức. Mức 0 có tốc độ bit là 51, 84 Mbit/s. Mức 1 có tốc độ bit là 155,52 Mbit/s. Tốc độ bit các mức cao là bội số nguyên của tốc độ bit mức 1. Sáu mức tốc độ bit bao gồm:

- STM-0 = 51,840 Mbit/s
- STM-1 = 155,520 Mbit/s
- STM- 4 = 622,08 Mbit/s
- STM- 16 = 2048,32 Mbit/s
- STM- 64 = 9953,28 Mbit/s
- STM- 256 = 39813,120 Mbit/s

Các luồng nhánh PDH đầu vào thiết bị ghép SDH được ITU-T chấp nhận gồm có:

- Theo tiêu chuẩn châu Âu: 2,048 Mbit/s; 8,448 Mbit/s; 34,368 Mbit/s và 139,264 Mbit/s.
- Theo tiêu chuẩn Bắc Mỹ: 1,544 Mbit/s; 6,312 Mbit/s và 44,376 Mbit/s.

2.4.1.3. Quy định về contơ ảo (VC)

Tín hiệu luồng nhánh PDH đưa đến thiết bị ghép SDH trong khoảng thời gian 125 μ s được chứa trong một hộp có dung lượng nhất định và gắn nhãn chỉ rõ trong hộp chứa loại tín hiệu luồng nhánh nào, hộp như vậy gọi là contơ ảo. Có hai loại contơ ảo: contơ ảo mức thấp

VC-11, VC-12, VC-2 và contơ ảo mức cao VC-3, VC-4. Ngoài các contơ ảo, khuyến nghị G.707/Y.1322 còn quy định các loại contơ ảo kết chuỗi như: VC-4-4c, VC-4-16c, VC-4-64c và VC-4-256c. Tốc độ bit tổng và tốc độ bit tải trọng của các contơ ảo đơn và kết chuỗi được liệt kê như bảng 2.1.

Bảng 2.1- Dung lượng các VC-n

Loại VC-n	Tốc độ bit tổng (kbit/s)	Tốc độ bit của tải trọng (kbit/s)
VC-11	1664	1600
VC-12	2240	2176
VC-2	6848	6784
VC-3	48960	48384
VC-4	150336	149760
VC-4-4c	601344	599040
VC-4-16c	2405376	2396160
VC-4-64c	9621504	9584640
VC-4-256c	38486016	38338560

2.4.1.4. Quy định về đường, tuyến và đoạn

Khi tìm hiểu thiết bị cũng như cấu trúc và hoạt động của mạng SDH có liên quan đến khái niệm về đường, tuyến và đoạn như biểu thị trên hình 2.15, vì vậy trong mục này trình bày các quy định đó.

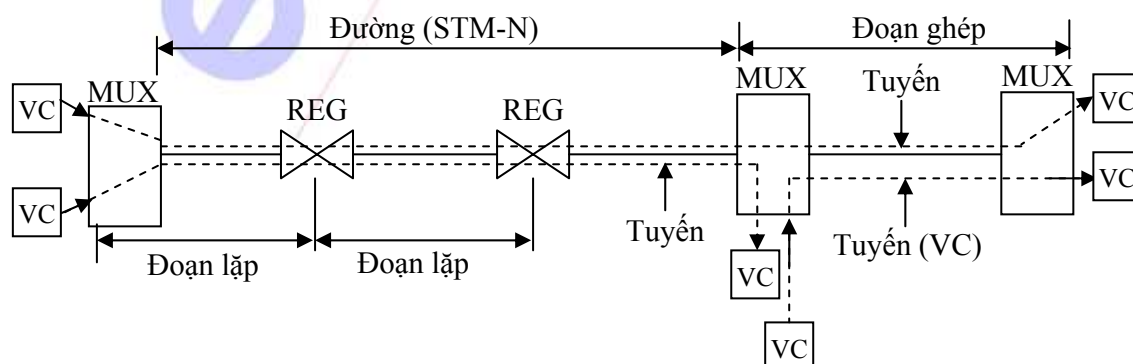
(1) Đoạn (section)

Có hai loại đoạn, đó là đoạn ghép và đoạn lắp. Đoạn ghép là môi trường truyền dẫn giữa hai trạm ghép kênh kế tiếp nhau, trong đó một trạm tạo ra tín hiệu STM-N và trạm kia kết cuối tín hiệu STM-N này. Đoạn lắp là bộ phận truyền dẫn giữa hai trạm lắp kế tiếp nhau, hoặc giữa trạm lắp và trạm ghép kênh kế tiếp.

(2) Tuyến (Path)

Tuyến là bộ phận truyền dẫn được tính từ điểm nhập vào một tín hiệu được hình thành bởi contơ ảo (VC) đến điểm tách ra chính tín hiệu ấy. Có hai loại tuyến, đó là tuyến mức thấp liên quan đến tín hiệu VC-11, VC-12, VC-2 và tuyến mức cao liên quan đến tín hiệu VC-3 và VC-4.

(3) Đường (Line) là tập hợp của tất cả các tuyến của hệ thống để truyền dẫn thông suốt tín hiệu STM-N.

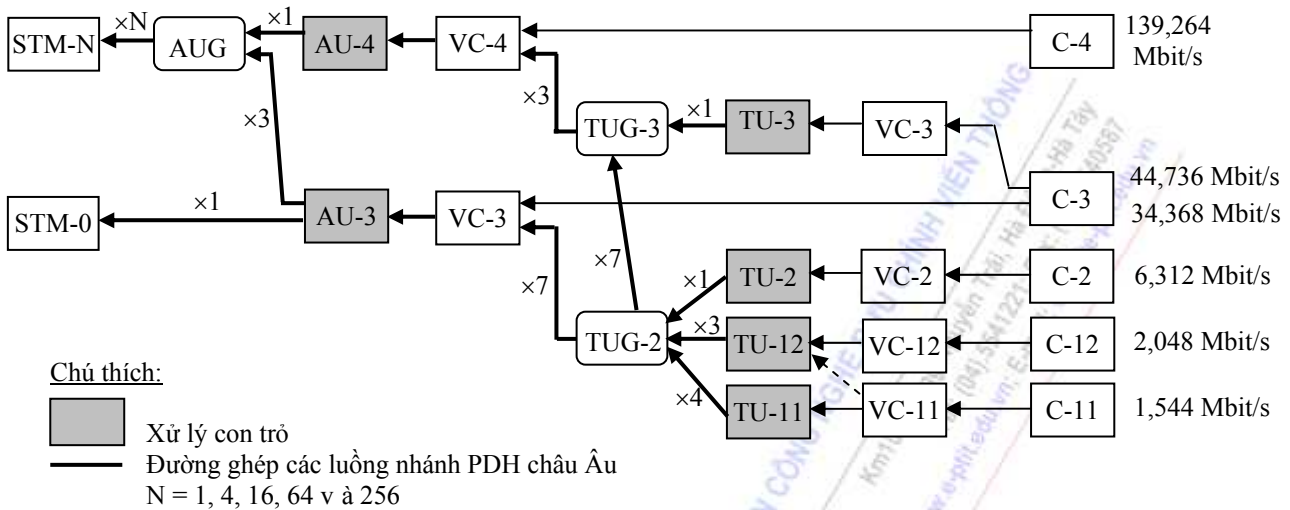


Hình 2.15- Mô hình xác định đường, đoạn và tuyến

2.4.2. Sơ đồ khối ghép các luồng PDH vào khung STM-N

2.4.2.1. Sơ đồ khối bộ ghép kênh SDH

Sơ đồ khối bộ ghép kênh SDH như hình 2.16.



Hình 2.16- Sơ đồ khối thiết bị ghép kênh SDH

2.4.2.2. Chức năng các khối

Đầu vào bộ ghép là các luồng nhánh PDH của châu Âu và Bắc Mỹ. Các khối của thiết bị ghép được phân thành các nhóm C-n, VC-n, TU-n, TUG-n, AU-n, AUG và STM-N. Chức năng của các khối trong các nhóm này là:

(1) C-n: contenơ mức n (n = 1, 2, 3, 4).

Mức 1 của Bắc Mỹ ký hiệu C-11 và của châu Âu ký hiệu C-12. Các mức còn lại có một chữ số. C-n có chức năng sắp xếp luồng nhánh PDH tương ứng, thêm các byte không mang tin cho đủ số byte định mức của khung chuẩn C-n.

(2) VC-n: contenơ ảo mức n.

VC-n có chức năng sắp xếp tín hiệu C-n, thêm bit để chuyển luồng vào cận đồng bộ thành luồng ra đồng bộ, bổ sung các byte mào đầu tuyến (VC-n POH).

(3) TU-n: con trỏ khối nhánh mức n (n = 11, 12 và 3).

Con trỏ khối nhánh có chức năng đồng chỉnh tốc độ bit và tốc độ khung tín hiệu ghép VC-n mức thấp cho phù hợp với tốc độ bit cũng như tốc độ khung của tín hiệu VC-n mức cao hơn.

(4) TUG-n: nhóm khối nhánh mức n (n = 2, 3)

Nhóm khối nhánh ghép xen byte các tín hiệu TU-n mức thấp thành khung chuẩn TUG-2 hoặc ghép các tín hiệu TUG-2 thành khung chuẩn TUG-3. Cũng có thể sắp xếp tín hiệu TU-3 thành khung TUG-3.

(5) AU-n: con trỏ khối quản lý mức n (n = 3, 4).

Con trỏ khối quản lý đồng chỉnh tốc độ bit và tốc độ khung của tín hiệu ghép VC-3 hoặc VC-4 cho phù hợp với tốc độ bit và tốc độ khung của tín hiệu AUG.

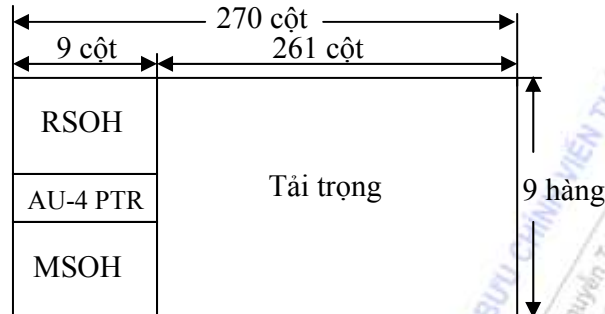
(6) STM-N: môđun truyền dẫn đồng bộ mức N (N = 1, 4, 16, 64 và 256).

STM-N ghép xen byte N tín hiệu AUG, mào đầu đoạn và con trỏ khối quản lý AU-n thành khung STM-N.

2.4.3. Quá trình ghép các luồng nhánh PDH vào khung STM-1

Trong SDH, khung của tất cả các mức ghép đều có 9 hàng và thời hạn là 125 μ s, số cột nhiều hay ít là phụ thuộc vào dung lượng byte trong khung nhiều hay ít.

Khung STM-1 có cấu trúc như hình 2.17.



Hình 2.17- Cấu trúc khung STM-1

Khung STM-1 có 9 hàng $\times$ 270 cột. Khái niệm cột đồng nhất với khái niệm byte (8 bit). Khung bao gồm 4 phần: mào đầu đoạn lắp (RSOH) chiếm 3 hàng và 9 cột, mào đầu đoạn ghép (MSOH) chiếm 5 hàng và 9 cột. Con trỏ AU-4, ký hiệu là AU-4 PTR ghép vào hàng 4, cột 1 đến cột 9. Phần tải trọng dành để ghép tín hiệu VC-4 có 261 cột và 9 hàng.

Tổng số byte trong khung STM-1 = 270 byte $\times$ 9 = 2430 byte.

Tốc độ bit truyền của khung STM-1: STM-1 = 8 bit / byte $\times$ 2430 byte / khung $\times$ 8.10³ khung/s = 155,52 Mbit/s. Đây chính là tốc độ bit mức 1 của SDH.

Trong mục này chỉ trình bày ghép các luồng nhánh PDH của châu Âu vào khung STM-1. Muốn tạo thành khung STM-1 có thể áp dụng một số phương pháp sau đây:

- (1) Ghép một luồng nhánh 139,264 Mbit/s;
- (2) Ghép 3 luồng nhánh 34,368 Mbit/s;
- (3) Ghép 63 luồng nhánh 2,048 Mbit/s;
- (4) Ghép 1 luồng nhánh 34,368 Mbit/s và 42 luồng nhánh 2,048 Mbit/s;
- (5) Ghép 2 luồng nhánh 34,368 Mbit/s và 21 luồng nhánh 2,048 Mbit/s.

2.4.3.1. Sắp xếp các luồng nhánh 139,264 Mbit/s vào khung STM-1

- (1) Sắp xếp luồng nhánh 139,264 Mbit/s vào khung VC-4

Trước hết khối C-4 chuyển đổi mã ba mức của luồng nhánh thành mã hai mức và chuyển giao cho khối VC-4. Để có thể biến luồng nhánh cận đồng bộ thành luồng đồng bộ theo đồng hồ của thiết bị SDH, khối VC-4 cần tiến hành chèn âm. Cột thứ nhất của khung VC-4 ghép 9 byte VC-POH, còn lại 260 cột được chia thành 20 khối, mỗi khối 13 byte như biểu thị trên hình 2.18.

Mỗi hàng của khung VC-4 có 260 byte như hình 2.18b, ghép các loại bit như sau:

130 bit đệm không mang tin (R); 10 bit mào đầu (O); 5 bit điều khiển chèn (C); 1 bit chèn S; và (241 byte + 6 bit) tin I.

Số lượng byte I mà luồng nhánh 139,264 Mbit/s cung cấp cho khung VC-4 trong thời hạn 125 μ s được xác định như sau:

$$B_{E4} = 139264.10^3 \text{ bit} : 8 \text{ bit} : 8.10^3 = 2176 \text{ byte} \quad (2.3)$$

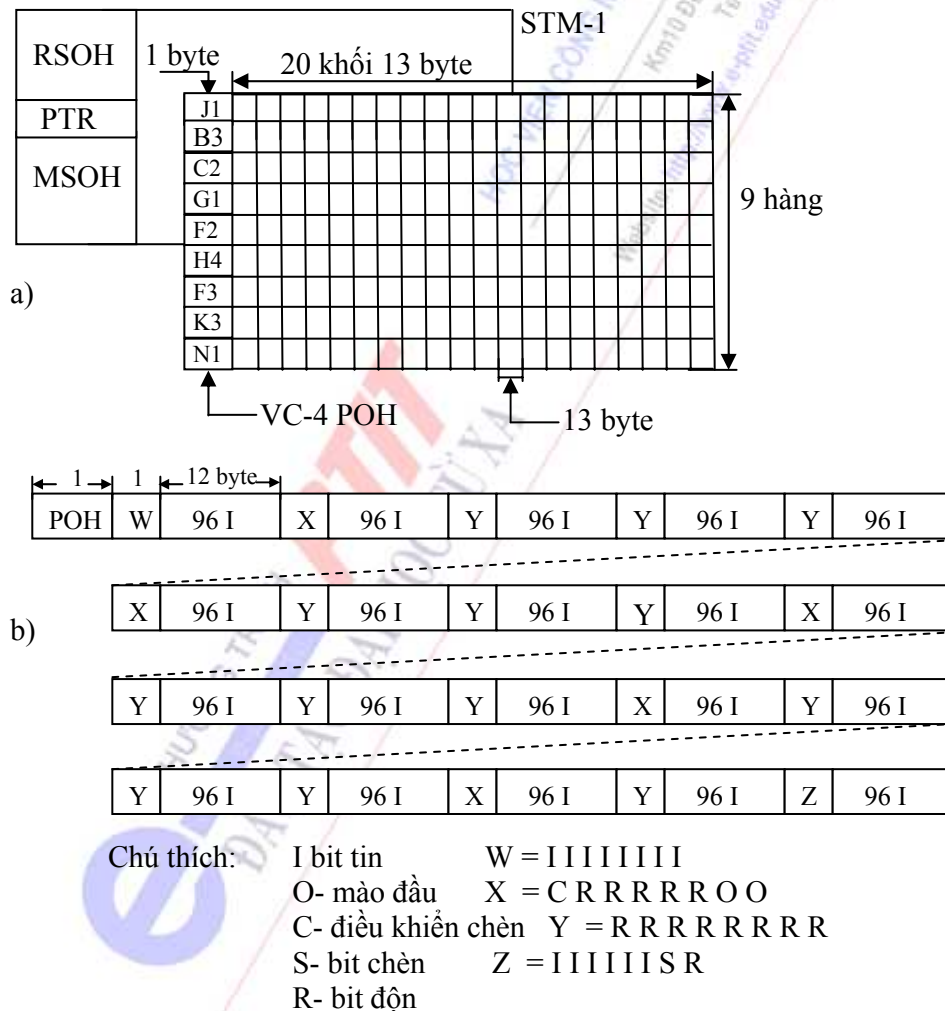
Số byte tin I đã sắp xếp cố định trong khung VC-4 là:

$$B_0 = (241 \text{ byte} + 6 \text{ bit}) \times 9 = 2169 \text{ byte} + 6 \text{ byte} + 6 \text{ bit} = 2175 \text{ byte} + 6 \text{ bit}. \quad (2.4)$$

So sánh các biểu thức (2.3) và (2.4) thấy rằng luồng nhánh E4 cung cấp cho khung VC-4 nhiều hơn 2 bit I so với số lượng bit I ghép cố định trong khung này. Vì vậy phải tiến hành chèn bit và đây là chèn âm. 2 bit chèn âm này được chèn vào 2 hàng của khung VC-4. Hàng nào cần chèn thì lệnh điều khiển chèn âm được cài đặt trong 5 bit điều khiển CCCCC = 11111 và bit chèn S của của dòng đó trong khung sau là bit tin I. Dòng nào không chèn thì có lệnh điều khiển CCCCC = 00000 và bit S là bit độn không mang tin.

(2) Ghép khung VC-4 vào khung STM-1

Sau khi đã sắp xếp khung VC-4 thì khung này được ghép vào phần tải trọng của khung STM-1 như hình 2.18a. Khối STM-1 ghép thêm các byte mào đầu SOH và các byte con trỏ AU-4 để hình thành khung STM-1 hoàn chỉnh.



Hình 2.18- Sắp xếp luồng nhánh 139,264 Mbit/s vào VC-4

2.4.3.2. Sắp xếp luồng nhánh 34,368 Mbit/s vào khung STM-1

(1) Sắp xếp luồng nhánh 34,368 Mbit/s vào khung VC-3

Quá trình sắp xếp được thể hiện tại hình 2.19.

Trước hết mỗi khối C-3 chuyển đổi tín hiệu xung ba mức 34,368 Mbit/s thành hai mức và chuyển giao cho khối VC-3. Khối VC-3 chuyển luồng nhánh cận đồng bộ 34,368 Mbit/s thành luồng đồng bộ bằng cách sử dụng chèn dương và chèn âm. Khung VC-3 có 85 cột $\times$ 9 hàng, trong đó cột đầu tiên là VC-3 POH có cấu trúc như VC-4 POH. Chia khung VC-3 thành 3 phân khung T1, T2 và T3, mỗi phân khung chiếm 3 hàng như hình 2.19a và được cụ thể hoá như hình 2.19b.

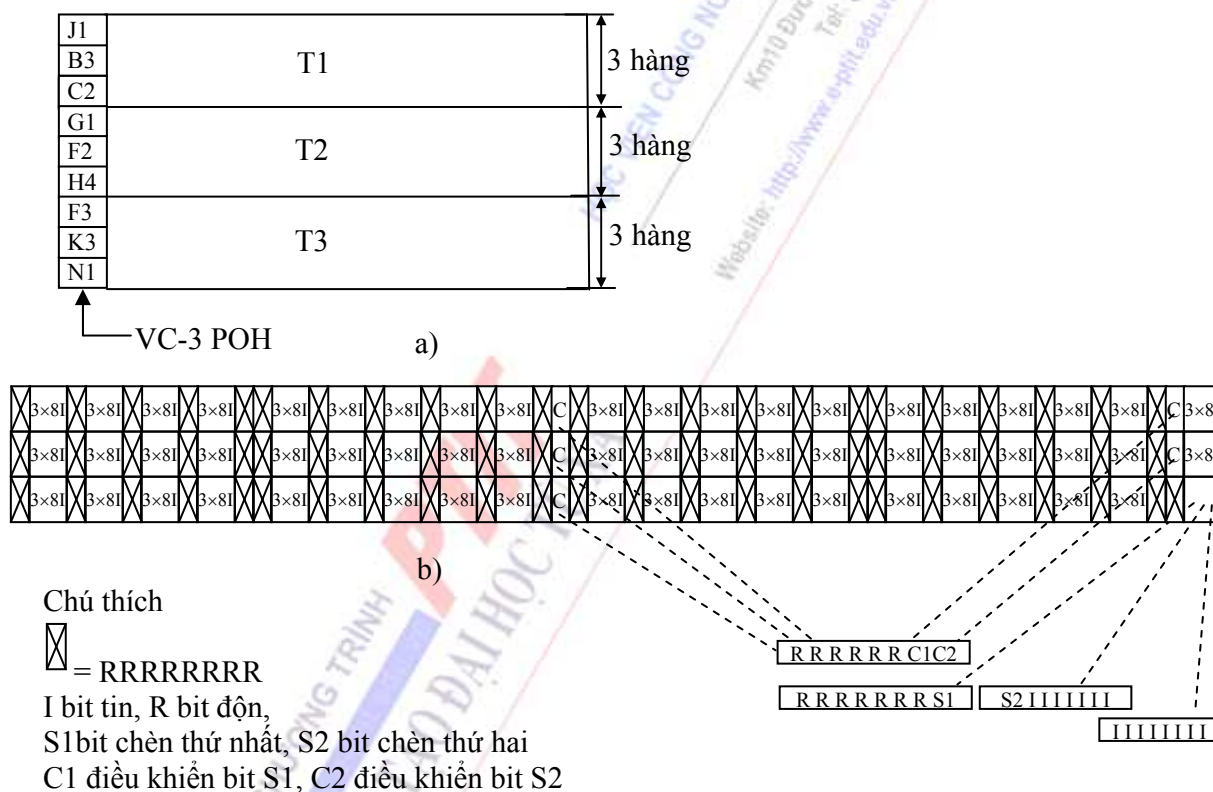
Trong mỗi phân khung có:

(71 byte + 5 bit) đơn cố định R; 5 bit C1 và 5 bit C2; một bit S1 và một bit S2; (178 byte + 7 bit) tín I.

Số byte khi tốc độ luồng nhánh E3 đạt định mức 34,368 Mbit/s cung cấp cho một phân khung là:

$$B_{E3} = 34368 \cdot 10^3 \text{ bit} : 8 : 8 \cdot 10^3 / 3 = 179 \text{ byte.} \quad (2.5)$$

Trong thời gian tốc độ luồng nhánh E3 đạt định mức thì S1 là bit đơn, S2 là bit I và C1C1C1C1C1 = 00000, C2C2C2C2C2 = 00000.



Hình 2.19- Sắp xếp luồng nhánh 34,368 Mbit/s vào khung VC-3

- Chèn âm

Khi tốc độ luồng nhánh tăng 30 ppm thì số bit tăng thêm trong mỗi phân khung là:

$$b_{\text{Tăng}} = 34368 \cdot 10^3 \text{ bit} \times 30 \cdot 10^{-6} / 8 \cdot 10^3 / 3 = 0,4 \text{ bit}$$

Có nghĩa là cứ sau 5 phân khung tăng thêm 2 bit I. Khi đó có lệnh C1C1C1C1C1 = 11111 để chuyển bit chèn âm S1 của hai phân khung sau từ bit đơn thành bit I và C2C2C2C2C2 = 00000 để các bit S2 giữ nguyên trạng thái bit I.

- Chèn dương

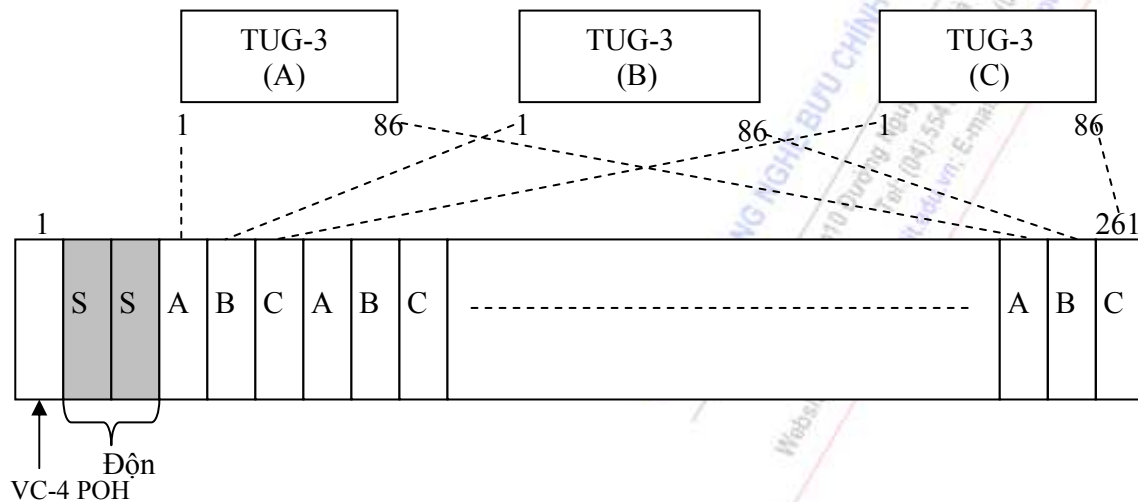
Chèn dương xảy ra trong trường hợp tốc độ bit của luồng nhánh giảm 30 ppm, nghĩa là trong mỗi phân khung giảm 0,4 bit và sau 5 phân khung giảm 2 bit. Khi đó có chỉ thị chèn

C1C1C1C1C1= 00000 để các bit S1 trong hai phân khung sau giữ nguyên trạng thái là các bit độn, còn C2C2C2C2C2 = 11111 để chuyển các bit I tại bit chèn dương S2 của 2 phân khung sau thành các bit độn.

(2) Ghép 3 khung TU-3 vào VC-4

Trình tự ghép 3 khung TUG-3 vào khung VC-4 như hình 2.20.

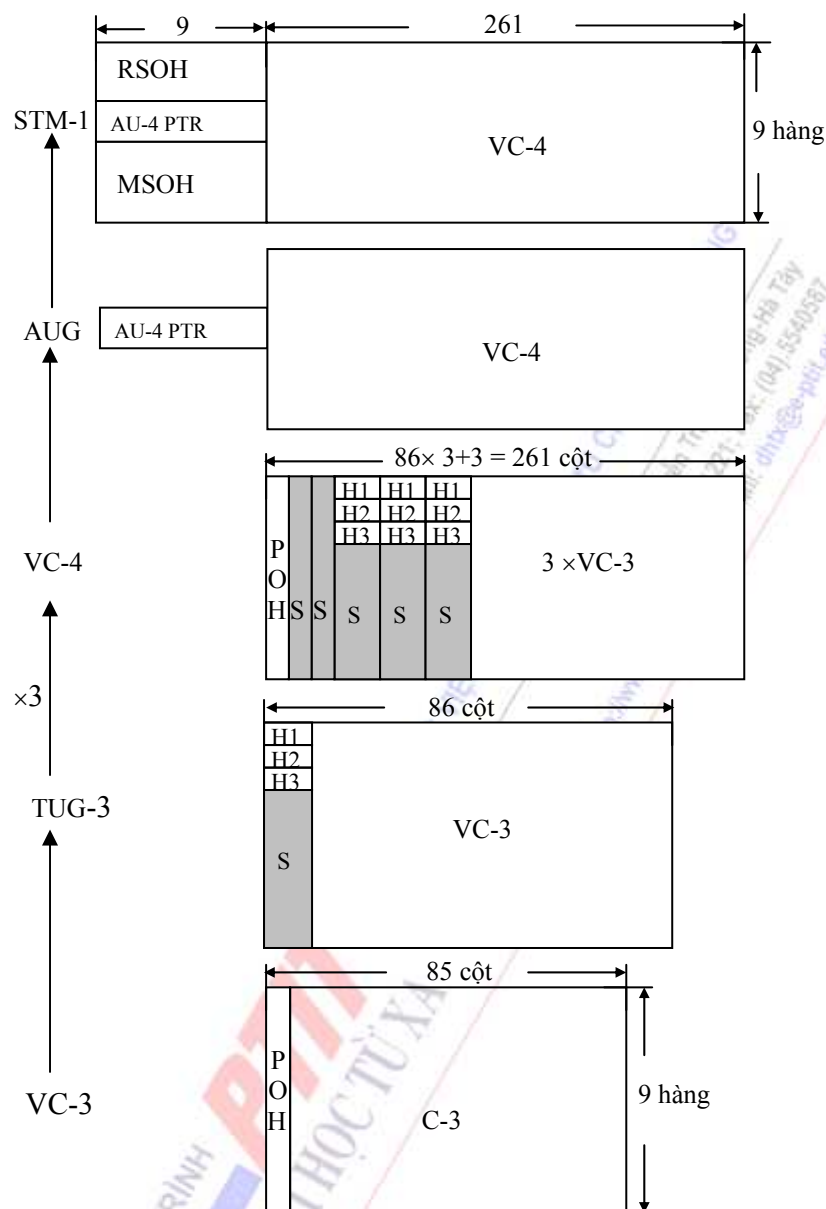
Khung TUG-3 có 86 cột và 3 TUG-3 có 258 cột. Trong khi đó, khung VC-4 có 261 cột. Vì vậy phải độn 18 byte cố định vào cột thứ hai và thứ 3 của khung VC-4. Từ cột thứ 4 đến cột thứ 261 dành để ghép 3 khung TUG-3. Quá trình ghép xen byte đã đặt các byte trong cùng một khung TUG-3 vào một cột của khung VC-4. Do đó tạo thành các cột A, B, C.



Hình 2.20- Ghép 3 khung TUG-3 vào khung VC-4

(3) Ghép 3 VC-3 vào khung STM-1

Trình tự ghép 3 khung VC-3 vào khung STM-1 như hình 2.21.



Hình 2.21- Ghép 3 VC-3 vào khung STM-1

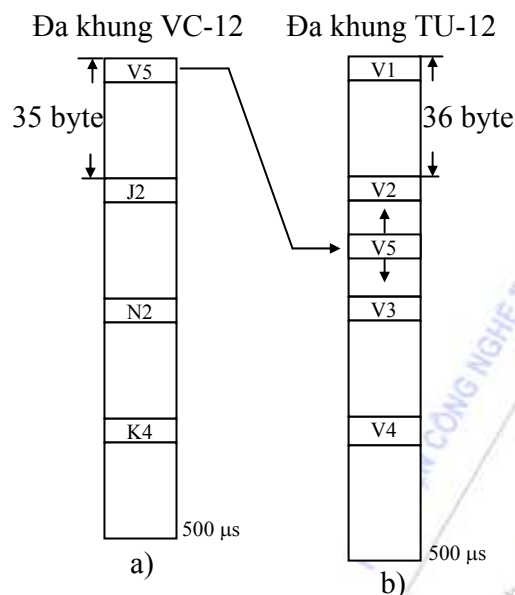
Khung C-3 có 84 cột x 9 hàng. VC-3 bao gồm C-3 và VC-3 POH, vì vậy khung VC-3 có 85 cột x 9 hàng. Khối TU-3 ghép các byte H1 H2 H3 của TU-3 PTR vào đầu cột thứ nhất của khung TU-3.

Khối TUG-3 độn 6 byte S tạo thành khung TUG-3 có 86 cột x 9 hàng. Ba khung TUG-3 ghép vào khung VC-4. Vì 3 khung TUG-3 chỉ có 258 cột, nên khối VC-4 độn thêm 18 byte S vào cột thứ hai và thứ ba, ghép 9 byte VC-4 POH tạo thành khung VC-4 có 261 cột x 9 dòng. Khung AU-4 và AUG giống nhau, gồm khung VC-4 và 9 byte AU-4 PTR. Cuối cùng, khung AUG ghép vào khung STM-1.

2.4.3.3. Sắp xếp 63 luồng nhánh 2,048 Mbit/s vào khung STM-1

(1) Sắp xếp đa khung VC-12 và đa khung TU-12

Trong thời hạn 125 μ s luồng nhánh E1 cung cấp cho khối C-12 34 byte. Mỗi khung C-12 sử dụng một số byte mào đầu như khung VC-n bậc cao là không cần thiết. Vì vậy cần phải ghép 4 khung C-12 và bổ sung thêm một số byte mào đầu vào đầu các khung C-12 để tạo thành đa khung VC-12. VC-12 POH có 4 byte (V5, J2, N2 và K4). Cấu trúc đa khung VC-12 như hình 2.22a. Khối TU-12 bổ sung vào đầu khung thứ nhất, thứ hai, thứ ba, thứ tư của đa khung VC-12 một byte con trỏ (V1, V2, V3) và V4 là byte dự trữ để tạo thành đa khung TU-12 có 4 khung như hình 2.22b.



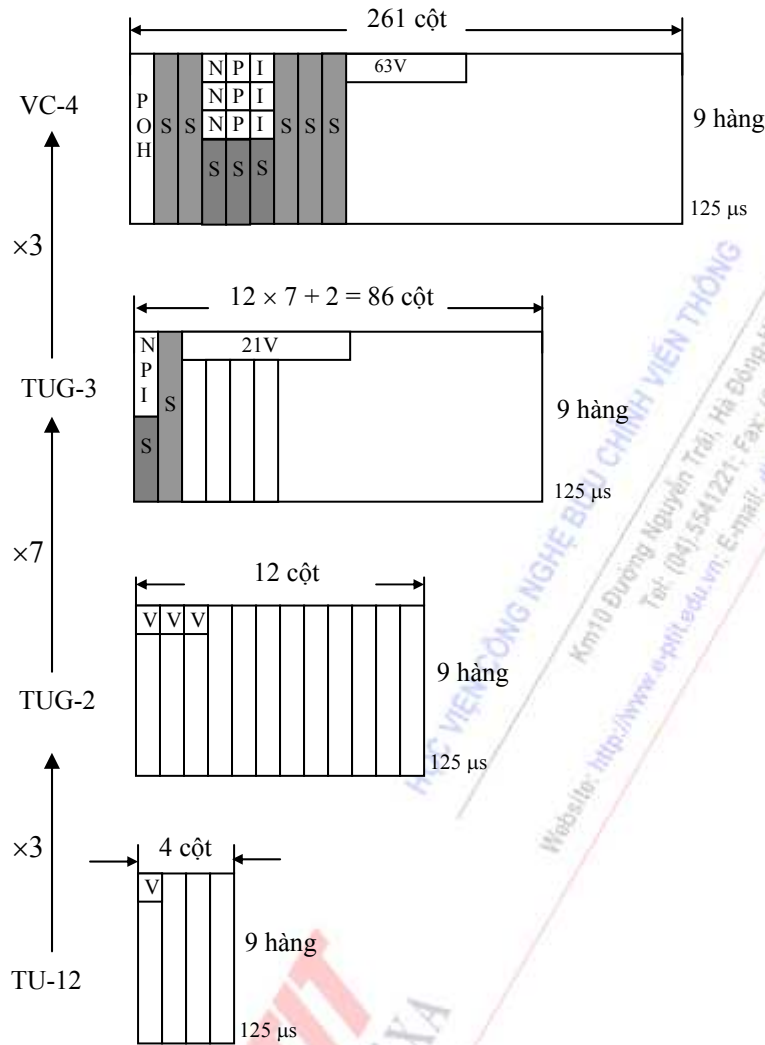
Hình 2.22- Cấu trúc đa khung VC-12 và TU-12

(2) Ghép 63 luồng nhánh 2,048 Mbit/s vào khung VC-4

Quá trình ghép 63 luồng nhánh 2,048 Mbit/s vào khung VC-4 được minh họa bởi quá trình ghép 63 khung TU-12 vào khung VC-4 như hình 2.23.

Chuyển khung TU-12 một cột, 36 byte thành khung TU-12 có 4 cột $\times$ 9 hàng. Ba khung TU-12 ghép xen byte thành khung TUG-2 có 12 cột $\times$ 9 hàng, trong khung này có 3 byte V. Ghép 7 khung TUG-2 thành khung TUG-3 có 86 cột $\times$ 9 hàng. Trong khung TUG-3 có 21 byte V.

Tuy nhiên, 7 khung TUG-2 chỉ có 84 cột, vì vậy khối TUG-3 ghép 3 byte NPI và 6 byte độn S vào cột thứ nhất của khung TUG-3. Tiếp theo ghép 9 byte độn S vào cột thứ hai. Từ cột thứ ba đến cột 86 dành để ghép 7 khung TUG-2. NPI là 3 byte con trỏ không có hiệu lực. Đây là các byte có cấu trúc cố định và mang dấu hiệu riêng để phân biệt trường hợp này với trường hợp khung TUG-3 có 3 byte TU-3 PTR khi ghép 3 VC-3 vào khung VC-4.



Hình 2.23- Ghép 63 luồng nhánh 2,048 Mbit/s vào VC-4

Vì 3 byte TU-12 PTR ghép phân tán trong đa khung TUG-2 kéo dài trong 500 μs, nên phía thu cũng mất 500 μs mới có kết quả xử lý con trỏ này. Hình 2.23 chỉ minh họa ghép 63 khung TU-12 vào khung VC-4. Nhưng trong thực tế phải ghép 63 đa khung TUG-2 vào đa khung VC-4. Vấn đề này được trình bày trong phần sau.

Sau khi hình thành khung VC-4, tiếp tục ghép khung VC-4 vào khung AUG và tiếp đó ghép khung AUG vào khung STM-1. Khối STM-1 ghép thêm các byte mào đầu đoạn lặp (RSOH), mào đầu đoạn ghép (MSOH) và 9 byte con trỏ AU-4.

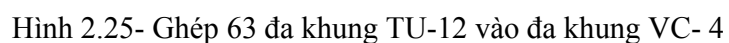
(3) Ghép 7 TUG-2 vào TUG-3

Để hiểu rõ việc ghép 7 khung TUG-2 vào khung TUG-3, sử dụng hình 2.24. Trước hết ghép 3 khung TU-12 thành khung TUG-2 và sau đó ghép 7 khung TUG-2 thành khung TUG-3.

Ba khung TU-12 ghép xen byte thành khung TUG-2 có 12 cột. Sau đó 7 khung TUG-2 ghép xen byte vào khung TUG-3. Nhưng 7 khung TUG-2 chỉ có 84 cột nên khối TUG-3 độn thêm 18 byte vào cột thứ nhất và thứ hai.



Hình 2.25 thể hiện việc ghép 63 đa khung TU-12 vào đa khung VC-4.



Mỗi khung VC-4 dành 252 cột để ghép 63 khung TU-12. 63 khung TU-12 ghép vào một khung VC-4 có cùng loại byte con trở. Cụ thể là trong khung VC-4 thứ nhất có 63 byte V1, trong khung VC-4 thứ hai có 63 byte V2, trong khung VC-4 thứ ba có 63 byte V3 và trong khung VC-4 thứ tư có 63 byte V4. Dãy chữ số trên cùng của hình vẽ (1 2 363, 1 2 3 63...) biểu thị ghép xen byte 63 khung TU-12.

Trình tự ghép 63 khung TU-12 vào 252 cột (từ cột 10 đến cột 261) của mỗi khung VC-4 như sau:

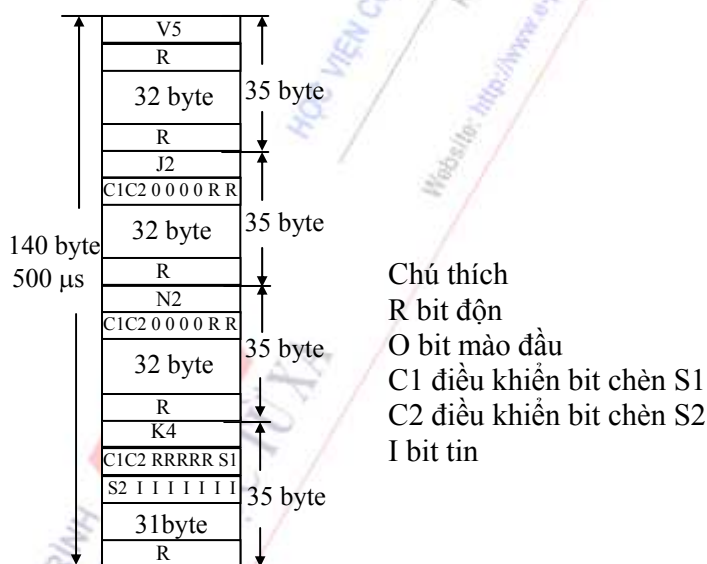
Hàng thứ nhất: 63 byte V, 63 byte thứ hai, 63 byte thứ 3, 63 byte thứ tư.

Hàng thứ hai: 63 byte thứ năm,, 63 byte thứ tám. Ghép tiếp tục các byte của hàng thứ ba, tư, năm, sáu, bảy, tám.

Hàng thứ chín: 63 byte thứ 33, 63 byte thứ 34, 63 byte thứ 35 và 63 byte thứ 36.

(5) Chèn âm và chèn dương

Trong quá trình ghép 63 luồng nhánh 2,048 Mbit/s vào khung STM-1 sử dụng kiểu sắp xếp không đồng bộ để sắp xếp các byte của luồng nhánh này vào đa khung VC-12. Kiểu sắp xếp như vậy có liên quan đến chèn âm và chèn dương. Vấn đề này được giải thích dựa vào hình 2.26.



Hình 2.26- Sắp xếp không đồng bộ luồng nhánh E1 vào đa khung VC-12

Từ hình 2.26 thấy rằng trong khung VC-12 thứ tư chỉ ghép (31 byte + 7 bit) tin I. Trong khi đó luồng nhánh 2,048 Mbit/s cung cấp cho khung này đủ 32 byte. Vì vậy khi luồng nhánh có tốc độ bit định mức 2,048 Mbit/s thì S1 là bit đệm, S2 là bit tin I. Cấu trúc các bit điều khiển chèn trong trường hợp này là C1C1C1 = 000 và C2C2C2 = 000. Đây là trường hợp không chèn.

- Chèn âm

Khi tốc độ luồng nhánh tăng 50 ppm thì số bit tăng trong một đa khung là:

$$b_{\text{Tăng}} = 2048 \cdot 10^3 \text{ bit} \times 50 \cdot 10^{-6} : 2 \cdot 10^3 = 0,05 \text{ bit.}$$

Sau 20 đa khung tốc độ luồng nhánh tăng thêm 1 bit. Vì vậy phải chèn vào đa khung sau (đa khung thứ 21) một bit tin I. Để thực hiện công việc này, trước hết thiết bị cài đặt C1C1C1 = 111 để điều khiển chèn vào vị trí bit S1 một bit tin I và C2 C2 C2 = 000 để điều khiển bit S2 giữ nguyên trạng thái bit tin I.

- Chèn dương

Chèn dương xảy ra trong trường hợp luồng nhánh giảm tốc độ bit 50 ppm. Số bit giảm trong một đa khung là 0,05 bit. Sau 20 đa khung tốc độ luồng nhánh giảm 1 bit. Vậy phải chèn vào vị trí S2 của đa khung thứ 21 một bit không mang tin. Lệnh điều khiển chèn dương gồm C1C1C1 = 000 để S1 vẫn giữ nguyên trạng thái bit không mang tin và C2C2C2 = 111 để chèn 1 bit không mang tin vào vị trí S2.

Tóm lại, S1 là bit chèn âm khi C1C1C1 = 111; S2 là bit chèn dương khi C2C2C2 = 111. Khi không chèn âm và cũng không chèn dương thì C1C1C1 = 000 và C2C2C2 = 000.

2.4.4. Vai trò và hoạt động của con trỏ trong SDH

2.4.4.1. Vị trí, chức năng và cấu tạo của con trỏ

(1) Vị trí của con trỏ

- AU- 3 PTR và AU- 4 PTR

Hai loại con trỏ này liên quan đến khung AUG. Vì vậy 9 byte con trỏ AU-3 hoặc 9 byte con trỏ AU-4 ghép vào dòng thứ tư thuộc cột 1 đến cột 9 của khung AUG (hình 2.21).

- TU-3 PTR

Con trỏ TU-3 liên quan đến trường hợp ghép 3 luồng nhánh E3 vào khung VC-4. Vì vậy có 3 con trỏ TU-3. Ba byte TU-3 PTR đều ghép vào hàng 1, 2, 3 của khung VC-4. Nhưng TU-3 PTR thứ nhất ghép vào cột 4, TU-3 PTR thứ hai ghép vào cột 5 và TU-3 PTR thứ ba ghép vào cột 6 của khung VC-4.

- TU-12 PTR

TU-12 PTR liên quan đến đa khung TU-12. Ba byte TU-12 PTR ghép vào đầu các khung 1, 2, 3 của đa khung TU-12.

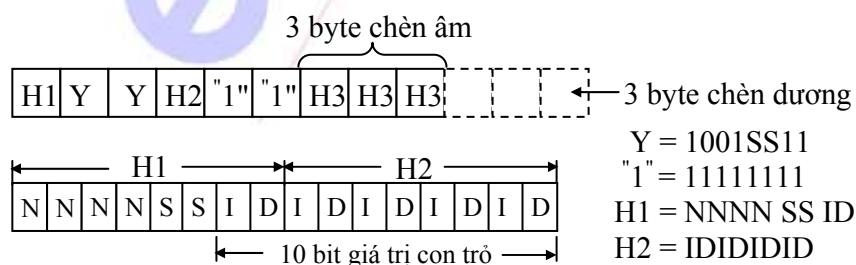
(2) Chức năng của con trỏ

Có ba loại con trỏ: con trỏ khối quản lý AU-4, con trỏ khối nhánh mức cao TU-3, và con trỏ khối nhánh mức thấp TU-12. Con trỏ AU-4 được sử dụng để đồng chỉnh vị trí khung VC-3 hoặc VC-4 trong khung AUG thông qua việc chỉ thị địa chỉ byte J1 của VC-3 hoặc VC-4 trong khung AUG. Con trỏ TU-3 có chức năng đồng chỉnh vị trí các khung VC-3 trong khung VC-4 thông qua việc chỉ thị địa chỉ byte J1 của VC-3 trong khung VC-4. Con trỏ TU-12 có chức năng đồng chỉnh vị trí đa khung VC-12 trong đa khung TU-12 thông qua việc chỉ thị địa chỉ byte V5 của đa khung VC-12 trong đa khung TU-12.

(3) Cấu tạo của con trỏ

- Con trỏ AU-3, AU-4 và TU-3

Cấu tạo của các con trỏ AU-3 và AU-4 như hình 2.27.



Hình 2.27- Cấu tạo của con trỏ AU-3 và AU-4

Chức năng của các byte AU-4 PTR: Y và "1" là các byte có cấu trúc cố định; H1, H2 và H3 là các byte đặc trưng cho hoạt động của con trỏ: 4 bit NNNN là cờ số liệu mới NDF, SS chỉ thị loại con trỏ (AU-3 PTR, AU-4 PTR và TU-3 PTR đều có SS = 10), 5 bit D đảo giá trị khi chèn âm và 5 bit I đảo giá trị khi chèn dương. Bình thường 3 byte H3 không mang thông tin, khi chèn âm các byte H3 bị xóa để ghép vào đó 3 byte tải trọng của các luồng nhánh. Ba byte liền sau H3 là vị trí chèn dương. Chèn âm và chèn dương sẽ được trình bày trong phần sau.

Con trỏ TU-3 chỉ có các byte H1, H2 và H3 giống H1, H2 và H3 của AU-3/AU-4 PTR.

- Con trỏ TU-12

Con trỏ TU-12 gồm các byte V1, V2 và V3 tương đương với H1, H2 và H3 của các con trỏ AU-3 và AU-4. Trong đó V3 là byte chèn âm. Byte 35 là byte chèn dương.

- Cờ số liệu mới

Bit 1 đến bit 4 (N bit) trong con trỏ mang NDF, cho phép giá trị con trỏ thay đổi nếu sự thay đổi đó là do tải trọng thay đổi. Hoạt động bình thường được chỉ thị bởi từ mã 0110 trong 4 bit N. Cờ số liệu mới NDF được chỉ thị bởi đảo giá trị 4 bit N thành 1001. NDF được diễn giải là có khả năng khi có tối thiểu 3 bit phù hợp với mẫu 1001. NDF được diễn giải là không có khả năng khi có tối thiểu 3 bit phù hợp với mẫu 0110.

2.4.4.2. Hoạt động của con trỏ

(1) Mở đầu

Trong chương I đã trình bày quá trình sắp xếp các luồng nhánh PDH vào khung VC-n tương ứng. Do tần số đồng hồ của hệ thống PDH không ổn định, dẫn đến tốc độ bit luồng nhánh PDH thay đổi. Vì vậy phải sử dụng chèn bit để hiệu chỉnh tốc độ bit của các luồng nhánh cho phù hợp với tốc độ bit của đồng hồ thiết bị SDH. Việc chèn bit là hoàn toàn tự động và không liên quan gì đến hoạt động của con trỏ. Tuy nhiên, tần số đồng hồ của các hệ thống SDH cũng không khớp nhau một cách lý tưởng. Do đó khi tạo khung tín hiệu mức cao từ các khung tín hiệu mức thấp hơn cần sử dụng chèn byte để hiệu chỉnh tốc độ bit và tốc độ khung của các tín hiệu đầu vào khối ghép. Hoạt động chèn được thực hiện dưới sự giám sát của con trỏ.

(2) Giá trị con trỏ

Byte đầu tiên (J1) của tín hiệu VC được đặt vào vị trí nào trong khung ghép là phụ thuộc vào thời điểm đến của nó và J1 cách con trỏ bao nhiêu nhóm byte thì giá trị con trỏ bằng bấy nhiêu. Khoảng cách đó được chỉ thị trong 10 bit giá trị con trỏ. Số giá trị có khả năng của mỗi con trỏ bằng $2^{10} = 1024$. Trong thực tế, phụ thuộc vào kích cỡ của khung ghép nên phạm vi chỉ thị của 10 bit giá trị con trỏ bé hơn số giá trị có khả năng. Số lượng giá trị thực tế của các khung ghép được xác định dựa vào số địa chỉ các nhóm byte trong khung ghép.

(3) Quy tắc tạo lập con trỏ

- Khi hoạt động bình thường, con trỏ chỉ thị vị trí bắt đầu của VC-4 trong khung AUG, hoặc vị trí bắt đầu của VC-3 trong khung VC-4, hoặc vị trí bắt đầu của đa khung VC-12 trong đa khung TU-12. Tại thời điểm đó NDF = 0110.

- Giá trị con trỏ chỉ có thể thay đổi theo các hoạt động dưới đây:

- Nếu có yêu cầu chèn dương thì giá trị con trỏ hiện tại được truyền đi sau khi đã đảo các bit I và tiếp theo là chèn các byte không mang thông tin vào vị trí các byte chèn dương. Giá trị con trỏ trong khung tiếp theo tăng một đơn vị. Nếu giá trị con trỏ trong khung trước khi chèn dương

đạt cực đại thì giá trị con trỏ trong khung sau chèn dương bằng zero. Sau khi chèn dương giá trị con trỏ không được tăng hoặc giảm tối thiểu trong ba khung liên tiếp.

- Nếu có yêu cầu chèn âm thì giá trị con trỏ hiện tại được gửi đi sau khi đã đảo các bit D và tiếp theo là chèn các byte thông tin vào vị trí các byte chèn âm. Giá trị con trỏ trong khung sau chèn âm giảm một đơn vị. Nếu giá trị con trỏ trước khi chèn âm bằng zero thì con trỏ sau chèn âm cài đặt tới giá trị cực đại. Sau khung chèn âm, tối thiểu trong ba khung liên tiếp giá trị con trỏ không được thay đổi.

- Nếu sự đồng chỉnh VC-n thay đổi vì lý do khác với quy tắc tạo lập con trỏ thì giá trị mới của con trỏ được gửi đi và kèm theo NDF = 1001. NDF chỉ xuất hiện trong khung đầu tiên chứa giá trị mới của con trỏ.

(4) Diễn giải con trỏ tại phía thu

Tóm tắt quy tắc diễn giải con trỏ:

- Khi hoạt động bình thường, con trỏ chỉ thị điểm bắt đầu của VC-4 trong khung AUG, hoặc của khung VC-3 trong khung VC-4, hoặc của đa khung VC-12 trong đa khung TU-12.

- Sự thay đổi bất kỳ của giá trị hiện tại của con trỏ đều được bỏ qua, trừ trường hợp giá trị mới phù hợp thu được trong ba khung liên tiếp hoặc thông báo về nội dung theo quy tắc tạo lập con trỏ.

- Nếu đảo đa số các bit I của 10 bit giá trị con trỏ, đó là chỉ thị chèn dương. Giá trị con trỏ tiếp theo sẽ tăng một đơn vị.

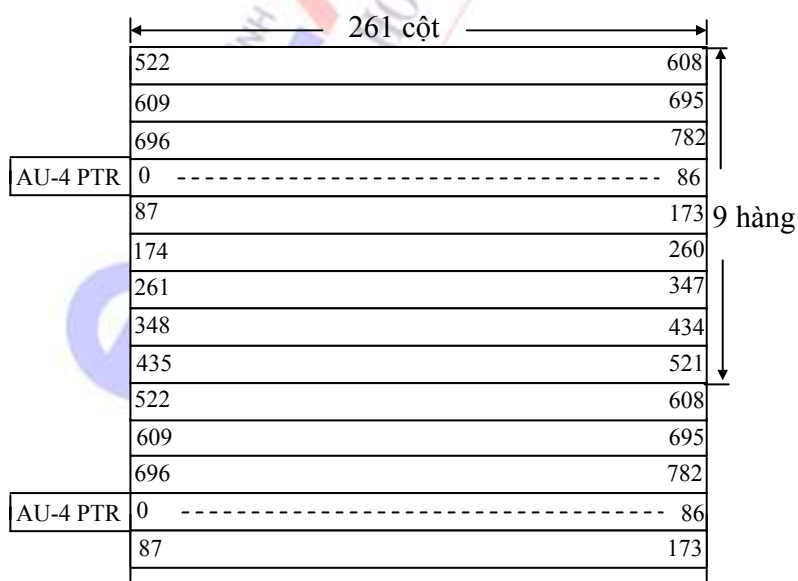
- Nếu đa số các bit D của từ mã con trỏ đảo giá trị, đó là chỉ thị chèn âm. Giá trị con trỏ tiếp theo sẽ giảm một đơn vị.

- Nếu NDF được diễn giải là có khả năng thì giá trị con trỏ lúc đó sẽ được thay thế bởi một giá trị mới khác, trừ khi máy thu đang trong trạng thái mất con trỏ.

(5) Đánh địa chỉ các byte và các nhóm byte

- Đánh địa chỉ các nhóm byte trong khung AUG

Hình 2.28 minh họa cách đánh địa chỉ các nhóm byte trong khung AUG.



Hình 2.28- Đánh địa chỉ các nhóm byte trong khung AUG

Tổng số nhóm byte trong khung AUG cần đánh địa chỉ:

$$N_{DC} = 261 \text{ byte} \times 9 : 3 = 783 \text{ nhóm.}$$

Nhóm ba byte thứ nhất mang địa chỉ 0 đặt ngay sau H3 và nhóm ba byte cuối cùng mang địa chỉ 782 đặt cuối hàng thứ ba của khung tiếp theo. Phạm vi chỉ thị của AU-4 PTR = $0 \div 782$.

- Đánh địa chỉ các nhóm byte trong khung VC-4

Sơ đồ đánh địa chỉ các nhóm byte trong khung VC-4 như hình 2.29.

						255 cột		
P O H	S	S	H1	H1	H1	595	679	9 hàng
			H2	H2	H2	680	764	
			H3	H3	H3	0	84	
			S	S	S	85	169	9 hàng
						170	254	
						255	339	
						340	424	
						425	509	
						510	594	
			H1	H1	H1	595	679	
			H2	H2	H2	680	764	
			H3	H3	H3	0	84	

Hình 2.29- Đánh địa chỉ các nhóm byte trong khung VC-4

Tổng số nhóm byte trong khung VC-4 cần đánh địa chỉ:

$$N_{DC} = 255 \times 9 : 3 = 765 \text{ nhóm.}$$

Nhóm ba byte thứ nhất mang địa chỉ 0 đặt ngay sau H3. Nhóm ba byte cuối cùng mang địa chỉ 764 đặt cuối hàng thứ hai của khung VC-4 tiếp theo. Phạm vi chỉ thị của TU-3 PTR = $0 \div 764$.

- Đánh địa chỉ các byte trong đa khung TU-12 (hình 2.30)

V1	↑
105	36 byte
139	
V2	↓
0	
34	
V3	← byte chèn âm
35	← byte chèn dương
69	
V4	
70	
104	500 μs

Hình 2.30- Đánh địa chỉ các byte trong đa khung TU-12

Trong đa khung TU-12 có 140 byte dành để ghép đa khung VC-12. Mỗi byte mang một địa chỉ và được đánh số từ 0 đến 139. Byte mang địa chỉ 0 đặt ngay sau byte thứ hai của con trỏ

TU-12, đó là V2 và byte cuối cùng mang địa chỉ 139 đặt cuối khung TU-12 thứ nhất (khung có byte con trỏ V1). Phạm vi chỉ thị của TU-12 PTR = $0 \div 139$.

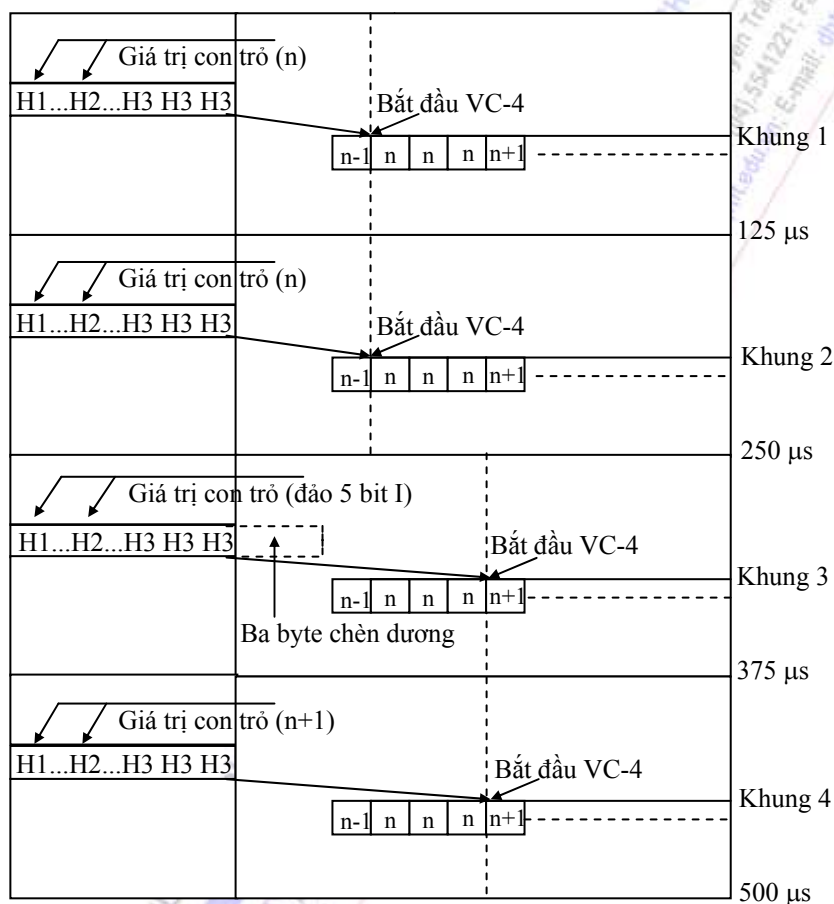
(6) Hoạt động của con trỏ AU-4 khi chèn dương

- Nguyên nhân

Khi tốc độ khung (số khung /s) của khung ghép AUG nhanh hơn tốc độ khung VC-4 thì khối AUG tiếp nhận không đủ số byte định mức từ khung VC-4. Vì vậy phải chèn thêm một số byte không mang tin vào khung AUG.

- Hoạt động

Theo khuyến nghị của ITU-T trong ba khung liên tiếp giá trị con trỏ không được thay đổi. Vì vậy xét một đa khung AUG như hình 2.31.



Hình 2.31- Hoạt động của AU-4 PTR khi chèn dương

Trong khung thứ nhất không chèn dương nên byte đầu tiên của khung VC-4 (byte J1) ghép vào vị trí đầu nhóm byte n. Byte J1 của VC-4 cách H3 của con trỏ n nhóm byte, vì vậy giá trị của con trỏ AU-4 bằng n.

Trong khung thứ hai cũng không chèn dương nên hoàn toàn giống khung thứ nhất.

Trong khung thứ ba có chèn dương. Con trỏ đảo 5 bit I, ngay sau đó chèn 3 byte không mang tin vào sau H3, tức là chèn vào vị trí nhóm byte mang địa chỉ 0. Thông báo chèn dương (đảo 5 bit I) truyền đến phía thu để máy thu xóa các byte chèn dương. Do chèn 3 byte vào sau H3 nên các byte tải trọng của VC-4 dồn sang bên phải một nhóm byte. Bây giờ J1 của VC-4 được ghép vào vị trí đầu nhóm byte (n +1).

Trong khung thứ tư không chèn dương nên J1 được đặt tại vị trí đầu nhóm byte (n+1) và do đó giá trị con trở bằng (n+1). Tóm lại sau khi chèn dương giá trị con trở tăng thêm 1.

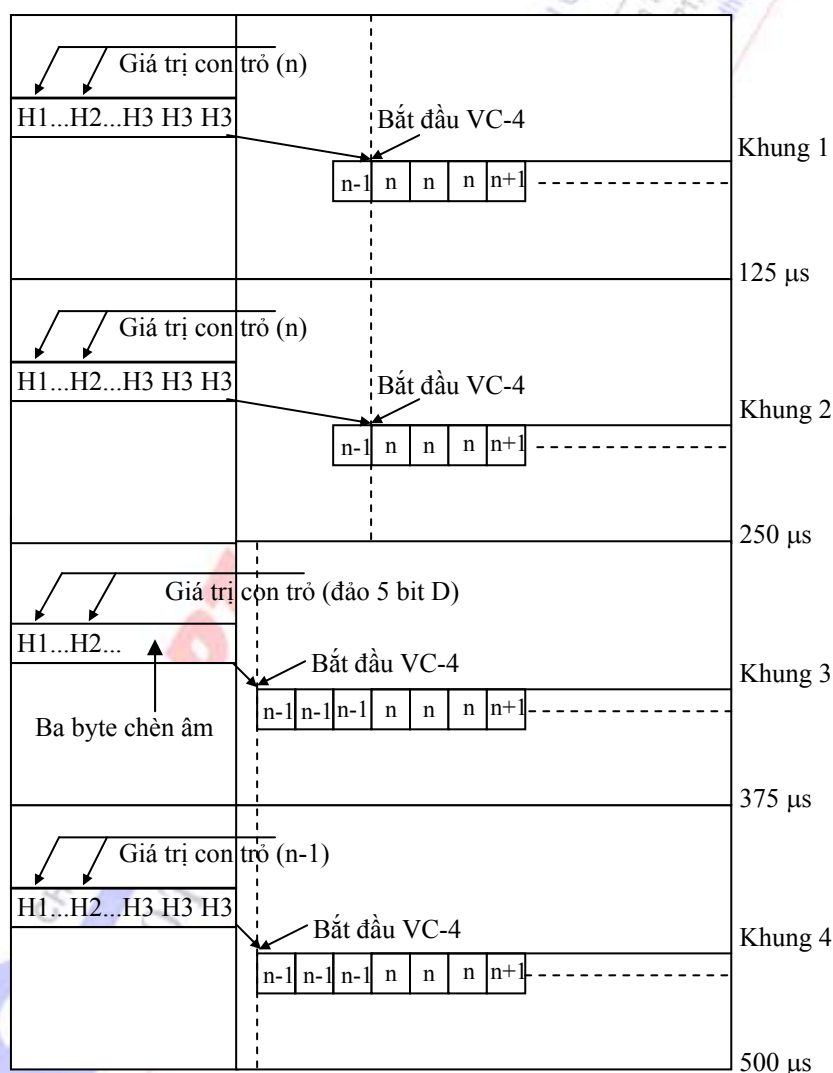
(7) Hoạt động của con trở AU-4 khi chèn âm

- Nguyên nhân

Trong trường hợp tốc độ khung ghép AUG chậm hơn tốc độ khung VC-4 thì khối AUG tiếp nhận các byte tải trọng VC-4 vượt số lượng byte định mức. Các byte vượt này sẽ không còn chỗ để ghép chúng nếu không có biện pháp gì đặc biệt. Để không làm mất thông tin, phải tiến hành xoá các byte H3 của con trở AU-4 và ghép vào đó ba byte tải trọng của khung VC-4. Đây chính là hoạt động chèn âm.

- Hoạt động

Tiến hành xét một đa khung AUG tại hình 2.32.



Hình 2.32- Hoạt động của AU-4 PTR khi chèn âm

Trong khung thứ nhất không chèn âm. J1 của VC-4 ghép vào đầu nhóm byte n, giá trị con trở bằng n.

Trong khung thứ hai cũng không chèn âm nên giá trị con trở vẫn bằng n. Trong khung thứ ba có chèn âm. Trước hết AU-4 PTR đảo 5 bit D và ngay sau đó xoá 3 byte H3 để ghép vào đó 3 byte tải trọng của VC-4. Thông tin đảo 5 bit D được truyền đến máy thu để máy thu tách 3 byte

chèn âm xử lý như những byte tin khác. Vì 3 byte tải trọng ghép vào vị trí 3 byte H3 nên tải trọng đã lùi sang trái một nhóm byte. J1 của VC-4 ghép vào đầu nhóm byte (n-1).

Trong khung thứ tư không chèn âm nên J1 vẫn ghép vào đầu nhóm byte (n-1). Khoảng cách từ H3 đến J1 giảm một nhóm byte so với khung không chèn âm. Vì vậy giá trị con trỏ trong khung này bằng (n-1). Nghĩa là giá trị con trỏ AU-4 trong khung sau khung chèn âm giảm đi 1 và bằng (n-1).

(8) Hoạt động của con trỏ TU-3 khi chèn dương

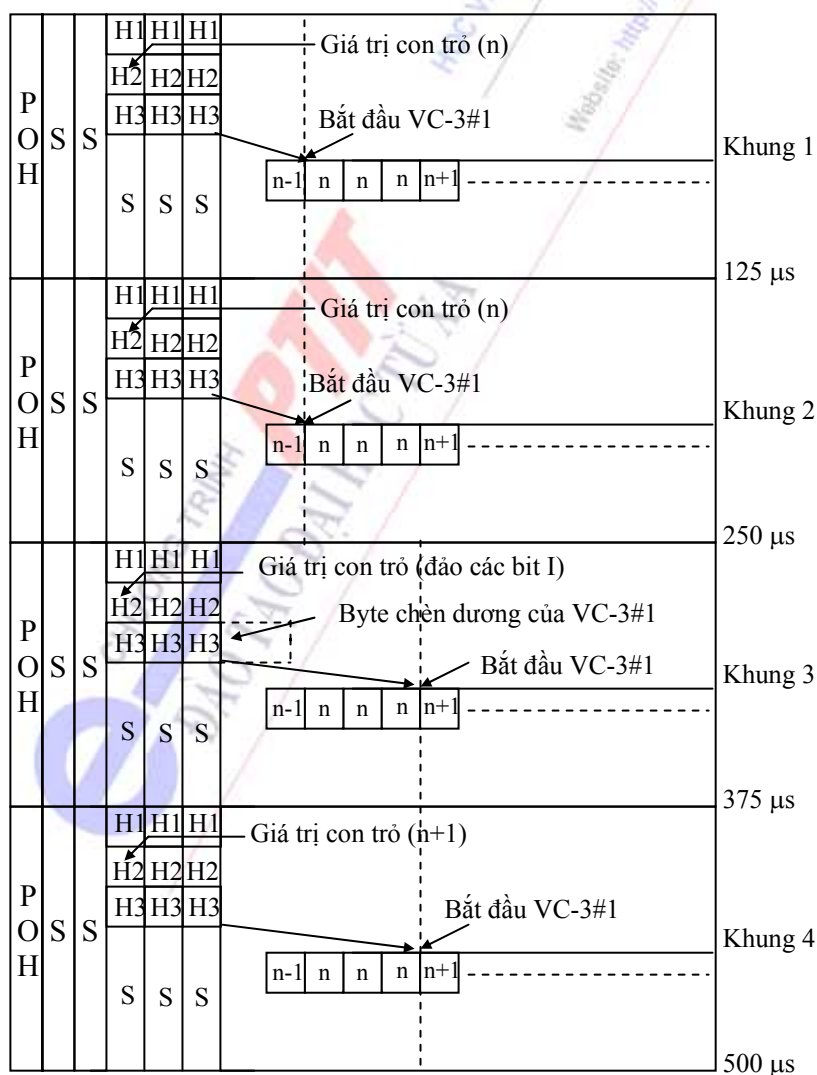
Con trỏ TU-3 liên quan đến trường hợp ghép 3 khung VC-3 vào khung VC-4. Do đó trong khung VC-4 có 3 con trỏ TU-3. Các con trỏ này hoạt động độc lập với nhau. VC-3 nào cần chèn thì con trỏ TU-3 giám sát VC-3 ấy hoạt động đồng chỉnh.

- Nguyên nhân

Trong trường hợp tốc độ khung VC-4 nhanh hơn tốc độ khung VC-3 thì khung VC-4 tiếp nhận các byte tải trọng của các khung VC-3 không đủ số lượng byte định mức. Vì vậy phải chèn thêm một số byte không mang tin vào khung VC-4. Đó chính là hoạt động chèn dương.

- Hoạt động

Xét một đa khung VC-4 như hình 2.33.



Hình 2.33- Hoạt động của TU-3 PTR # 1 khi chèn dương

Giả thiết luồng nhánh VC-3 thứ nhất (ký hiệu VC-3 #1) cần chen.

Khung thứ nhất không có yêu cầu chen dương. Byte J1 của khung VC-3 #1 ghép vào byte đầu tiên của nhóm byte n. Byte đầu tiên này của khung VC-3 #1 cách byte H3 của TU-3 PTR #1 n nhóm byte. Vì vậy giá trị con trở bằng n.

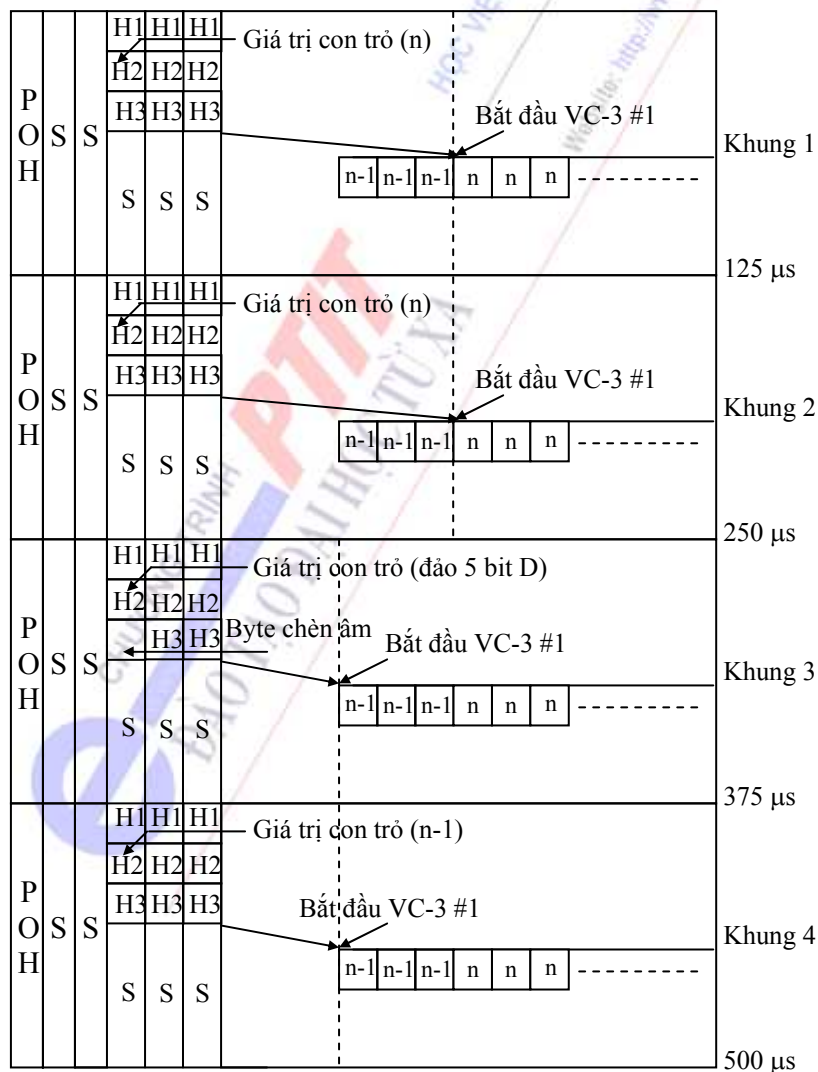
Khung thứ hai không yêu cầu chen. J1 của VC-3 #1 vẫn ghép vào vị trí byte thứ nhất của nhóm byte n. Giá trị con trở TU-3 #1 bằng n.

Khung thứ ba có yêu cầu chen dương. Con trở TU-3 #1 đảo 5 bit I, chen vào vị trí thứ nhất của nhóm byte mang địa chỉ 0 một byte không mang tin. Tải trọng của VC-3 #1 lùi sang bên phải một nhóm byte và cách H3 của mình (n+1) nhóm byte.

Trong khung tiếp theo khung chen dương không xảy ra chen. J1 của VC-3 #1 được đặt tại vị trí byte thứ nhất của nhóm byte (n+1). Giá trị của TU-3 #1 bằng (n+1), tức là tăng thêm 1 so với giá trị con trở của khung không chen dương.

(9) Hoạt động của con trở TU-3 khi chen âm

Hình 2.34 thể hiện hoạt động chen âm của con trở TU-3 #1.



Hình 2.34- Hoạt động của TU-3 PTR thứ nhất khi chen âm

Hai khung đầu không có yêu cầu chèn dương. J1 của VC-3 #1 ghép vào vị trí byte đầu tiên của nhóm byte mang địa chỉ n. Giá trị của TU-3 PTR #1 bằng n.

Khung thứ ba có yêu cầu chèn âm. TU-3 PTR #1 đảo các bit D, xoá byte H3 của TU-3 PTR #1 và ghép vào đó một byte tải trọng của VC-3 #1. Thông tin đảo 5 bit D chuyển đến phía thu để máy thu tách byte I tại vị trí H3 của TU-3 PTR #1 xử lý như những byte tin khác. Tải trọng của VC-3 #1 dịch sang trái một nhóm byte. J1 của VC-3 #1 cách H3 của mình (n-1) nhóm byte nên giá trị của TU-3 PTR #1 bằng (n-1).

(10) Hoạt động của con trỏ TU-12 khi chèn dương và chèn âm

- Khi không chèn

Xét đa khung VC-12 và đa khung TU-12:

V5 của VC-12 POH ghép vào byte n của đa khung TU-12. Giá trị của TU-12 PTR trong đa khung này chính là khoảng cách tính theo byte kể từ V5 đến byte V2 của TU-12 PTR bằng n.

- Hoạt động chèn dương

Khi tốc độ đa khung TU-12 nhanh hơn tốc độ đa khung VC-12 thì đa khung TU-12 tiếp nhận các byte từ đa khung VC-12 thấp hơn định mức. Vì vậy phải chèn thêm byte không mang tin vào đa khung TU-12.

Đa khung TU-12 #3 có yêu cầu chèn dương. TU-12 PTR đảo 5 bit I, ghép vào vị trí byte 35 của đa khung TU-12 một byte không mang tin (xem hình 2.30). Tải trọng của đa khung VC-12 trong đa khung TU-12 #3 dịch xuống dưới một byte nên giá trị của TU-12 PTR bằng (n+1). Thông tin đảo 5 bit I được máy thu hiểu là có chèn dương nên xoá byte chèn dương. Giá trị của TU-12 PTR trong đa khung TU-12 sau đa khung chèn dương tăng thêm 1.

- Hoạt động chèn âm

Nếu tốc độ đa khung TU-12 chậm hơn tốc độ đa khung VC-12 thì đa khung TU-12 tiếp nhận số byte vượt định mức nên phải ghép byte này vào một vị trí nào đó. Như vậy gọi là chèn âm.

Xét 4 đa khung TU-12 như khi xét chèn dương.

Trong hai đa khung đầu không có yêu cầu chèn âm nên V5 của đa khung VC-12 ghép vào vị trí byte n của đa khung TU-12. Giá trị của TU-12 PTR trong cả hai đa khung đều bằng n.

Trong đa khung TU-12 #3 có chèn âm. TU-12 PTR đảo 5 bit D, xoá byte V3 của TU-12 PTR và ghép vào đó một byte tin lấy từ đa khung VC-12. Giá trị của TU-12 PTR trong đa khung này là đảo các bit D. Các byte tải trọng của đa khung VC-12 dịch lên trên một byte (xem hình 2.30).

Đa khung TU-12 thứ tư không chèn âm. V5 của VC-12 POH ghép vào vị trí byte (n-1) và giá trị của TU-12 PTR bằng (n-1). Nói một cách khác, giá trị của TU-12 PTR trong đa khung liền sau đa khung chèn âm giảm đi một.

2.4.4.3. Xử lý con trỏ ở phía thu

(1) Trình tự xử lý

Trong SDH, khi cần tách một số luồng nhánh từ luồng STM-N thì không phải tách theo trình tự từ cao xuống thấp như trong PDH. Muốn tách một luồng nhánh nào đó chỉ cần xử lý các con trỏ của luồng nhánh ấy sẽ biết được vị trí các byte của nó trong khung ghép và tách chúng một cách trực tiếp.

(2) Tách luồng nhánh 139,264 từ STM- N ($N = 4, 16, 64$)

Mỗi luồng nhánh 139,264 Mbit/s được gắn với một khung AU-4 #N. Vì vậy tìm số thứ tự N theo yêu cầu sẽ biết được luồng nhánh E4 cần tách. Tiếp đó xử lý con trỏ AU-4 để biết được vị trí byte J1 của VC-4 trong khung AUG. Từ đó tách ra tín hiệu VC-4 và cho tín hiệu VC-4 qua khối C-4 để nhận được luồng nhánh E4.

(3) Tách luồng nhánh 34,368 Mbit/s (E3) từ STM-1

Mỗi VC-4 có 3 TUG-3 được đánh số thứ tự từ 1 ÷ 3. Khung VC-4 có 261 cột, trừ 3 cột đầu tiên thuộc về VC-4 POH và 2 cột độn cố định, còn lại 258 (từ cột 4 ÷ cột 261) dành để ghép 3 TUG-3.

Mỗi TUG-3 chiếm 86 cột sau đây:

- TUG-3 #1 chiếm các cột 4, 7, 10,, 259
- TUG-3 #2 chiếm các cột 5, 8, 11,, 260
- TUG-3 #3 chiếm các cột 6, 9, 12,, 261.

Mỗi TUG-3 chỉ có 1 TU-3. Mỗi TU-3 được gắn 3 thông số là K, L, M, trong đó K là số thứ tự của TUG-3, L và M luôn luôn bằng 0. Vị trí các cột trong khung VC-4 thuộc TUG-3 (K, 0, 0) được xác định theo biểu thức (2.16).

$$C_K = 4 + (K - 1) + 3 \times (x - 1), \quad (2.16)$$

trong đó $x = 1 \div 86$.

Thí dụ TU-3 (1, 0, 0) chiếm các cột 4, 7 ..., 259.

TU-3 (2, 0, 0) chiếm các cột 5, 8, ..., 260.

TU-3 (3, 0, 0) chiếm các cột 6, 9, ..., 261.

Tóm tắt trình tự xử lý con trỏ khi tách luồng 34,368 Mbit/s:

Nhận được luồng STM-1, máy thu chuyển khung STM-1 thành khung AUG. Xử lý con trỏ AU-4 để tạo khung VC-4. Đã cài đặt trước cho mỗi E3 gắn với một TUG-3, vì vậy biết được luồng nhánh E3 ấy thuộc TU-3 nào. Xử lý con trỏ TU-3 sẽ tách ra các byte của VC-3 tương ứng tại các cột như đã trình bày trong biểu thức (2.16). Cuối cùng cho tín hiệu VC-3 qua khối C-3 để chuyển thành luồng nhánh E3.

(4) Tách luồng nhánh 2,048 Mbit/s (E1) từ STM-1

Muốn tách một luồng nhánh 2,048 Mbit/s # n ($n = 1 \div 63$) từ khung STM-1 thì máy thu trước hết xử lý con trỏ AU-4 để biết vị trí của khung VC-4 trong khung AUG. Vì mỗi luồng nhánh 2,048 Mbit/s thuộc về một TU-12 và mỗi TU-12 gắn với ba tham số là K, L, M; trong đó $K = 1 \div 3$ chỉ rõ luồng nhánh cần tách thuộc TUG-3 nào, $L = 1 \div 7$ chỉ thị luồng nhánh thuộc TUG-2 nào, $M = 1 \div 3$ chỉ thị luồng nhánh thuộc TU-12 nào.

Nhận được luồng STM-1, máy thu chuyển khung STM-1 thành khung AUG. Xử lý con trỏ AU-4 để tách khung VC-4. Biết được luồng nhánh E1 thuộc TU-12 nào sẽ tìm được các tham số K, L, M. Từ đó tách các byte thuộc TUG-3 mong muốn, tách tiếp các byte TUG-2 theo yêu cầu, tách các byte thuộc TU-12 đã định trước. Xử lý con trỏ TU-12 sẽ nhận được luồng E1.

2.4.5. Mào đầu đoạn SOH và mào đầu tuyến POH

2.4.5.1. Mào đầu đoạn

(1) Cấu trúc

2.35. Các byte mào đầu đoạn trong khung STM-1 áp dụng cho mạng thông tin quang như hình

A1	A1	A1	A2	A2	A2	J0	×	×
B1			E1			F1	×	×
D1			D2			D3		
AU-4 PTR								
B2	B2	B2	K1			K2		
D4			D5			D6		
D7			D8			D9		
D10			D11			D12		
S1	Z1	Z1	Z2	Z2	M1	E2	×	×

× Các byte sử dụng cho quốc gia

Hình 2.35- Cấu trúc của SOH

(2) Chức năng các byte

A1 = 11110110, A2 = 00101000: sáu byte đồng bộ khung

J0: định vị khung STM-1 trong khung STM-N (N= 4, 16, 64). Nếu không sử dụng cho chức năng này thì có thể sử dụng để định tuyến đoạn lặp.

B1: giám sát lỗi đoạn lặp, kí hiệu là BIP-8.

B2: ba byte giám sát lỗi đoạn ghép kênh, kí hiệu là BIP-24.

E1: kênh thoại nghiệp vụ kết nối trạm lặp với trạm ghép kênh.

E2: kênh thoại nghiệp vụ kết nối các trạm ghép kênh.

F1: kênh điều hành mạng.

K1 và K2: kênh truyền tín hiệu chuyển mạch bảo vệ tự động và thông báo lỗi

D1 ÷ D3: các kênh truyền số liệu kết nối trạm lặp với trạm quản lý.

D4 ÷ D12: kênh truyền số liệu kết nối trạm ghép kênh với trạm quản lý.

M1: truyền cảnh báo trạng thái của đường.

S1: Chuyển tải mức chất lượng Q của đồng hồ tới trạm ghép kênh tiếp theo.

Z1, Z2: các byte dự trữ.

(3) Một số khái niệm

- Kênh truyền số liệu DCC

D1 ÷ D3 là DCC từ trạm lặp đến trạm quản lý, có tốc độ bit là 192 kbit/s (64 kbit/s × 3).

D4 ÷ D12 là DCC từ trạm ghép kênh đến trạm quản lý, có tốc độ bit 576 kbit/s (64 kbit/s × 9).

- Các kênh thoại nghiệp vụ

E1 và E2 sử dụng điều xung mã PCM có tốc độ bit 64 kbit/s.

- S1

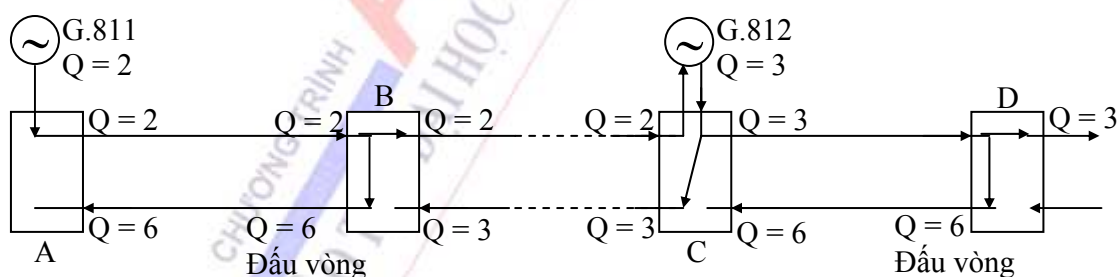
Trong SDH có một đồng hồ chủ quốc gia có độ ổn định cao nhất, thường là đồng hồ nguyên tử, không chế đồng hồ tất cả các trạm trong toàn mạng. Đồng hồ này được truyền xuống các trạm ở cấp thứ hai và từ đó đồng hồ được truyền từ cấp cao hơn xuống cấp thấp hơn liên tiếp. Qua mỗi cấp, chất lượng đồng hồ giảm đi một ít. ITU-T đã quy định mức chất lượng cho đồng hồ từng cấp. Bốn bit cuối của S1 được sử dụng để chỉ thị mức chất lượng Q của đồng hồ các cấp như bảng 2.2.

Bảng 2.2- Mức chất lượng Q của đồng hồ

Q	S1	Ý nghĩa
0	0000	Không tồn tại
2	0010	G.811, đồng hồ cấp 1 (cấp quốc gia)
3	0100	G.812, đồng hồ cấp chuyển tiếp
4	1000	G.812, đồng hồ cấp nội hạt
5	1011	Đồng hồ nội bộ thiết bị SDH
6	1111	Không sử dụng cho SDH

Hình 2.36 minh họa việc sử dụng S1 để chuyển tải mức chất lượng Q.

Trạm (nút) A nối vào đồng hồ cấp 1 có Q=2 (theo khuyến nghị G.811 của ITU-T). Từ nút A đồng hồ được truyền đến nút B và gửi kèm theo byte S1 = 0010 để chỉ thị đồng hồ lấy từ đồng hồ cấp 1. Tại nút B, đồng hồ Q=2 tiến hành đồng bộ luồng số đầu ra cùng hướng và đầu vòng ngược hướng. Theo quy định tại bảng 2.2, đồng hồ đầu vòng có Q=6 để các nút không sử dụng đồng hồ chất lượng thấp này. Từ nút B đồng hồ được chuyển đến nút C và gửi kèm theo S1= 0010 để thông báo nguồn gốc của đồng hồ lấy từ đồng hồ cấp 1. Tại C, đồng hồ Q=2 đồng bộ nút này, đồng thời đưa ra ngoài để đồng bộ đồng hồ cấp chuyển tiếp có Q=3. Đồng hồ Q=3 nối vào hướng thuận để chuyển tới nút D, đồng thời nối trực tiếp sang hướng ngược để đồng bộ luồng ra của các nút theo hướng ngược lại đó.



Hình 2.36- Sử dụng byte S1 để chuyển tải mức chất lượng Q của đồng hồ đồng bộ mạng SDH

- BIP- n (n = 8, 24)

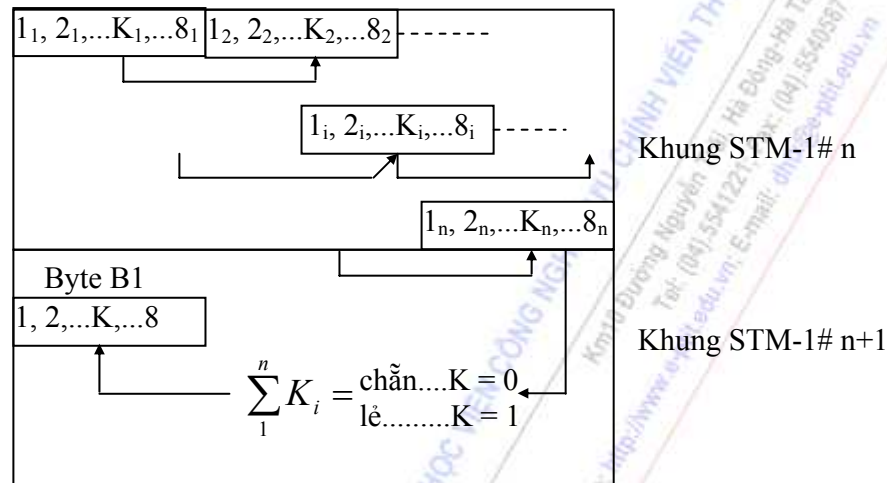
BIP-n là từ mã có n bit sử dụng để kiểm tra tổng chẵn các bit trong khung nhằm phát hiện lỗi trong khung đó. Thí dụ tính giá trị 8 bit của BIP-8 như hình 2.37.

Đem tất cả các bit thứ nhất của tất cả các byte trong khung STM-1 thứ nhất (khung n) cộng lại. Nếu tổng là số lẻ thì bit thứ nhất (b1) của byte B1 trong khung STM-1 tiếp theo (khung n +1) bằng 1. Nếu tổng là số chẵn thì bit b1 của byte B1 trong khung STM-1 # n+1 bằng 0. Cộng tất cả các bit thứ hai của tất cả các byte trong khung STM-1 # n, nếu tổng lẻ thì bit b2 của byte B1 trong khung STM-1 # n+1 bằng 1, tổng chẵn thì bit b2 của byte B1 trong khung STM-1 # n+1 bằng 0.

bằng 0. Tiến hành theo cách như vậy đối với các bit tiếp theo. Cuối cùng, cộng tất cả các bit thứ tám của tất cả các byte trong khung STM-1 #1, nếu tổng lẻ thì b8 của B1 trong khung STM-1 # n+1 bằng 1, nếu tổng chẵn thì b8 = 0.

Qua mỗi trạm lặp, bộ cộng tiến hành cộng các bit cùng thứ tự của các byte, kể cả byte B1 trong khung STM-1 # n+1, nếu phát hiện có tổng lẻ thì đếm 1 lỗi. Đây là lỗi khối.

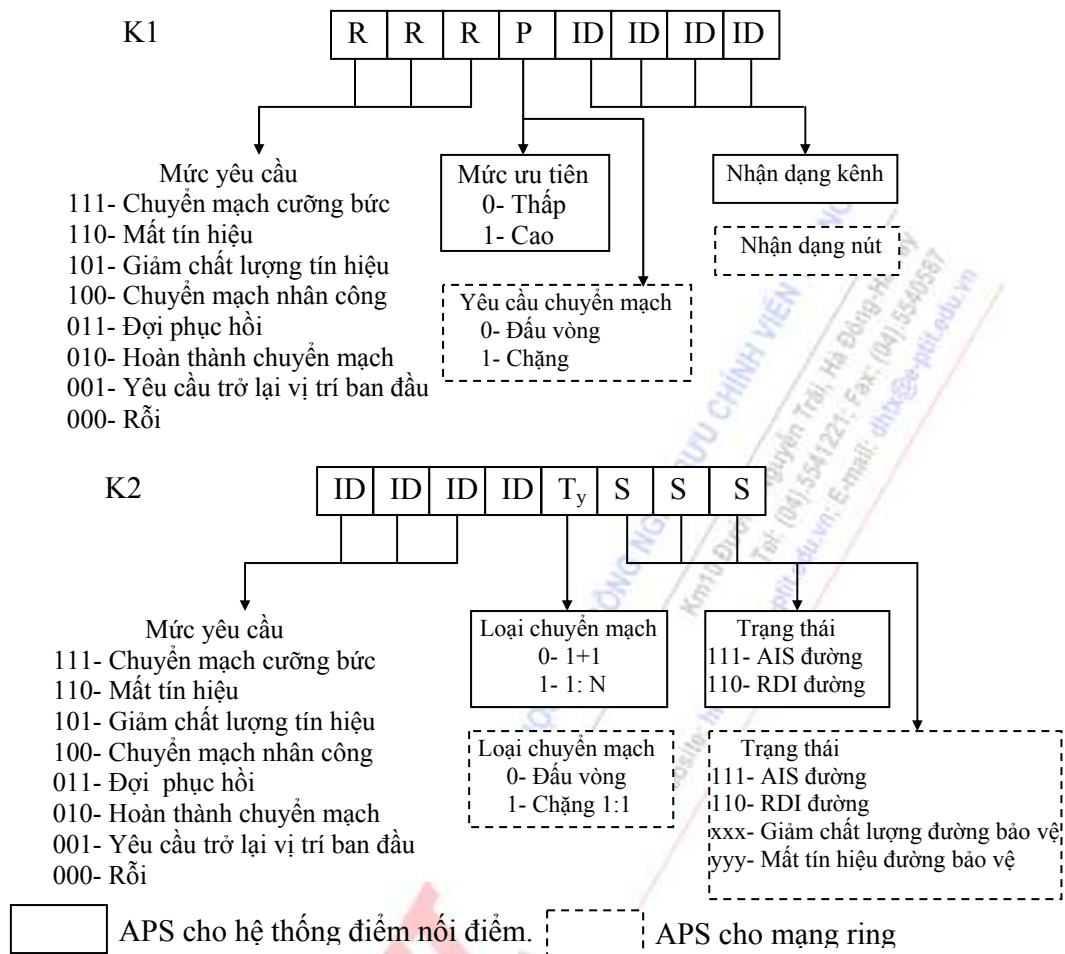
Đối với BIP-24 thì gộp 3 byte trong khung STM-1 #1 thành một khối con và xem mỗi khối con ấy là một từ mã để áp dụng cách tính toán giá trị bit 1 đến bit 24 của BIP-24 trong khung STM-1 # n+1 như trên.



Hình 2.37- Nguyên tắc tính BIP-8

- K1 và K2

Chức năng của byte K1 và K2 như hình 2.38.



Hình 2.38- Cấu trúc và các chức năng của K1 và K2

2.4.5.2. Mào đầu tuyến

(1) VC-3/ VC-4 POH

VC-3 hoặc VC-4 đều có 8 byte như hình 2.39.

J1	Nhận dạng điểm truy nhập tuyến VC-3 hoặc VC-4
B3	BIP-8
C2	Nhận tín hiệu
G1	Chỉ thị lỗi đầu xa
F2	Kênh điều hành mạng
H4	Số thứ tự khung VC-4 trong đa khung
F3	Kênh điều hành mạng
K3	Kênh điều khiển APS các tuyến VC3/ VC-4
N1	Giám sát điểm chuyển tiếp tuyến VC- 3 hoặc VC-4

Hình 2.39- Cấu trúc và chức năng VC-3/ VC-4 POH

- Byte J1:

J1 là byte đầu tiên trong khung VC-3 hoặc VC-4. Vị trí của nó trong khung được chỉ thị bởi 10 bit giá trị con trỏ. Trong mạng quốc gia hoặc trong phạm vi người điều hành thì mã nhận dạng điểm truy nhập luồng mức cao ghép vào các byte J1 là một loạt gồm 4 tập hợp, mỗi tập hợp gồm 16 byte có cấu trúc như bảng 2.3.

Bảng 2.3- Mã nhận dạng điểm truy nhập

T.T. byte	Giá trị các bit 1 ÷ 8							
1	1	C1	C2	C3	C4	C5	C6	C7
2	0	X	X	X	X	X	X	X
...								
16	0	X	X	X	X	X	X	X

C1 C2 C3 C4 C5 C6 C7 là từ mã kiểm tra số dư chu trình CRC- 7 của khung đứng liền trước. 0XXXXXXX là từ mã có ký tự theo khuyến nghị T50.

- BIP-8:

Cách tính tám bit của byte B3 đã trình bày trong phần tính B1 của SOH. Nhưng cần chú ý ở đây là tính cho khung VC-3 hoặc VC-4.

- C2:

Byte C2 được sử dụng để chỉ thị thành phần và cách sắp xếp tải trọng trong khung VC-3/VC-4 như trong bảng 2.4.

- G1

Byte G1 được sử dụng để chuyển tải thông báo về trạng thái và chất lượng cuối tuyến (đầu vào trạm đầu xa) tới trạm gốc. Chức năng các bit của G1 được quy định như sau:

Bit 1 đến bit 4 chỉ thị lỗi đầu xa (REI) khi kiểm tra byte B3. Chín giá trị đầu của 4 bit chỉ thị từ không có lỗi (0000) đến 8 lỗi (1000). Bảy giá trị cuối của 4 bit chỉ thị đầu xa không có lỗi.

Các bit b5, b6, b7 chỉ thị đầu xa không hoàn hảo (RDI) như AIS, mất tín hiệu VC-3/ VC-4 (LOS), mất khung (LOF). Khi xảy ra các sự cố đó thì cài đặt b5 b6 b7 = 101 và chuyển về trạm gốc.

Bảng 2.4- Cấu trúc của C2

Các bit b1 b2 b3 b4	Các bit b5 b6 b7 b8	Mã HEX	Diễn giải
0 0 0 0	0 0 0 0	0 0	Không trang bị
0 0 0 0	0 0 0 1	0 1	Có trang bị
0 0 0 0	0 0 1 0	0 2	Cấu trúc TUG
0 0 0 0	0 0 1 1	0 3	TU cố định
0 0 0 0	0 1 0 0	0 4	Sắp xếp không đồng bộ E3 vào VC-3
0 0 0 1	0 0 1 0	1 2	Sắp xếp không đồng bộ E4 vào VC-4
0 0 0 1	0 0 1 1	1 3	Sắp xếp ATM
0 0 0 1	0 1 0 0	1 4	Sắp xếp tải trọng MAN
0 0 0 1	0 1 0 1	1 5	Sắp xếp tải trọng FDDI
0 1 1 1	1 1 1 0	F E	Sắp xếp tín hiệu đo O.181
1 1 1 1	1 1 1 1	F F	VC-AIS

(2) VC-12 POH

Mào đầu tuyến mức thấp gồm có V5, J2, N2 và K4.

- V5

Đây là byte đứng đầu đa khung VC-12. Vị trí của nó trong đa khung TU-12 được chỉ thị trong 10 bit giá trị của con trỏ TU-12. Chức năng của V5 được mô tả tại hình 2.40.

BIP-2	REI	RFI	Nhãn tín hiệu	RDI
1 2	3	4	5 6 7	4

BIP-2- Kiểm tra lỗi tuyến VC-12

REI- Chỉ thị lỗi đầu xa

RFI- Chỉ thị có sự cố tại đầu xa

RDI- Chỉ thị đầu xa không hoàn hảo

Hình 2.40- Cấu trúc VC-12 POH

* BIP-2

Từ mã kiểm tra tổng chẵn được sử dụng để kiểm tra lỗi khối của đa khung VC-12. Hai bit của BIP-2 được tính như sau:

Dem tất cả các bit lẻ của tất cả các byte trong đa khung VC-12 # n cộng lại, nếu tổng chẵn thì bit b1 của V5 trong đa khung VC-12 # n+1 bằng 0, nếu tổng lẻ thì bit b1 của V5 trong đa khung VC-12 # n+1 bằng 1. Cộng tất cả các bit chẵn của tất cả các byte trong đa khung VC-12 # n, nếu tổng chẵn thì bit b2 của V5 trong đa khung VC-12 # n+1 bằng 0, nếu tổng lẻ thì bit b2 của V5 trong đa khung VC-12 # n+1 bằng 1.

* REI

Đầu cuối xa lần lượt kiểm tra tổng của các bit, kể cả các bit của V5, trong đa khung VC-12 # n+1, nếu phát hiện có tổng lẻ thì đếm một lỗi khối. Nếu có lỗi thì cài đặt bit thứ ba của V5 (REI) bằng 1 và truyền ngược về trạm gốc.

* RFI

Nếu trạm cuối xa hỏng hóc thì cài đặt bit thứ tư của V5 bằng 1 và truyền về trạm gốc.

* RDI

Trong các trường hợp đầu xa nhận được AIS, mất con trỏ TU-12 hoặc mất đa khung VC-12 thì cài đặt bit thứ tám của V5 bằng 1 và truyền về trạm gốc.

* b5, b6 và b7

Đây là nhãn tín hiệu, giải thích trạng thái của tín hiệu VC-12 trong đa khung VC-12 (bảng 2.5).

Bảng 2.5- Cấu trúc nhãn tín hiệu VC-12

b5 b6 b7	Ý nghĩa
0 0 0	Không trang bị
0 0 1	Có trang bị
0 1 0	Sắp xếp không đồng bộ
0 1 1	Sắp xếp đồng bộ bit
1 0 0	Sắp xếp đồng bộ byte
1 0 1	Dự trữ cho phát triển
1 1 0	Tín hiệu đo thử O.181
1 1 1	VC-AIS

- J2

Byte J2 là mã nhận dạng điểm truy nhập tuyến VC-12 có cấu trúc như byte J0 và J1 đã được giải thích trong các phần trên.

- N2

Giám sát điểm chuyển tiếp luồng VC-12 và có cấu trúc như bảng 2.6.

Bảng 2.6- Cấu trúc của N2

b1 b2	b3	b4	b5	b6	b7 b8
BIP-2	"1"	AIS đến	TC-REI	OEI	TC- APId, TC-RDI, ODI

* BIP-2

Từ mã kiểm tra tổng chẵn của luồng VC-12 nối chuyển tiếp. Cách tính giá trị 2 bit của từ mã này đã trình bày trong phần BIP-2 của V5. Chỉ khác là kiểm tra được thực hiện tại điểm nối chuyển tiếp luồng VC-12. Thông báo lỗi vừa hiển thị ngay tại trạm có nối chuyển tiếp để xử lý sự cố, đồng thời truyền cùng hướng về trạm cuối và lỗi được cài đặt trong TC-REI.

* Bit thứ ba cố định bằng 1 để ngăn ngừa trường hợp N2 là dãy 8 bit 0.

* Bit thứ sáu chỉ thị lỗi khối trong luồng VC-12 đầu ra (OEI)

* Bit 7 và 8 cài đặt mã nhận dạng nối chuyển tiếp (TC- APId), cài đặt thông báo cho trạm gốc biết tại đầu xa luồng nối chuyển tiếp VC-12 bị mất hoặc mất khung (TC-RDI), cài đặt chỉ thị có AIS trong luồng nối chuyển tiếp (ODI).

- K4

Kênh chuyển tải tín hiệu điều khiển chuyển mạch bảo vệ tự động luồng VC-12.

(3) Sơ đồ truyền tín hiệu cảnh báo

Các tín hiệu cảnh báo truyền trong một hệ thống thông tin SDH theo hướng thuận và cả theo hướng ngược. Hình 2.41 tóm tắt hoạt động cảnh báo của các byte VC-n POH.

Trường hợp thứ nhất:

Khi một trạm hoặc một khối nào đó tại đầu vào mất tín hiệu thu (LOS), hoặc mất khung (LOF), hoặc nhận được tín hiệu cảnh báo AIS thì cài đặt AIS trong tín hiệu ra để truyền cùng hướng cho trạm hoặc khối tiếp theo.

Trường hợp thứ hai:

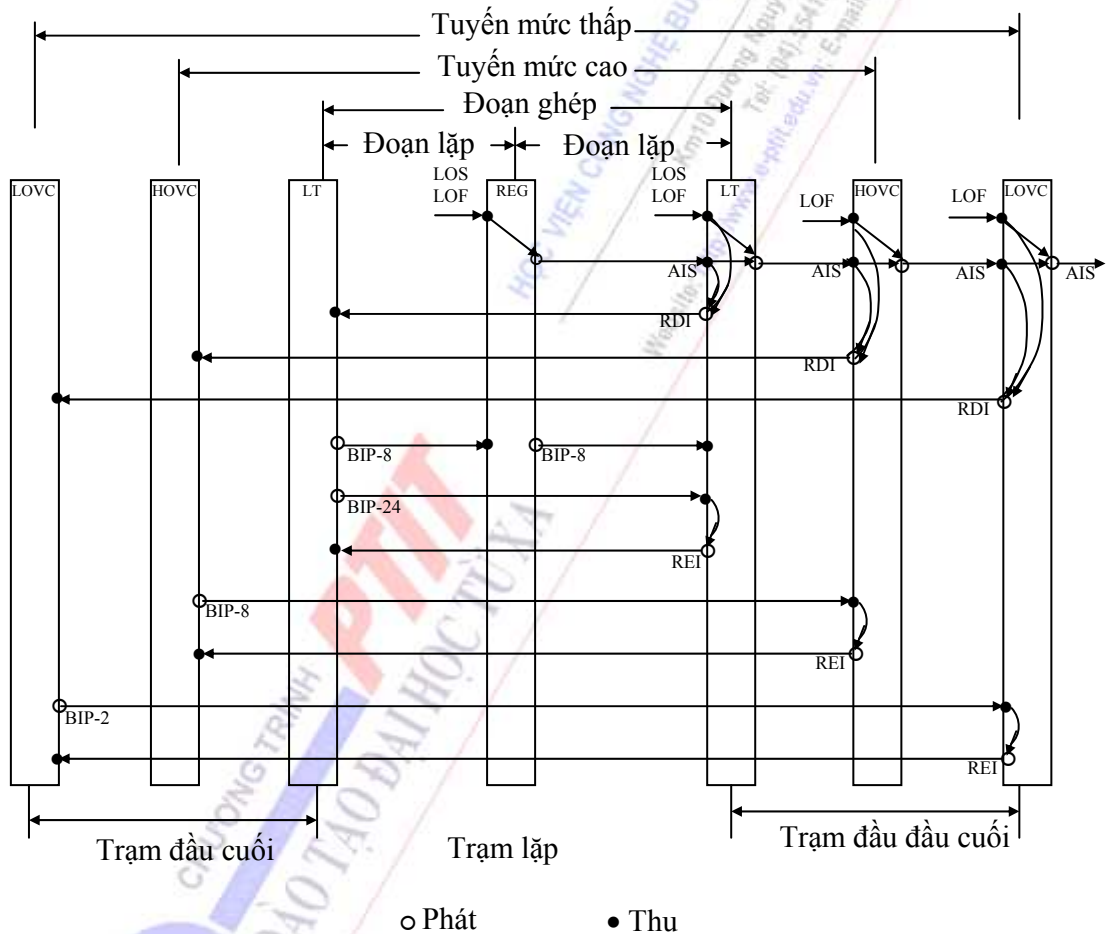
Trạm đầu cuối xa xảy ra LOS, LOF hoặc nhận được AIS thì cài đặt cảnh báo RDI truyền ngược về cho trạm gốc.

Trường hợp thứ ba:

Trạm đầu cuối cài đặt BIP-8 trong byte B1 để kiểm tra lỗi qua từng đoạn lặp, kết quả kiểm tra cần chuyển đến trạm đầu cuối xa.

Trường hợp thứ tư:

Các khối đầu cuối đường, luồng mức cao (HOVC), luồng mức thấp (LOVC) cài đặt BIP-24 trong 3 byte B2 hoặc BIP-8 trong byte B3 để kiểm tra lỗi của các khối tương ứng, nếu phát hiện có lỗi thì cài đặt cảnh báo REI để truyền ngược về khối tương ứng tại trạm gốc.



Hình 2.41- Truyền tín hiệu kiểm tra và cảnh báo trong hệ thống SDH

TÓM TẮT

Trong bộ ghép PCM-24 của Bắc Mỹ và PCM-30 của châu Âu sử dụng kỹ thuật điều xung mã để chuyển đổi tín hiệu thoại analog thành tín hiệu số. Cả hai loại thiết bị này đều sử dụng nén dẫn số. Khung của PCM-30 có 32 khe thời gian, trong đó 30 khe thời gian dành để ghép 30 kênh thoại, 2 khe thời gian còn lại ghép báo hiệu và tín hiệu đồng bộ khung. Mỗi đa khung của PCM-30 có 16 khung nhằm mục đích hình thành 16 khe thời gian TS_{16} để ghép tín hiệu đồng bộ đa khung và báo hiệu của 30 kênh thoại.

Trên thế giới hiện có 3 tiêu chuẩn tốc độ bit PDH: châu Âu, Bắc Mỹ và Nhật Bản. Việt Nam sử dụng thiết bị ghép kênh theo tiêu chuẩn châu Âu. Trong ghép kênh PDH sử dụng kỹ thuật ghép xen bit. Chèn bit nhằm mục đích đồng bộ tốc độ bit các luồng nhánh trước khi ghép thành luồng có tốc độ bit cao hơn.

Bộ ghép SDH ghép xen byte các luồng nhánh PDH của châu Âu và Bắc Mỹ để tạo thành STM-1, STM-4, STM-16 và STM-64 và STM-256. Con trỏ đóng vai trò đồng chỉnh lệch tốc độ khung giữa khung tín hiệu đến và khung ghép. Mặt khác, nhờ có con trỏ mà việc xen- kẽ kênh trong SDH đơn giản hơn nhiều so với PDH. Các byte mào đầu trong SDH rất phong phú và tạo thuận lợi cho việc hình thành các kênh giám sát, điều khiển, bảo dưỡng, v.v. mạng thông tin SDH.

BÀI TẬP

1. Dựa vào cấu trúc khung và đa khung của PCM-30, xác định tốc độ bit của các tín hiệu sau đây:

- Đồng bộ khung
- Đồng bộ đa khung
- Cảnh báo mất đồng bộ khung
- Cảnh báo mất đồng bộ đa khung
- Báo hiệu.

2. Trong bộ ghép 2/8 chỉ sử dụng chèn dương, biết các lệnh điều khiển chèn của các luồng nhánh tương ứng là 111, 000, 111, 000, tìm tổng số bit tin của mỗi luồng nhánh trong khung có chèn dương.

3. Trong bộ ghép 8/34 sử dụng chèn dương, chèn âm và không chèn, biết các lệnh điều khiển chèn của các luồng nhánh tương ứng trong hai khung liên tiếp là 111 111, 000 000, 111 000, 111 000, tìm tổng số bit tin của mỗi luồng nhánh trong khung.

4. Cho biết các bit điều khiển chèn của các luồng nhánh trong khung của bộ ghép 34/140 chỉ sử dụng chèn dương là 00000, 00000, 11111, 11111. Tìm tổng số bit tin của mỗi luồng nhánh trong khung có chèn dương.

5. Cho biết giá trị con trỏ AU-4 bằng 67, viết cấu trúc 10 bit giá trị của con trỏ.

6. 10 bit giá trị con trỏ AU-4 khi không chèn là 0100111000. Tìm cấu trúc 10 bit giá trị con trỏ trong các trường hợp sau đây:

- Trong khung chèn dương
- Trong khung chèn âm
- Trong khung liền sau khung chèn dương
- Trong khung liền sau khung chèn âm.

7. Trong khung AUG không chèn, giá trị của AU-4 PTR bằng 123. Tìm tọa độ (cột, hàng) byte J1 của khung VC-4 trong khung AUG này.

8. Giá trị của con trỏ TU-3 thứ hai trong khung VC-4 bằng 27, tìm tọa độ byte J1 của khung VC-3 thứ hai.

9. Cho biết tọa độ byte J1 của VC-3 thứ hai trong khung VC-4 là (66;3). Viết cấu trúc 10 bit giá trị con trỏ TU-3 thứ hai.

10. Giá trị con trỏ TU-12 trong đa khung TU-12 bằng 16. Vậy byte V5 cách byte V2 của con trỏ TU-12 bao nhiêu byte? Xác định vị trí của V5 trong đa khung TU-12.

11. Tìm số lỗi khối trong khung STM-1 dưới đây theo phương pháp kiểm tra BIP-8

STM-1 #1	11100011 01010011 11100010
	11110000 11001100 01010111
	01001101 00010101 01100101
	11110000 10011001 11111000
	01100110 00111001 10011101
B1	11101010
STM-1 #2	

(Xem đáp số tại phần phụ lục).

CHƯƠNG III

CÁC GIẢI PHÁP DUY TRÌ MẠNG

3.1. GIỚI THIỆU CHUNG

Trong chương này cần chú ý những vấn đề quan trọng sau đây.

- Các phương thức bảo vệ trong mạng viễn thông như bảo vệ 1+1, 1:N và bảo vệ trong mạng vòng quang. Trong mạng vòng 2 sợi đơn hướng sử dụng bảo vệ tuyến và bảo vệ đường. Trong mạng vòng 2 sợi hai hướng và 4 sợi hai hướng sử dụng bảo vệ đường. Riêng mạng vòng 4 sợi hai hướng còn có bảo vệ chặng.

- Phương thức bảo vệ đường sử dụng báo hiệu trong byte K1 và K2 và do các nút mạng cần một thời gian để xử lý hai byte này nên tổng thời gian phục hồi chậm hơn so với phương thức bảo vệ tuyến (không sử dụng K1 và K2).

3.2. CÁC CẤU HÌNH THIẾT BỊ

3.2.1. Giới thiệu

Hiện nay trên mạng thông tin quang có hai loại thiết bị ghép: thiết bị ghép đầu cuối (TRM) và thiết bị ghép xen rẽ (ADM). Thí dụ, bộ ghép STM-1 cung cấp các giao diện cho 63 luồng nhánh 2,048 Mbit/s để tạo thành luồng số 155,52 Mbit/s là một loại cấu hình TRM. Bộ ghép đầu cuối quang (OLTM) là một thí dụ khác của TRM có chức năng ghép các luồng số tốc độ thấp thành luồng số có tốc độ cao và chuyển tín hiệu điện thành tín hiệu quang để truyền trên sợi quang. Phụ thuộc vào đặc tính của thiết bị của nhà cung cấp, TRM cũng có thể cung cấp giao diện đồng bộ, đo thử, bảo dưỡng và điều hành. Mạng đồng bộ hiện nay còn sử dụng cấu hình hai thiết bị đầu cuối lưng đối lưng để truyền tín hiệu từ sợi quang vào đến sợi quang ra tại địa điểm trung gian nhờ nối chéo điện nhân công. Thiết bị nối chéo số không sử dụng cấu hình hai đầu cuối lưng đối lưng mà sử dụng thiết bị chuyển mạch tự động được gọi là thiết bị nối chéo số đồng bộ và ký hiệu là SDXC.

Một loại thiết bị khác đặt tại địa điểm trung gian có thể lấy ra một số luồng nhánh tốc độ thấp từ luồng tổng và ngược lại đưa một số luồng nhánh nhập vào luồng tổng. Đây chính là thiết bị xen-rẽ ADM. Chẳng hạn tại một trạm trung gian có thể tách một số luồng 2,048 Mbit/s từ luồng tổng STM-1 = 155,52 Mbit/s để đưa vào tổng đài điện tử số. Từ tổng đài điện tử số, các luồng 2,048 Mbit/s đưa vào bộ ghép SDH cùng các luồng 2,048 Mbit/s khác hình thành luồng STM-1 để tiếp tục truyền trên sợi quang tới ADM tiếp theo.

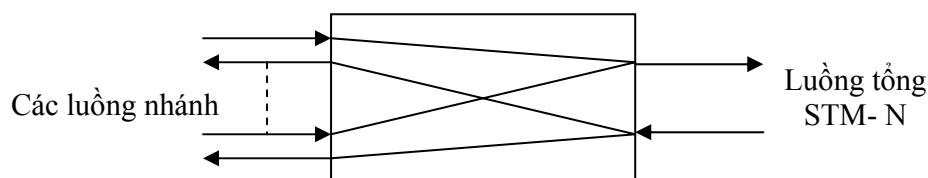
Trong hệ thống vi ba số, thiết bị ghép đầu cuối tách rời thiết bị thu phát siêu cao tần. Nhưng trong mạng thông tin quang đồng bộ thì thiết bị ghép đầu cuối hoặc ADM hợp nhất với môđun quang. Cấu hình đầu cuối sử dụng trong mạng điểm nối điểm. Cấu hình ADM sử dụng trong mạng đa điểm và cả trong mạng vòng.

Ngoài ra, nếu cự ly giữa hai thiết bị ghép vượt quá phạm vi cho phép, cần sử dụng các thiết bị lặp. Sau đây giới thiệu chi tiết các cấu hình thiết bị đã nêu trên.

3.2.2. Các loại cấu hình thiết bị

3.2.2.1. Cấu hình đầu cuối

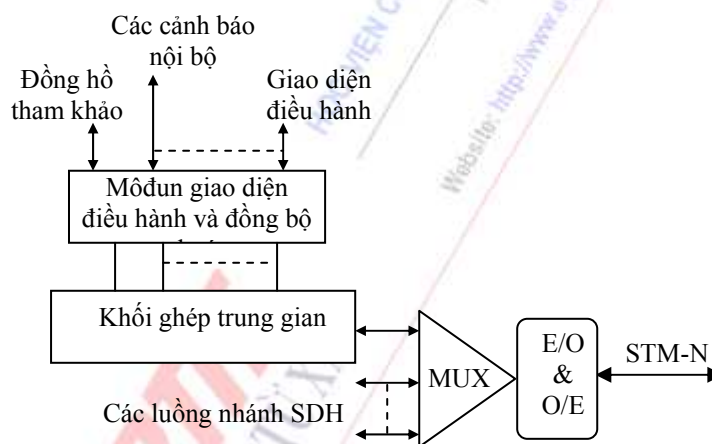
Cấu hình tổng quát thiết bị ghép đầu cuối như hình 3.1.



Hình 3.1- Cấu hình bộ ghép đầu cuối

Luồng tổng STM-N được hình thành từ các luồng nhánh có tốc độ bit như nhau hoặc khác nhau. Về hình thức có thể quan niệm trong thiết bị ghép đầu cuối, các giao diện luồng nhánh được bố trí về một phía và các giao diện luồng tổng bố trí về một phía khác. Trong mạng thông tin quang, phía các luồng nhánh có các giao diện điện và có thể có cả giao diện quang. Thí dụ thiết bị đầu cuối quang STM-16 có luồng nhánh STM-1 quang. Đương nhiên, trước khi ghép với luồng nhánh điện khác phải chuyển đổi luồng nhánh quang STM-1 thành STM-1 điện. Hướng ngược lại, phải chuyển STM-1 điện thành STM-1 quang, qua giao diện luồng nhánh STM-1 quang đi ra ngoài.

Hình 3.2 là một kiểu cấu hình bộ ghép đầu cuối khác.

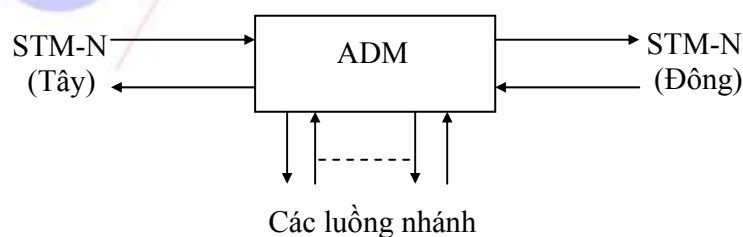


Hình 3.2- Cấu hình bộ ghép đầu cuối kết hợp xen-rẽ

Khối ghép trung gian ghép các kênh điều hành, nghiệp vụ và đồng bộ thành một luồng chung rồi mới đưa vào giao diện nhánh để ghép với các luồng nhánh SDH khác tạo thành luồng tổng. Khối E/O chuyển đổi luồng tổng thành tín hiệu quang. Hướng thu chuyển đổi tín hiệu ngược lại với quá trình chuyển đổi của hướng phát.

3.2.2.2. Cấu hình xen-rẽ ADM

Cấu hình ADM tổng quát được thể hiện tại hình 3.3.



Hình 3.3- Sơ đồ khối tổng quát cấu hình ADM

Về mặt không gian, trong cấu hình ADM các giao diện luồng tổng được bố trí về cả phía Đông và phía Tây, các giao diện luồng nhánh được bố trí về một phía khác.

Hướng phát phía Đông:

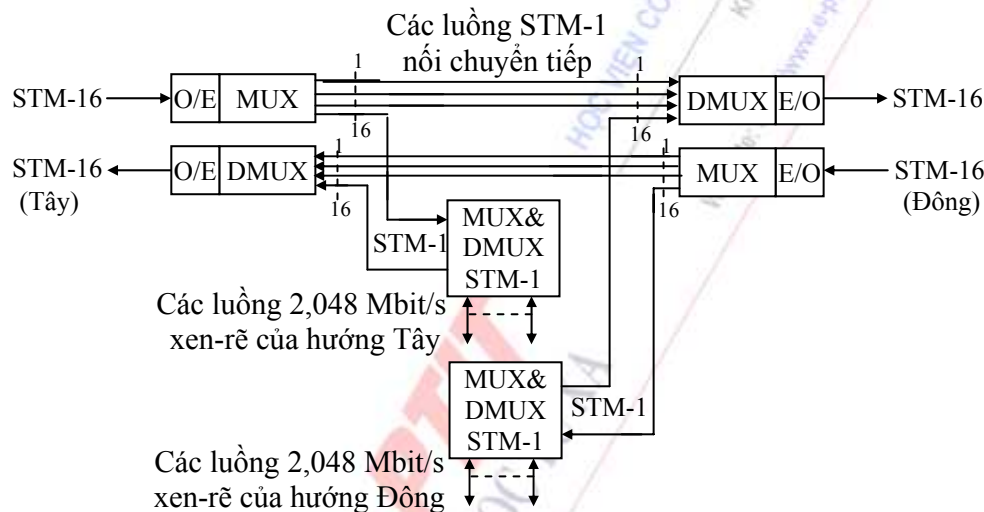
Các luồng nhánh được ghép thành luồng tổng STM-N, chuyển đổi thành tín hiệu quang và truyền qua sợi quang.

Hướng thu phía Đông:

Tín hiệu quang STM-N được chuyển thành tín hiệu điện, tách tín hiệu STM-N điện thành các luồng nhánh.

Một thí dụ minh họa hoạt động của cấu hình ADM trong thực tế như hình 3.4.

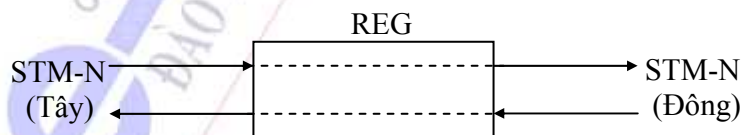
Đây là hệ thống STM-16 gồm 16 STM-1. Phía Tây, ADM tách STM-16 thành 16 STM-1. Một luồng STM-1 đưa vào khối MUX/DMUX bên trên tách thành 63 luồng E1. Khối MUX/DMUX bên trên ghép 63 luồng E1 thành STM-1 và xen luồng STM-1 này vào luồng STM-16 phía Tây. Phía Đông, ADM tách STM-16 thành 16 STM-1. Một luồng STM-1 đưa tới khối MUX/DMUX bên dưới để tách thành 63 luồng E1. Cũng chính khối MUX/DMUX này ghép 63 luồng E1 thành STM-1 và xen luồng STM-1 này vào luồng STM-16 phía Đông.



Hình 3.4. Xen-rẽ các luồng nhánh E1 trong hệ thống STM-16

3.2.2.3. Cấu hình lặp

Hình 3.5 là sơ đồ khối của cấu hình lặp REG.



Hình 3.5- Sơ đồ khối cấu hình lặp

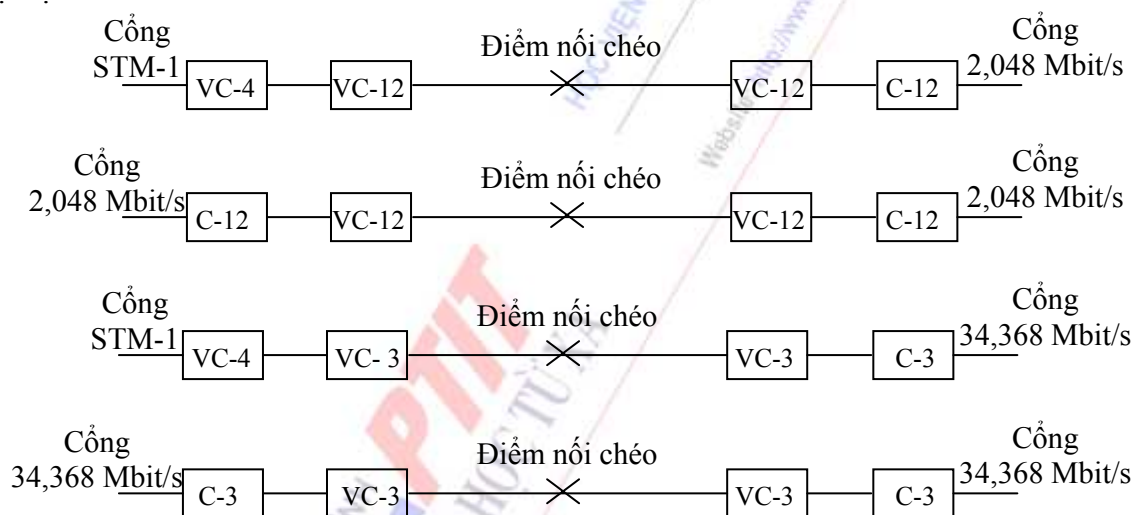
Tín hiệu STM-N đi qua thiết bị lặp sẽ được khuếch đại công suất để bù vào công suất bị suy giảm do đoạn lặp liên trước gây ra. Có hai loại thiết bị lặp: điện và quang. Thiết bị lặp điện có 3 chức năng: chuyển đổi O/E và E/O, tách đồng hồ từ dây xung thu để phục vụ cho chức năng thứ ba là tái tạo xung. Vì vậy thường gọi thiết bị lặp như vậy là thiết bị lặp 3R. Nhờ tái tạo xung nên loại trừ được rung pha (Jitter) và tạp âm trong dây xung thu. Bản thân chức năng thứ ba bao gồm cả khuếch đại xung. Tuy nhiên, trong thiết bị lặp điện có các mạch định thời gây trễ xung và hạn chế tốc độ bit truyền.

Thiết bị lặp quang chỉ có chức năng khuếch đại tín hiệu quang và không có chức năng hiệu chỉnh dạng xung. Vì vậy nếu tín hiệu quang qua nhiều thiết bị lặp quang trải dài trên một cự ly quá lớn thì tín hiệu xung tại đầu ra máy thu sẽ bị méo nghiêm trọng. Để khắc phục nhược điểm này, sau một dãy thiết bị lặp quang xen vào một thiết bị lặp điện.

3.2.2.4. Cấu hình nối chéo số

Nối chéo số là phương thức nối bán cố định các luồng số với nhau. Chẳng hạn, trong thông tin PDH nối các luồng số 2,048 Mbit/s hoặc 34,368 Mbit/s với nhau trên giá phối dây. Chuyển mạch là nối tạm thời luồng số dưới sự điều khiển của thuê bao; trong khi đó nối chéo số nối bán cố định các luồng số dưới sự điều khiển của nhà khai thác mạng. Khi các dịch vụ băng rộng phát triển sẽ hợp nhất giữa nối chéo số và chuyển mạch số. Chuyển sang giai đoạn ghép hàng trăm bước sóng trên sợi quang sẽ có thể ứng dụng nối chéo quang hoàn toàn. Lúc đó các nhược điểm của nối chéo số sẽ được khắc phục.

Nối chéo các luồng cận đồng bộ thường là nhân công nên có một số nhược điểm như: chậm, dễ bị sai sót và độ tin cậy thấp. Vì vậy chỉ sử dụng nối chéo số PDH cho các địa điểm thuộc hệ thống thông tin quang SDH có dung lượng nối chéo ít. Đối với hệ thống thông tin quang SDH có tốc độ bit cao thường sử dụng nối chéo số đồng bộ (SDXC). Trong SDXC, nối chéo được thực hiện tại các mức VC-n như hình 3.6.



Hình 3.6 - Các mức nối chéo số đồng bộ

Nếu dung lượng nối chéo số không nhiều hơn dung lượng xen-rẽ thì nối chéo số được kết hợp với xen-rẽ trong cùng một thiết bị ADM. Còn nếu dung lượng nối chéo số lớn hơn nhiều dung lượng xen-rẽ thì sử dụng thiết bị nối chéo số độc lập SDXC-4 hoặc SDXC-4/1. SDXC-4 chỉ nối chéo ở mức VC-4. SDXC-4/1 nối chéo từ mức VC-12 đến VC-4.

Sơ đồ khối thiết bị SDXC-4/1 như hình 3.7.

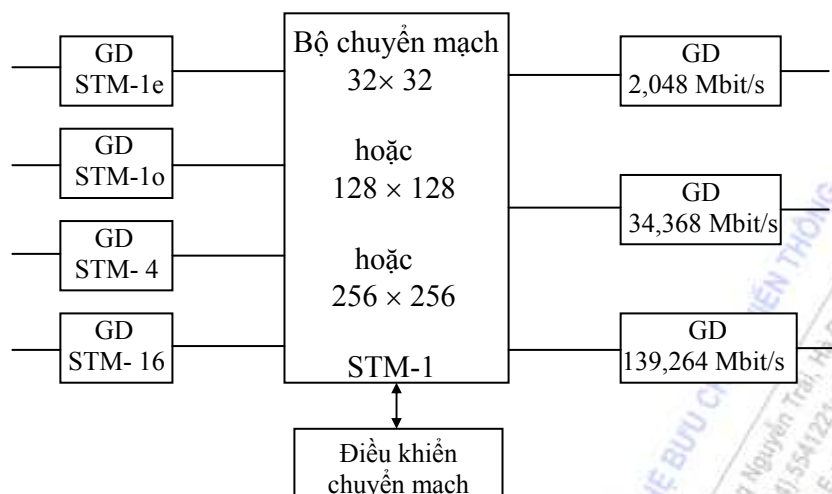
Chức năng chính của các giao diện quang:

Hướng từ giao diện tới chuyển mạch: chuyển đổi O/E, chuyển tín hiệu STM-N điện thành VC-4 hoặc các VC khác phù hợp với yêu cầu chuyển mạch. Hướng từ chuyển mạch đến giao diện: chuyển đổi các VC thành STM-N điện, chuyển đổi E/O.

Chức năng chính của các giao diện PDH:

Hướng từ giao diện tới chuyển mạch: chuyển đổi dây xung 3 mức thành dây xung 2 mức, sắp xếp thành các VC phù hợp với yêu cầu chuyển mạch. Hướng ngược lại: chuyển các VC thành

dãy xung 3 mức phù hợp với đường truyền. Thiết bị SDXC 4/1 có thể nối chéo tối thiểu 32 cặp cổng STM-1 và nối chéo tối đa được 256 cặp cổng STM-1.

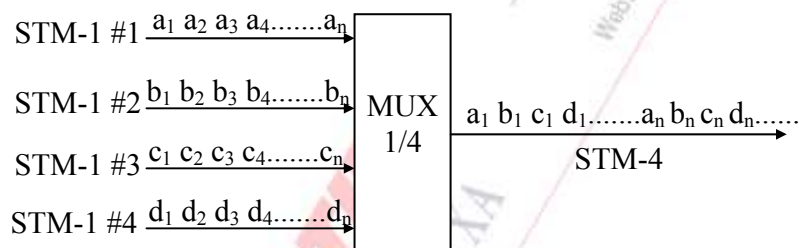


Hình 3.7- Sơ đồ khối thiết bị SDXC 4/1

3.2.2.5. Cấu hình thiết bị STM-N mức cao

(1) STM-4

STM-4 được tạo thành bằng cách ghép xen byte từ 4 STM-1 như hình 3.8.

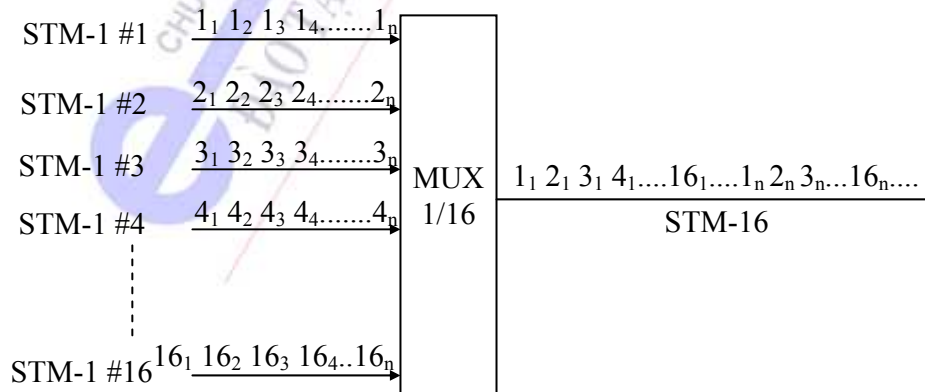


a_n, b_n, c_n, d_n - ký hiệu các byte của các STM-1

Hình 3.8- Cấu hình thiết bị STM-4

(2) STM-16

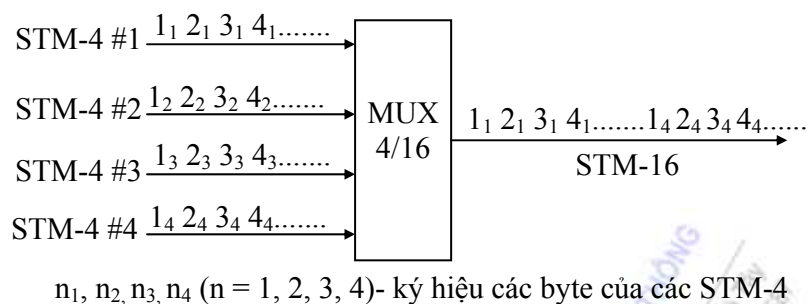
Cấu hình của thiết bị STM-16 ghép xen byte từ 16 STM-1 như hình 3.9.



$1_n, 2_n, \dots, 16_n$ - ký hiệu các byte của STM-1# n

Hình 3.9- Cấu hình thiết bị STM-16

Cấu hình của thiết bị STM-16 ghép xen nhóm 4 byte từ 4 STM-4 như hình 3.10.

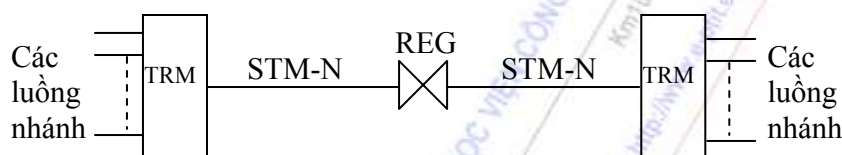


Hình 3.10- Cấu hình thiết bị STM-16 ghép 4 STM-4

3.3.CẤU HÌNH MẠNG

3.3.1. Cấu hình điểm nối điểm

Cấu hình điểm nối điểm như hình 3.11.

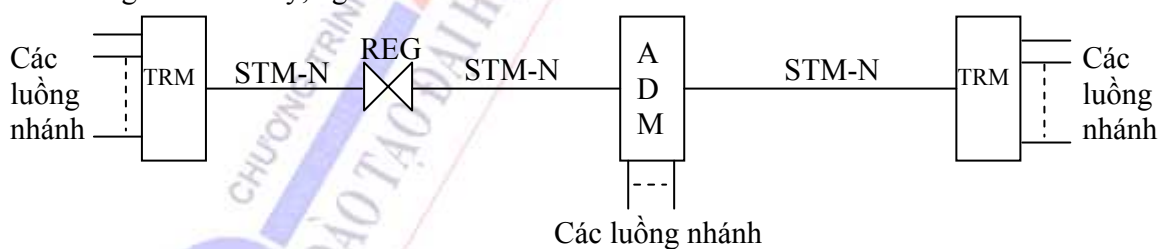


Hình 3.11- Cấu hình mạng điểm nối điểm

Cấu hình điểm nối điểm bao gồm hai thiết bị ghép đầu cuối (TRM) được kết nối trực tiếp hoặc qua các thiết bị lặp hay còn gọi là tái sinh (REG) bằng một cặp sợi quang. Vì dọc theo hệ thống không có các nút trung gian, chỉ có hai nút đầu cuối nên dung lượng tổng thấp. Hơn nữa, khi cáp bị đứt thì thông tin bị gián đoạn.

3.3.2. Cấu hình đa điểm

Trong cấu hình này, ngoài hai nút đầu cuối còn có các nút ADM như hình 3.12.

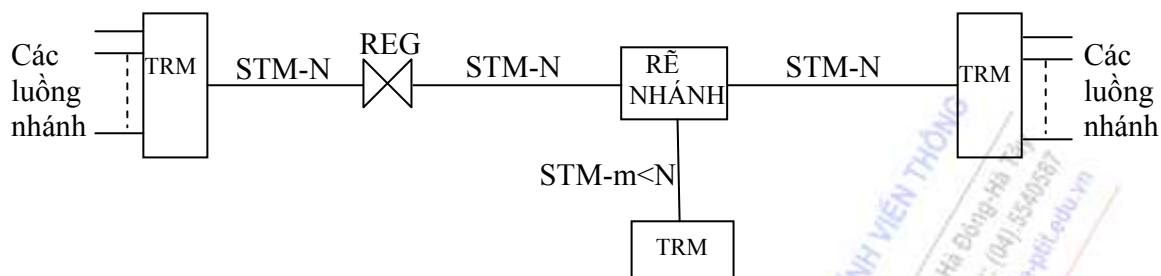


Hình 3.12- Cấu hình mạng đa điểm

Cấu hình đa điểm thích hợp cho các hệ thống kéo dài qua các điểm dân cư tập trung, tại đó mật độ thuê bao cao. Cấu hình này không những được sử dụng trên mạng quốc gia, mà cả trên mạng quốc tế. Tùy theo tốc độ bit của đường truyền thấp hay cao mà cự ly đoạn lặp hoặc đoạn ghép ngắn hay dài. Nếu tốc độ bit cao nhất là STM-16 và sử dụng cáp sợi quang đơn mode thì cự ly đoạn có thể đạt tới 100 km. Nếu cự ly đoạn ghép vượt quá độ dài cho phép được tính toán khi thiết kế hệ thống thì phải sử dụng thiết bị lặp. Tuy nhiên, khi cáp bị đứt hoặc hỏng nút thì thông tin liên lạc giữa các nút sẽ bị chia cắt thành từng vùng và thông tin toàn tuyến sẽ bị gián đoạn. Muốn duy trì mạng phải có một hệ thống khác dự phòng độc lập với hệ thống hoạt động.

3.3.3. Cấu hình rẽ nhánh

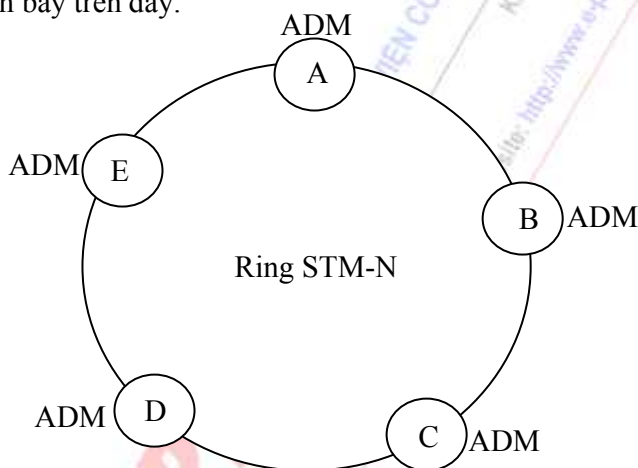
Cấu hình rẽ nhánh cũng là cấu hình đa điểm. Chỉ khác cấu hình đa điểm ở chỗ có thêm ít nhất một nút rẽ nhánh như hình 3.13. Tại điểm rẽ nhánh, tín hiệu STM-($m < N$) được kết nối sang một hướng khác để tạo thành một nhánh của hệ thống chính.



Hình 3.13- Cấu hình mạng rẽ nhánh

3.3.4. Cấu hình vòng

Cấu hình vòng (ring) bao gồm tối thiểu ba nút ADM kết nối với nhau bởi một cặp sợi quang tạo thành một vòng kín như hình 3.14. Vì vậy cấu hình này còn gọi là cấu hình kín để phân biệt với cấu hình hở đã trình bày trên đây.

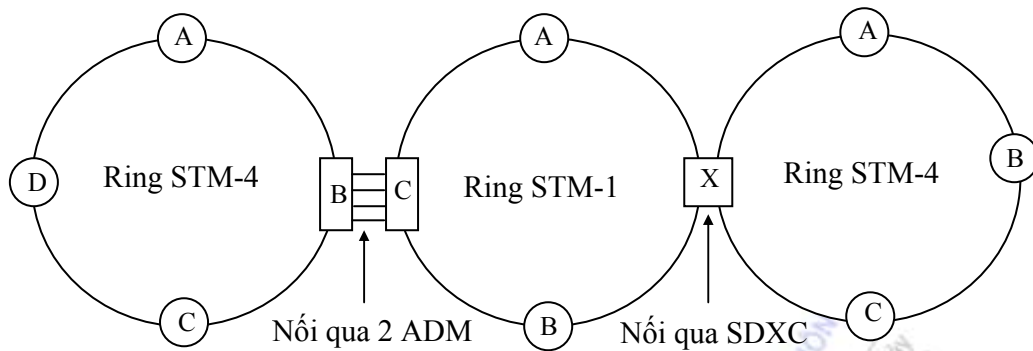


Hình 3.14- Cấu hình vòng (ring)

Cấu hình vòng bao gồm tối đa 16 ADM kết nối với nhau qua 2 sợi hoặc 4 sợi quang. Cấu hình vòng có khả năng duy trì mạng (hay còn gọi là tự phục hồi) khi đứt cáp tại một điểm bất kỳ hoặc hỏng một ADM bất kỳ bằng cách tạo đường vu hồi. Sở dĩ mỗi mạng vòng chỉ có tối đa 16 nút là vì trong byte K1 hoặc K2 có 4 bit nhận dạng nút, tức là mỗi nút được gán với một địa chỉ 4 bit và tất cả chỉ có 16 địa chỉ ($2^4 = 16$). Lý do thứ hai hạn chế mỗi mạng vòng có tối đa 16 nút là nếu vượt quá 16 nút thì tổng thời gian xử lý byte K1 và K2 khi mạng có sự cố sẽ tăng lên và thời gian hồi phục mạng vượt giá trị cho phép. Vấn đề tự phục hồi của mạng vòng sẽ được giải thích kỹ trong phần chuyển mạch bảo vệ tự động.

3.3.5. Cấu hình đa vòng

Có thể kết nối nhiều vòng với nhau qua các ADM hoặc qua nút nối chéo số để tạo thành mạng đa vòng (hình 3.15). Cấu hình này được sử dụng nhiều trong thực tế, bởi vì đáp ứng được nhu cầu phát triển các dịch vụ viễn thông trên một vùng địa lý rộng lớn không chỉ bao gồm một quốc gia mà nhiều quốc gia.



Hình 3. 15- Cấu hình đa vòng

Kết nối hai ADM của hai vòng khác nhau với nhau được thực hiện qua các luồng nhánh PDH đối với các vòng có dung lượng thấp và trung bình. Nếu các vòng có dung lượng cao, chẳng hạn ghép theo bước sóng, có thể kết nối qua luồng nhánh STM-1e. Mạng đa vòng có khả năng tự phục hồi trong trường hợp trên mỗi vòng cấp bị đứt tại một điểm bất kỳ hoặc hỏng một nút, trừ nút kết nối hai vòng.

3.4. KHÁI NIỆM DUY TRÌ MẠNG

3.4.1. Khái niệm

Duy trì mạng là áp dụng các biện pháp kỹ thuật để đảm bảo cho mạng hoạt động thông suốt 24/24 mà vẫn giữ vững được các chỉ tiêu chất lượng của tín hiệu và các dịch vụ.

3.4.2. Các biện pháp

(1) Độ thông suốt

Để đảm bảo truyền dẫn thông suốt trong mọi điều kiện, trong mọi thời gian, kể cả trong giờ cao điểm phải áp dụng các biện pháp sau đây:

- Phải cung cấp số lượng kênh truyền dẫn để không gây tắc nghẽn vượt quá chỉ tiêu cho phép.
- Sử dụng bảo vệ đường đối với mạng đường thẳng bằng cách thiết lập đường bảo vệ riêng.
- Sử dụng bảo vệ đường, bảo vệ tuyến cho mạng vòng hai sợi đơn hướng.
- Sử dụng bảo vệ đường cho mạng vòng hai sợi, hai hướng.
- Sử dụng bảo vệ đường, bảo vệ chằng cho mạng vòng 4 sợi, hai hướng.
- Bảo dưỡng, kiểm tra định kỳ và đột xuất

Bảo dưỡng và kiểm tra định kỳ nhằm phòng ngừa hỏng hóc. Bảo dưỡng và kiểm tra đột xuất để khắc phục hỏng hóc đột xuất.

(2) Đảm bảo các chỉ tiêu chất lượng

- Chỉ tiêu chất lượng về thời gian chuyển mạch bảo vệ.
- Chỉ tiêu chất lượng về thời gian khắc phục sự cố.
- Chỉ tiêu chất lượng về lỗi bit (BER).
- Chỉ tiêu chất lượng về rung pha, trôi và trượt.
- Chỉ tiêu chất lượng về suy hao, xuyên âm, tạp âm và nhiễu.

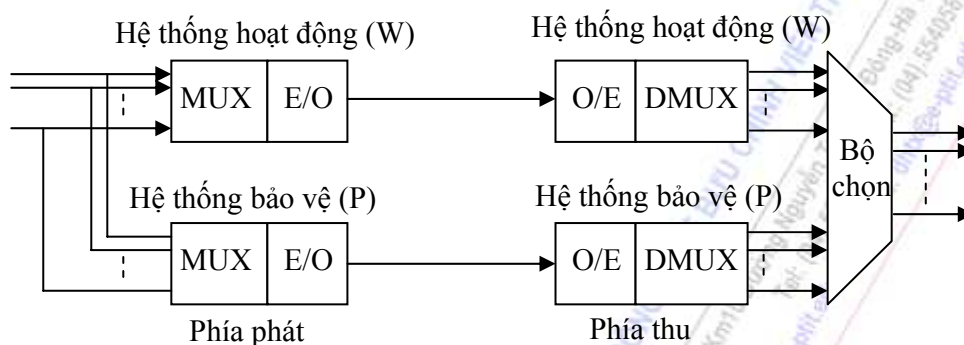
Các chỉ tiêu chất lượng do ngành hoặc ITU-U quy định.

3.5. CÁC CƠ CHẾ BẢO VỆ

3.5.1. Bảo vệ 1+1

Mô hình bảo vệ 1+1 như hình 3.16.

Trong đó, tín hiệu được truyền liên tục trên cả hệ thống hoạt động và hệ thống bảo vệ. Bộ chọn tại máy thu kiểm tra chất lượng tín hiệu thu được của cả hai hệ thống bằng cách đo BER và lựa chọn tín hiệu của đường truyền nào có chất lượng cao hơn.



Hình 3.16- Mô hình bảo vệ 1 + 1

3.5.2. Bảo vệ 1:1

Cơ chế bảo vệ 1:1 là trường hợp riêng của bảo vệ 1:N khi $N=1$. Bảo vệ 1:1 có đặc điểm là ở trạng thái bình thường, tín hiệu chỉ truyền trên hệ thống hoạt động. Nếu hệ thống hoạt động bị đứt sợi quang thì chuyển mạch hoạt động để chuyển tín hiệu sang hệ thống bảo vệ. Kiểu bảo vệ này có thể trở lại hoặc không trở lại và là loại bảo vệ phục hồi hoàn toàn các dịch vụ trên hệ thống có sợi bị đứt.

3.5.3. Bảo vệ 1:N

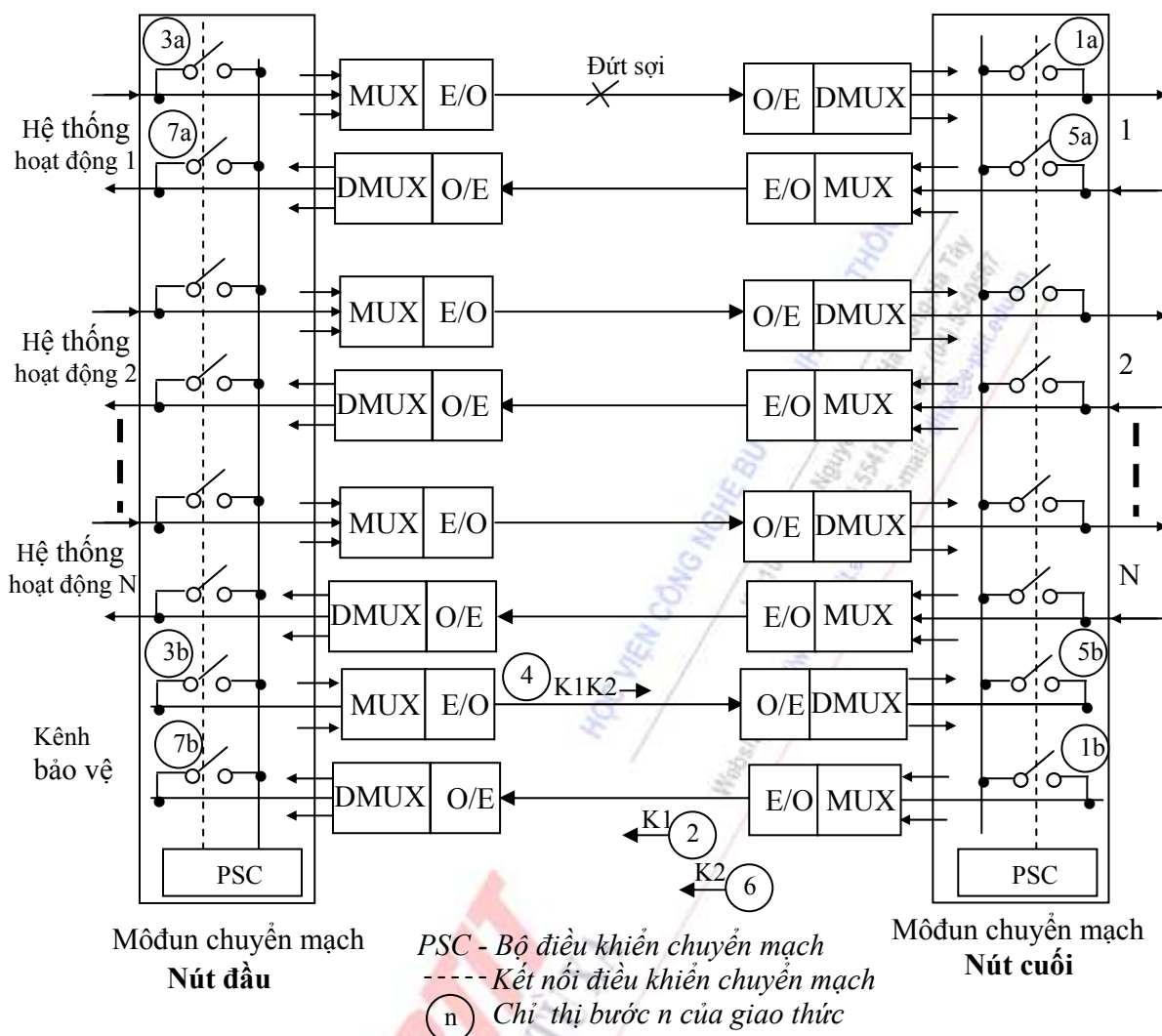
Mô hình cơ chế bảo vệ 1:N được thể hiện tại hình 3.17.

Trong cơ chế bảo vệ 1:N, các hệ thống hoạt động và hệ thống bảo vệ đặt trong cùng một đường vật lý. Sơ đồ gồm có các môđun chuyển mạch bảo vệ có cấu trúc giống nhau được lắp đặt tại phía phát và cả ở phía thu, bus 1:N và bộ điều khiển chuyển mạch bảo vệ (PSC). Các môđun chuyển mạch bảo vệ được đặt trong giá thiết bị ghép để giảm bớt chiều dài cáp đồng trục kết nối giữa chúng.

Ở trạng thái bình thường, tín hiệu được truyền trên các hệ thống hoạt động. Phía thu giám sát tín hiệu dựa vào mẫu khung, mã đường, BER. Nếu BER hoặc chệch khung (OOF) trong hệ thống hoạt động vượt ngưỡng cho phép, hoặc mất tín hiệu thu (LOS) trên hệ thống hoạt động thì nút đầu và nút cuối trao đổi thông tin điều khiển để cùng chuyển mạch đưa tín hiệu trên hệ thống hoạt động kém chất lượng hoặc có sự cố sang hệ thống bảo vệ. Trong trường hợp có nhiều hệ thống hoạt động có sự cố thì chỉ hệ thống có ưu tiên cao nhất được sử dụng hệ thống bảo vệ. Sau khi sửa chữa hỏng hóc trong hệ thống hoạt động thì tín hiệu trên hệ thống bảo vệ được chuyển trở lại cho hệ thống hoạt động này.

Mạng đường thẳng bảo vệ 1:N chỉ có hiệu quả khi mất tín hiệu trên hệ thống hoạt động hoặc chỉ đứt sợi trên hệ thống hoạt động. Khi cáp bị đứt thì toàn bộ mạng ngừng hoạt động. Trong

mạng đường thẳng chuyển mạch bảo vệ 1:N, môđun chuyển mạch tại nút đầu và nút cuối và cơ cấu chuyển mạch hoạt động theo giao thức APS khi sử dụng byte K1 và byte K2.



Hình 3.17- Hoạt động của giao thức APS trong bảo vệ 1:N

Sau đây mô tả giao thức hoạt động của K1 và K2 giữa hai nút khi đứt sợi trên hệ thống hoạt động thứ nhất.

Bước 1:

Sợi của hệ thống hoạt động thứ nhất bị đứt, nút cuối của kênh hoạt động nhận được yêu cầu chuyển mạch nên đóng chuyển mạch đầu ra nút cuối của nó (1a) và chuyển mạch đầu vào nút cuối của hệ thống bảo vệ (1b). Nút cuối của hệ thống hoạt động thứ nhất cài đặt yêu cầu chuyển mạch trong byte K1, thông qua 2 chuyển mạch đã đóng và bus 1:N gửi tới nút cuối của hệ thống bảo vệ.

Bước 2:

Nút cuối hệ thống bảo vệ ghép byte K1, gửi byte này đến nút đầu thông qua hệ thống bảo vệ.

Bước 3:

Nút đầu hệ thống bảo vệ kiểm tra và đánh giá byte K1. Khi biết được yêu cầu của hệ thống hoạt động thứ nhất, nút cuối của hệ thống bảo vệ bắc cầu tới hệ thống hoạt động thứ nhất (thông qua đóng các chuyển mạch 3a và 3b).

Bước 4:

Nút đầu hệ thống bảo vệ cài đặt yêu cầu chuyển mạch trong byte K1 và số thứ tự kênh (luồng nhánh) hoạt động trong byte K2, sau đó gửi ngược trở lại cả hai byte này cho nút cuối của nó để đưa ra yêu cầu sử dụng hệ thống bảo vệ.

Bước 5:

Nút cuối hệ thống bảo vệ xử lý byte K1 và byte K2 và thiết lập cầu tới hệ thống hoạt động thứ nhất (5a và 5b đóng). Hoạt động này chỉ mới hoàn thành chuyển mạch một hướng từ trái qua phải.

Bước 6:

Khi nút cuối hệ thống bảo vệ đã bắc cầu tới hệ thống hoạt động thứ nhất nó cài đặt số thứ tự của kênh hoạt động đang sử dụng hệ thống bảo vệ trong byte K2 và sau đó gửi byte K2 qua hệ thống bảo vệ tới nút đầu của nó.

Bước 7:

Tại nút đầu hệ thống bảo vệ, khi số thứ tự kênh trong byte K2 thu được phù hợp với số thứ tự kênh yêu cầu chuyển mạch thì kênh đó được lựa chọn cho chuyển mạch và nút đầu thực hiện bắc cầu tới hệ thống hoạt động thứ nhất (7a và 7b đóng). Vì vậy đã hoàn thành chuyển mạch hai hướng.

Chú ý rằng, các byte K1 và K2 thường được truyền trên hệ thống bảo vệ. Thời gian phục hồi bao gồm thời gian xử lý các byte K1 và K2 và thời gian chuyển mạch của phần tử chuyển mạch. Tiêu chuẩn thời gian phục hồi nhỏ hơn hoặc bằng 50 ms.

Khi xảy ra sự cố trên hệ thống hoạt động, thời gian phục hồi mạng T_{ph} tính theo biểu thức sau đây:

$$T_{ph}(\mu s) = T_{cd} + T_{xl} \times 3 + T_{cm} \quad (3.1)$$

Trong đó T_{xl} là thời gian xử lý byte K1 hoặc byte K2 tại mỗi nút. Giả thiết rằng mỗi nút nhận dạng byte K1 hoặc K2 trong 3 khung liên tiếp và chiếm thời gian một khung là 125 μs để xử lý byte K1 hoặc byte K2. Vì vậy thời gian để xử lý và nhận dạng byte K1 hoặc K2 trước khi chuyển mạch là:

$$T_{xl} = 125\mu s \times 3 \times 5 = 1,875 \text{ ms} \quad (3.2)$$

Thời gian cài đặt byte K1 hoặc K2 giả thiết bằng thời gian một khung 125 μs . Do đó thời gian cài đặt toàn bộ là:

$$T_{cd} = 125\mu s \times 4 = 600 \mu s \quad (3.3)$$

T_{cm} là thời gian chuyển mạch của tất cả các phần tử chuyển mạch tham gia vào quá trình hoạt động chuyển mạch bảo vệ. Trong hình 3.17 có 4 cặp phần tử chuyển mạch tham gia vào quá trình hoạt động chuyển mạch. T_{cm} trở thành một yếu tố quyết định khi xác định chỉ tiêu của APS. Tuy nhiên trong thực tế tổng thời gian từ lúc xảy ra sự cố cho đến khi hoàn thành chuyển mạch bảo vệ thường nhỏ hơn chỉ tiêu 50 ms.

3.5.4. Các đặc điểm của chuyển mạch bảo vệ

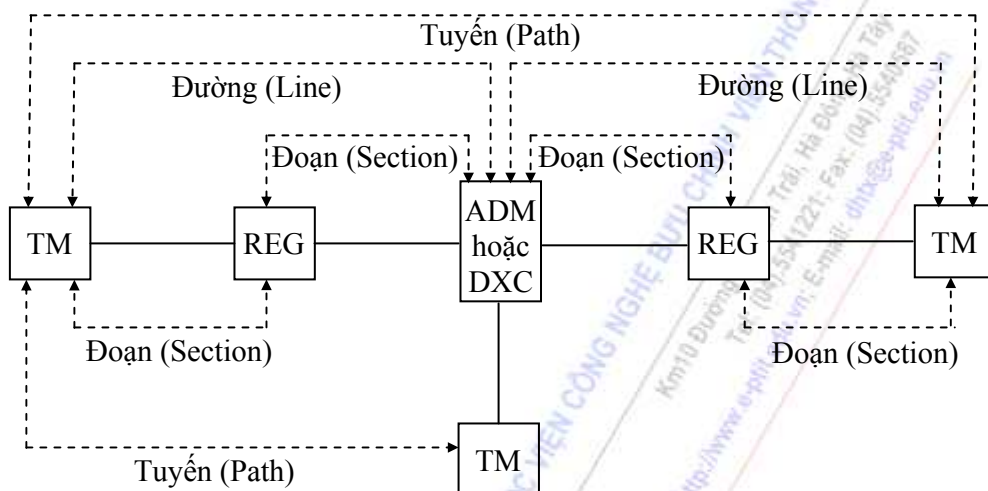
3.5.4.1. Chuyển mạch bảo vệ có trở về và không trở về

Cơ chế chuyển mạch bảo vệ trở về có đặc điểm là khi khắc phục xong sự cố trên hệ thống hoạt động thì tín hiệu được chuyển trở lại cho hệ thống ấy. Thí dụ như trường hợp bảo vệ 1:N đã

phân tích trên đây. Còn loại không trở về thì tín hiệu vẫn tiếp tục truyền trên hệ thống bảo vệ ngay cả khi sự cố trên hệ thống hoạt động đã được khắc phục.

3.5.4.2. Bảo vệ tuyến, bảo vệ đường và bảo vệ chặng

Để hiểu rõ các loại bảo vệ này, cần xem xét quy định về tuyến, đường và chặng trong một mạng thông tin được thể hiện tại hình 3.18.



Hình 3.18- Quy định đoạn, đường và tuyến trong mạng truyền dẫn SDH

Ngoài các quy định trên đây về đoạn, đường và tuyến còn có một quy định về chặng (Span). Khái niệm chặng không trùng với khái niệm đường. Bởi vì đường được tính từ nút hình thành tín hiệu STM-N đến nút kết cuối tín hiệu STM-N này và có thể đi qua nhiều nút. Còn chặng được hình thành giữa hai nút kế tiếp nhau (trừ nút lặp) và gồm các tuyến truyền dẫn ngược hướng nhau.

Từ hình 3.16 rút ra các khái niệm sau đây:

- Bảo vệ tuyến là bảo vệ tín hiệu VC-n truyền từ nút truy nhập đến nút kết cuối VC-n ấy trong cấu hình mạng hở và mạng vòng. Bảo vệ tuyến sử dụng phương pháp lựa chọn tuyến.

- Bảo vệ đường là bảo vệ tín hiệu STM-N từ điểm truy nhập đến điểm kết cuối tín hiệu ấy. Bảo vệ đường sử dụng đầu vòng tín hiệu STM-N. Bảo vệ chặng sử dụng đầu chéo tín hiệu STM-N.

3.6. BẢO VỆ TRONG MẠNG VÒNG

3.6.1. Ưu điểm của việc sử dụng mạng vòng tự phục hồi

(1) Về phương diện chuyển mạch bảo vệ tự động

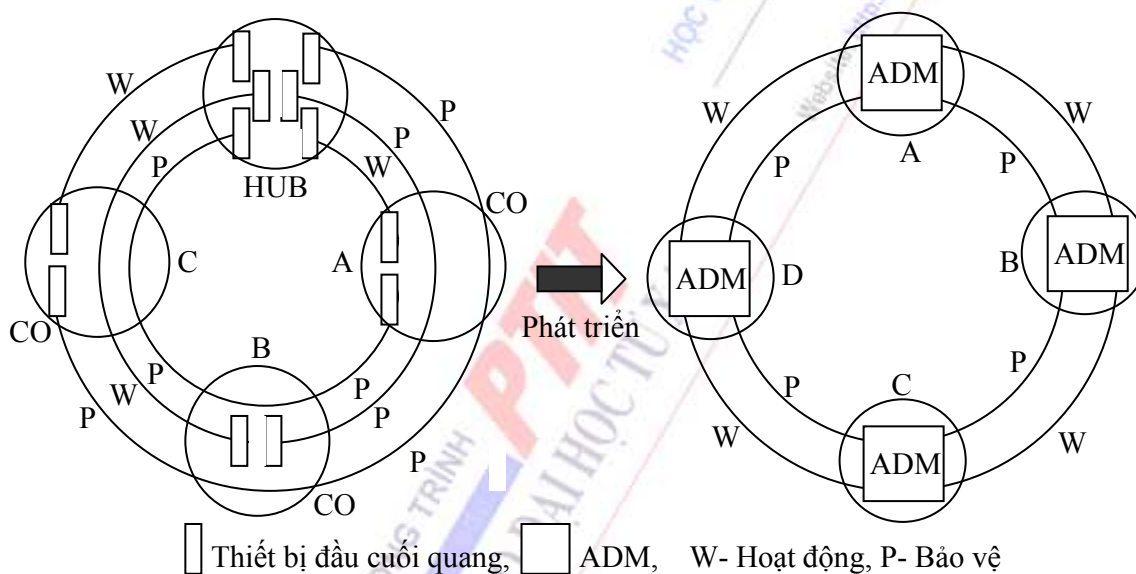
Chuyển mạch bảo vệ tự động (APS) là kỹ thuật phục hồi được sử dụng cho mạng thông tin quang. Cấu trúc giám sát khi sử dụng APS là cấu trúc giám sát thông thường.

APS định tuyến lại tín hiệu từ hệ thống hoạt động sang hệ thống bảo vệ khi hệ thống hoạt động có sự cố. APS nhằm hai mục tiêu cơ bản: cung cấp phương pháp truyền tải dịch vụ của hệ thống tạm ngừng hoạt động khi lắp đặt thiết bị mới hoặc bảo dưỡng hệ thống và cung cấp khả năng phục hồi hệ thống trong trường hợp có sự cố không mong muốn, chẳng hạn như đứt cáp hay

hỏng nút. APS là kỹ thuật phục hồi hệ thống đơn giản nhất và nhanh nhất. Cơ cấu APS 1:N có thể phục hồi mạng điểm nối điểm khi hệ thống hoạt động có sự cố và không có tác dụng khi đứt cáp trong mạng này, bởi vì sợi bảo vệ và sợi hoạt động cùng đặt chung trong một cáp. Cơ cấu bảo vệ 1:N trở về (1:N/DP) có thể phục hồi một phần dịch vụ của sợi bị đứt. Cơ cấu bảo vệ 1:1/DP hoặc 1+1/DP có thể phục hồi đầy đủ các dịch vụ của sợi bị đứt, vì nó liên quan đến bảo vệ hoàn toàn. Các cơ cấu APS 1+1, 1:1 sử dụng cho các mạng đường thẳng và cả mạng vòng. Vì vậy cần phân biệt APS với kỹ thuật chuyển mạch thông thường hoặc chuyển mạch bảo vệ thông minh. Dưới đây trình bày chi tiết về bảo vệ đối với mạng vòng.

(2) Về phương diện kinh tế

Mạng viễn thông hiện nay của nhiều nước, trong đó có Việt Nam đang sử dụng công nghệ sợi quang và sử dụng chuyển mạch bảo vệ tự động (APS) để bảo vệ mạng khi cáp bị đứt hoặc hỏng nút. Như chúng ta đã biết, mạng vòng tập hợp các nút tạo thành một vòng kín, trong đó mỗi cặp nút được kết nối với nhau qua 2 hoặc 4 sợi quang. Mạng vòng tự phục hồi là mạng vòng cung cấp độ rộng băng tần và thiết bị mạng dự phòng để có thể phục hồi mạng khi mạng có sự cố. Thiết bị ghép kênh sử dụng trong mạng vòng là ADM có chức năng tách và ghép các kênh tại chỗ và nối thẳng các kênh chuyển tiếp. Hình 3.19 đưa ra một thí dụ mạng hub có một nút chính và 3 nút trung tâm (CO) chịu sự chi phối của nút chính (hub).



Hình 3.19- Mạng hub phát triển thành mạng vòng

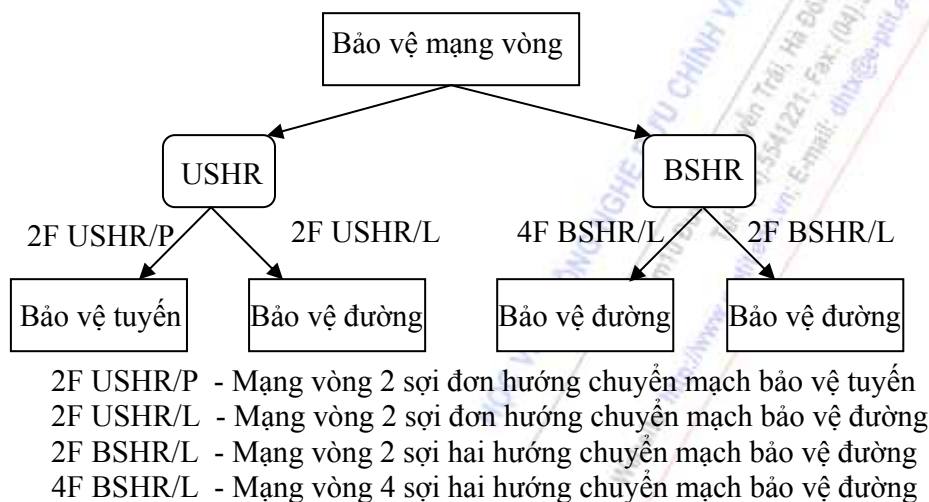
Kết nối giữa các CO và hub được thực hiện qua sợi quang điểm nối điểm. Các bộ ghép đầu cuối trong mạng hub có thể phát triển thành các ADM chỉ khi các ADM này hoạt động tại tốc độ bit cao. Bởi vì chúng dùng chung cho cả thiết bị quang và thiết bị ghép kênh số.

Từ hình 3.19 thấy rằng trong mạng hub sử dụng cơ cấu bảo vệ 1:1/DP. Cơ cấu này cần tới 12 thiết bị đầu cuối quang, sử dụng 6 sợi quang. Trong khi đó mạng vòng chỉ cần 2 sợi quang. Theo các nhà cung cấp thiết bị cho biết giá thành của một thiết bị đầu cuối quang bằng 80% giá thành một ADM khi tốc độ bit đường truyền của hai mạng như nhau. Như vậy là mạng vòng tiết kiệm được 58% tổng kinh phí về thiết bị. Nếu sử dụng cáp cùng loại thì mạng vòng tiết kiệm được 2/3 tổng kinh phí về cáp. Về phương diện bảo vệ, mạng hub sẽ bị mất thông tin giữa các nút khi cáp bị đứt tại một điểm bất kỳ. Tóm lại mạng vòng ưu việt hơn mạng hub.

Các trường hợp bảo vệ mạng vòng được tóm tắt trong hình 3.20.

Trong mạng vòng hai sợi đơn hướng chuyển mạch bảo vệ tuyến sử dụng phương pháp lựa chọn tuyến. Trong mạng vòng hai sợi đơn hướng chuyển mạch bảo vệ đường sử dụng kỹ thuật đấu vòng. Trong mạng vòng 2 sợi hai hướng chuyển mạch bảo vệ đường sử dụng kỹ thuật đấu vòng. Trong mạng vòng 4 sợi hai hướng chuyển mạch bảo vệ đường sử dụng phương pháp đấu vòng và phương pháp bảo vệ chằng bằng cách đấu chéo tín hiệu từ 2 sợi quang hoạt động sang 2 sợi quang bảo vệ.

Mạng vòng hai sợi hai hướng không có chuyển mạch bảo vệ tuyến.



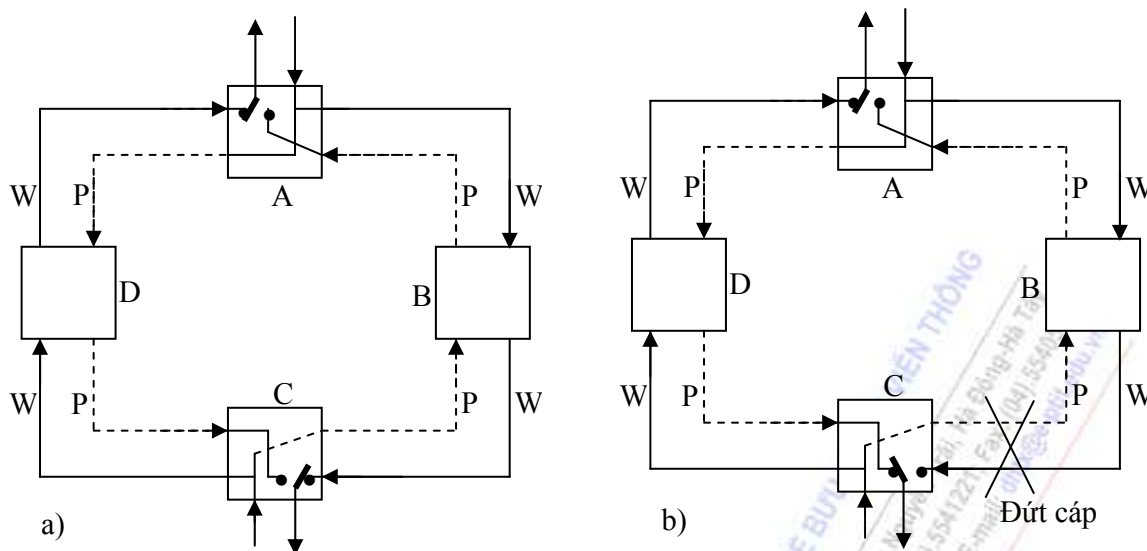
Hình 3.20- Các trường hợp bảo vệ mạng vòng

3.6.2. Mạng vòng 2 sợi đơn hướng chuyển mạch bảo vệ tuyến

Sơ đồ mạng vòng 2 sợi đơn hướng chuyển mạch bảo vệ tuyến (2F USHR/P) như hình 3.21. 2F USHR/P là một cơ cấu mạng vòng ở trạng thái bình thường, nhưng khi đứt cáp tại một điểm nào đó sẽ hoạt động theo kiểu mạng đường thẳng. Nghĩa là trong trạng thái đứt cáp thì sợi hoạt động và sợi bảo vệ đều đi chung trong một cáp.

Hình 3.21a là hoạt động của mạng vòng hai sợi đơn hướng với giả thiết là nút A và nút C đang liên lạc với nhau. Ở trạng thái bình thường, tín hiệu truyền đồng thời trên cả sợi hoạt động (W) và sợi bảo vệ (P). Tín hiệu phát và tín hiệu thu của một nút ADM truyền trên hai sợi khác nhau và cùng hướng với nhau, trong hình là cùng hướng kim đồng hồ. Tại phía thu có chuyển mạch bảo vệ và chuyển mạch tiếp xúc với sợi hoạt động W.

Hình 3.21b mô tả trạng thái cáp bị đứt trên đoạn BC. Khi cáp đứt, tại đầu vào nút C mất tín hiệu, tức là có cảnh báo LOS. Ngay sau đó, chuyển mạch tại C hoạt động và chuyển sang tiếp xúc với sợi P bên trái. Chuyển mạch trạng bị cho tất cả các tín hiệu lớp tuyến nên gọi là chuyển mạch bảo vệ tuyến.



Hình 3.21- Chuyển mạch bảo vệ trong 2F USHR/P

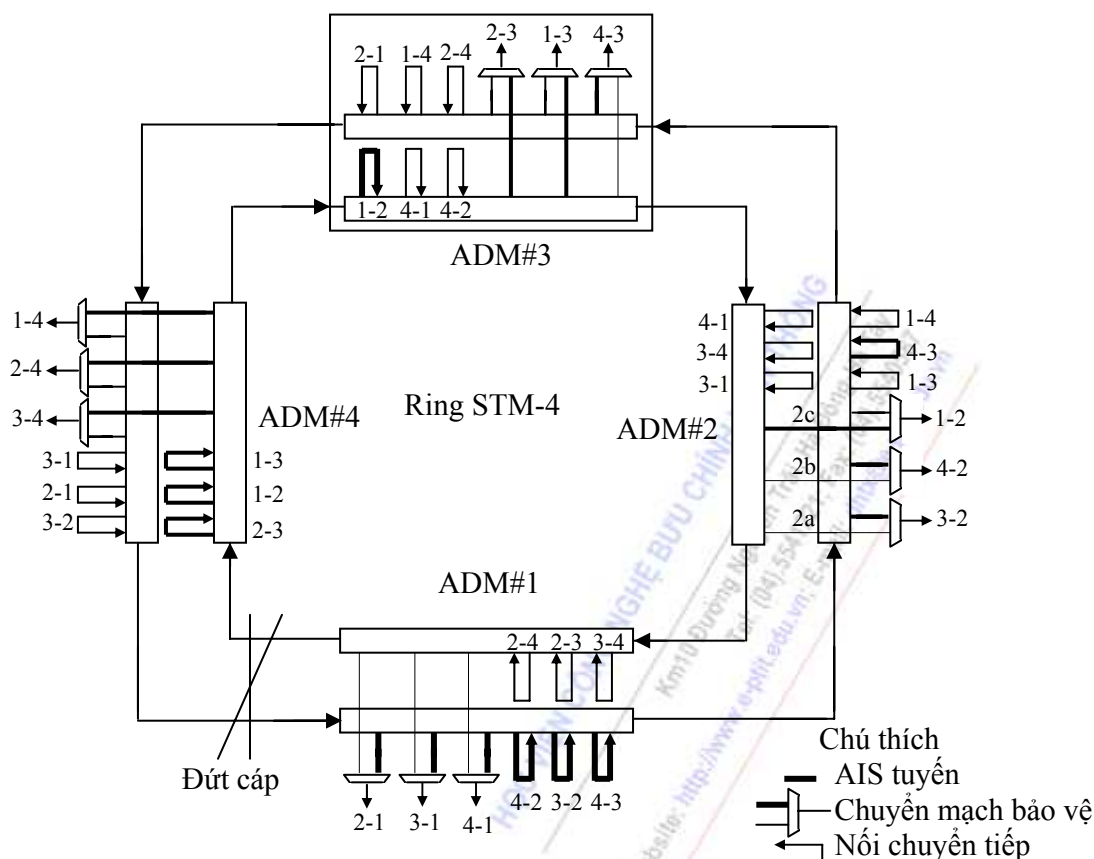
2F USHR hoạt động chuyển mạch trong các trường hợp sau đây:

- (1) Phát hiện LOS hoặc AIS đường kích hoạt cài đặt AIS tuyến trong tất cả các tuyến của luồng xuống.
- (2) Phát hiện AIS tuyến trên một hoặc hai luồng nhánh sẽ khởi động chuyển mạch bảo vệ của các luồng khác.

Chú ý rằng trong cơ chế điều khiển này, chuyển mạch bảo vệ có thể trở về hoặc không trở về.

Hình 3.22 là thí dụ để minh họa hoạt động của 2F USHR/P khi cáp bị đứt. Để cho đơn giản, giả thiết dung lượng của mạng vòng bằng 622,08 Mbit/s và có bốn ADM để xen- rẽ tín hiệu VC-4.

Mỗi ADM liên lạc với tất cả các ADM khác qua kênh STM-1. Chữ số trong hình 3.22 chỉ rõ kết nối giữa các ADM. Thí dụ 2-1 có nghĩa là ADM #2 liên lạc với ADM#1. Giả thiết như vậy nhằm làm đơn giản việc mô tả hoạt động của mạng vòng, không gây ảnh hưởng gì đến sơ đồ chuyển mạch bảo vệ.



Hình 3.22- Một thí dụ về hoạt động của 2F USHR/P

Ở trạng thái bình thường, tín hiệu STM-4 truyền trên các vòng theo hướng kim đồng hồ và cả hướng ngược chiều kim đồng hồ. Khi 2 sợi giữa nút 1 và nút 4 bị đứt, máy thu tại nút 1 phát hiện LOS và đưa ra cảnh báo đỏ. Vì cơ chế điều khiển gắn vào cả hai hướng nên trong thảo luận sau đây của vòng ngược hướng kim đồng hồ cũng áp dụng cho vòng cùng hướng kim đồng hồ. Sau khi nút 1 xác nhận LOS hoặc phát hiện AIS đường, nó xen AIS tuyến vào tất cả các VC-4. Tại giao diện STM-1 của nút 1 trạng thái của tín hiệu nhánh được kiểm tra. Việc phát hiện AIS tuyến thuộc một trong 2 tín hiệu nhánh STM-1 đã kích hoạt chuyển mạch bảo vệ luồng nhánh và cho phép bộ chọn lựa chọn tín hiệu nhánh tin cậy hơn. Vì nút 1 ở gần điểm đứt cáp nên tất cả các giao diện STM-1 của nút 1 thực hiện chuyển mạch bảo vệ. Đầu ra nút 1 trên vòng ngược chiều kim đồng hồ có AIS tuyến trong tất cả các VC-4 của nó, trừ các VC-4 được bổ sung tại nút này.

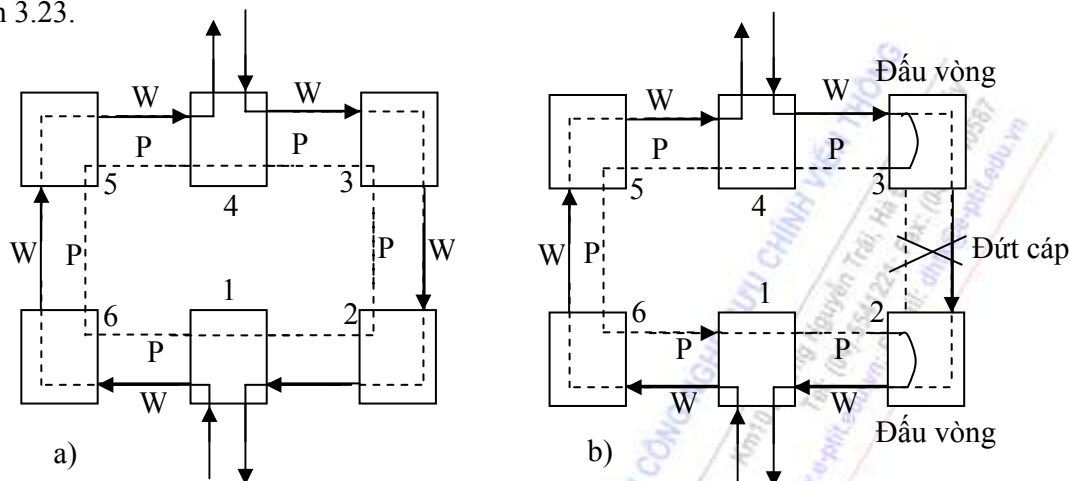
Tại nút 2, bộ ghép tốc độ bit cao không phát hiện được bất kỳ cảnh báo nào, vì khung SDH không bao giờ bị gián đoạn. Sau khi rẽ kênh, các giao diện STM-1 2a và 2b của nút 2 phát hiện AIS tuyến và thực hiện chuyển mạch bảo vệ. Giao diện 2c tương ứng với kết nối giữa nút 1 và nút 2 không bị ảnh hưởng của đứt cáp nên không yêu cầu chuyển mạch bảo vệ. Đối với các kênh nối chuyển tiếp qua nút 2, chỉ có kênh 4-3 (kết nối giữa nút 4 và nút 3) mang AIS tuyến. Các kênh 1-3 và 1-4 bắt nguồn từ nút 1 nên đều truyền tải số liệu tin cậy.

Áp dụng thuật toán như trên cho nút 3 thấy rằng chỉ có kênh 4-3 yêu cầu chuyển mạch bảo vệ. Hơn nữa, ba kênh nối chuyển tiếp (2-1, 1-4, 2-4) đều mang tín hiệu tin cậy. Đối với nút 4, không có một giao diện STM-1 nào yêu cầu chuyển mạch bảo vệ. Các ADM trên vòng cùng chiều kim đồng hồ hoạt động hoàn toàn giống như các ADM trên vòng ngược chiều kim đồng hồ. Vì 2F USHR/P là một dạng của chuyển mạch kênh và kích hoạt chuyển mạch khi có AIS tuyến nên

không yêu cầu giao thức APS (có nghĩa không cần hoạt động của K1 và K2). Kết quả là cấu trúc 2F USHR/P độc lập hoàn toàn với quá trình phát triển và tiêu chuẩn hoá giao thức APS.

3.6.3. Mạng vòng 2 sợi đơn hướng chuyển mạch bảo vệ đường

Sơ đồ hoạt động của mạng vòng 2 sợi đơn hướng chuyển mạch bảo vệ đường 2F USHR/L như hình 3.23.



Hình 3.23- Chuyển mạch bảo vệ trong 2F USHR/L

Xét một mạng vòng có 6 ADM, ký hiệu từ 1 đến 6 và giả thiết ADM#1 và ADM#4 đang liên lạc với nhau.

Ở trạng thái bình thường (hình 3.23a), tín hiệu phát và tín hiệu thu của mỗi ADM được truyền trên hai sợi hoạt động (W) cùng hướng với nhau (trong hình vẽ là theo hướng kim đồng hồ). Tuy nhiên, trên mỗi sợi W, tín hiệu phát của trạm này và tín hiệu thu của trạm khác cùng truyền đồng thời. Do đó dung lượng của mỗi ADM sẽ bị hạn chế.

Khi cáp bị đứt tại một điểm bất kỳ, thí dụ trên đoạn giữa ADM #2 và ADM #3, thì hai ADM gần điểm bị đứt (ADM#2 và ADM#3) tiến hành chuyển mạch để đầu vòng tín hiệu đường trên sợi W bị đứt sang sợi bảo vệ (P) để duy trì liên lạc giữa các ADM (hình 3.23b).

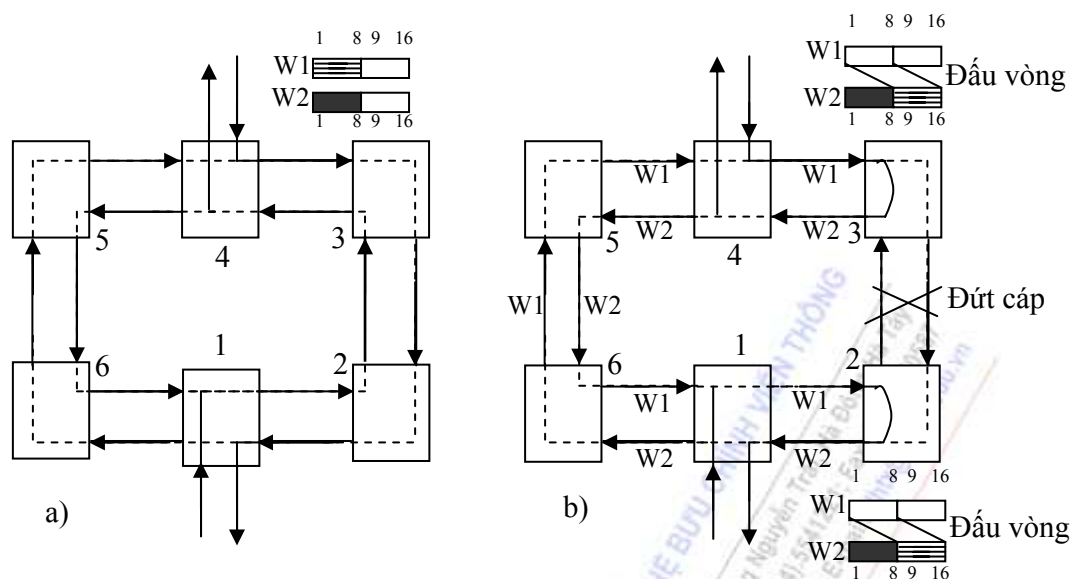
Sơ đồ đầu vòng tại hai nút khi sợi bị đứt nên phải áp dụng kỹ thuật chuyển mạch bảo vệ tự động (APS) có sự tham gia của byte K1 và byte K2. Hoạt động đầu vòng tín hiệu đường dựa vào thông tin chứa trong K1 và K2 chính là phương thức chuyển mạch bảo vệ đường.

3.6.4. Mạng vòng 2 sợi hai hướng chuyển mạch bảo vệ đường

Sơ đồ mạng vòng 2 sợi hai hướng chuyển mạch bảo vệ đường (2F BSHR/L) như hình 3.24.

Cấu trúc BSHR được thực hiện khi sử dụng 2 sợi quang. Tín hiệu phát và thu của một ADM truyền trên 2 sợi và ngược hướng nhau. Trong mỗi sợi, một nửa tổng số kênh được sử dụng cho hoạt động và nửa còn lại dành cho bảo vệ. Hình 3.24 áp dụng cho mạng vòng STM-16 (có 16 STM-1). Trên hình 3.24a ghi rõ đối với sợi W1 và cả sợi W2 có các STM-1#1 đến STM-1#8 dành cho hoạt động, STM-1#9 đến STM-1#16 sử dụng cho bảo vệ.

Hình 3.24b là trường hợp cáp bị đứt, thí dụ cáp đứt trên đoạn giữa ADM#2 và ADM#3. Lúc đó, hai ADM gần điểm bị đứt (ADM#2 và ADM#3) tiến hành đầu vòng để nối STM-1#1 trên sợi W1 sang STM-1#9 trên sợi W2, v.v., nối STM-1#8 trên sợi W1 sang STM-1#16 trên sợi W2.



Hình 3.24- Chuyển mạch bảo vệ trong 2F BSHR/L

Đầu vòng được thực hiện tại hai ADM, vì vậy phải có thông báo giữa hai nút này và phối hợp để chuyển mạch đồng thời. Muốn vậy các thông báo và tín hiệu điều khiển được truyền tải trong các byte K1 và K2.

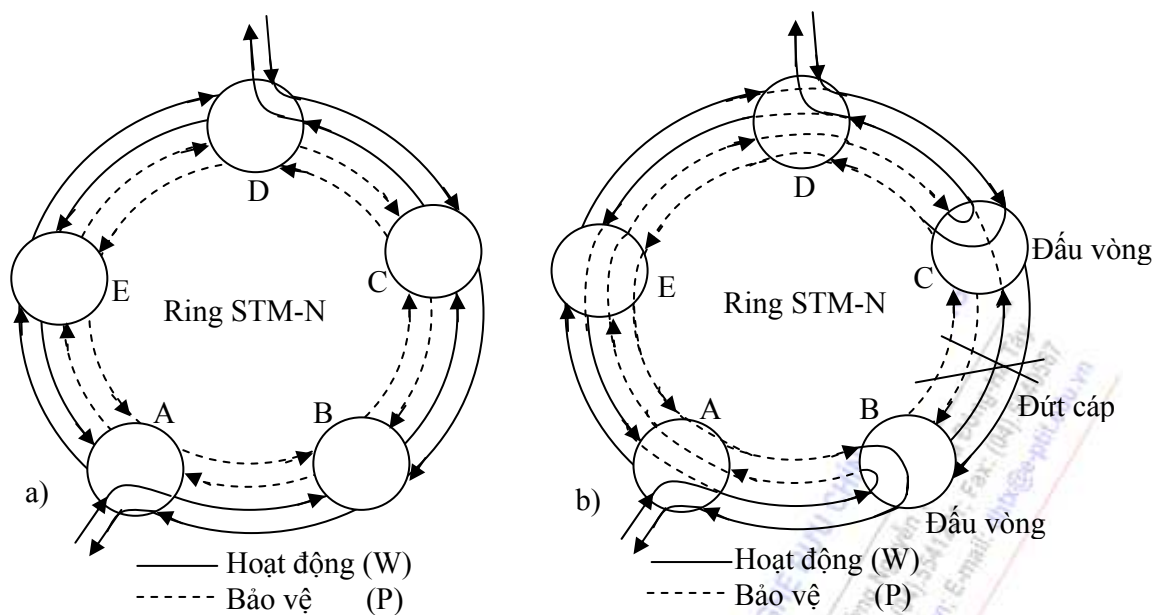
Cấu trúc 2F BSHR/L sử dụng để truyền tải tín hiệu STM-N, trong đó N là số chẵn, điển hình là STM-4 và STM-16. Tuy nhiên đây không phải là điều kiện bắt buộc. Nếu N là số lẻ sẽ có hai khả năng thực hiện. Hai khả năng trái ngược nhau về bảo vệ và sử dụng. Nếu tốc độ bit sử dụng (hoạt động) nhỏ hơn hoặc bằng 50% tốc độ bit của cả hệ thống thì áp dụng kỹ thuật đầu vòng như đã phân tích trên đây. Còn nếu lưu lượng sử dụng lớn hơn 50% lưu lượng của hệ thống thì khe thời gian sử dụng cuối cùng được bố trí để truyền tải dịch vụ ưu tiên thấp. Tất nhiên khi mạng có sự cố thì tín hiệu dịch vụ ưu tiên thấp này sẽ bị mất.

3.6.5. Mạng vòng 4 sợi hai hướng chuyển mạch bảo vệ đường

Sơ đồ mạng vòng 4 sợi hai hướng chuyển mạch bảo vệ đường (4F BSHR/L) như hình 3.25.

Hình 3.25a là mạng vòng 4 sợi chuyển mạch bảo vệ đường ở trạng thái bình thường. Mạng được cấu trúc từ 4 sợi quang, trong đó 2 sợi hoạt động và 2 sợi bảo vệ. Tín hiệu STM-N truyền trên hai sợi hoạt động ngược hướng với nhau. Vì đã có hai sợi bảo vệ nên ở trạng thái bình thường trên 2 sợi hoạt động sử dụng 100% tổng số kênh của hệ thống.

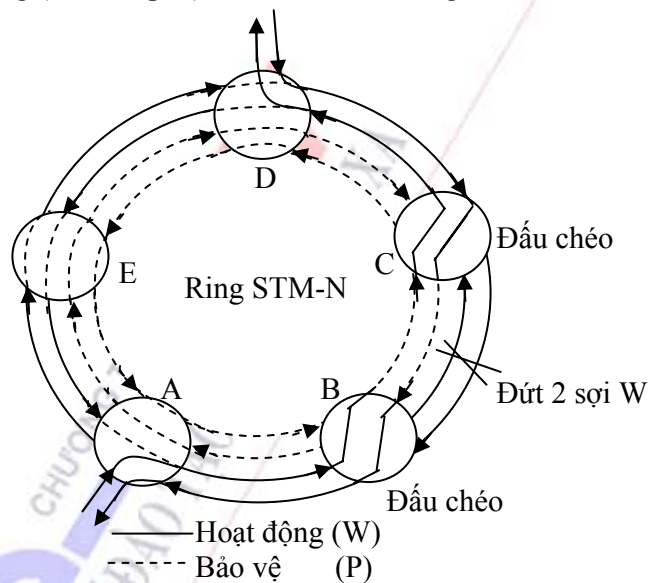
Hình 3.25b thể hiện trạng thái của mạng khi đứt cáp trên đoạn BC. Nguyên tắc chung là hai nút gần điểm bị đứt chuyển mạch để chuyển các luồng nhánh từ 2 sợi hoạt động bị đứt sang 2 sợi bảo vệ không bị đứt. Trong hình vẽ, nút B và nút C tiến hành chuyển mạch đầu vòng để tạo thành đường truyền liên tục giữa ADM#A và ADM#D.



Hình 3.25- Chuyển mạch bảo vệ trong 4F BSHR/L

Trong 4F BSHR/L, chuyển mạch bảo vệ được kích hoạt nhờ phát hiện thông báo cài đặt tự động trong byte K1 và K2.

Kỹ thuật đầu vòng trong 4F BSHR/L chỉ bảo vệ được lưu lượng khi cáp đứt và không có tác dụng bảo vệ khi hỏng nút. Muốn bảo vệ lưu lượng khi đứt 2 sợi hoạt động và hỏng nút cần sử dụng kỹ thuật bảo vệ chặng (bảo vệ span). Sơ đồ bảo vệ chặng được minh họa tại hình 3.26.



Hình 3.26- 4F BSHR bảo vệ chặng

Trong trường hợp 2 sợi hoạt động (W) bị đứt thì 2 ADM gần điểm bị đứt tiến hành chuyển mạch để đầu chéo lưu lượng từ 2 sợi W đã bị đứt sang 2 sợi bảo vệ để tránh điểm đứt. Trong trường hợp này chỉ sử dụng 2 sợi bảo vệ trong đoạn có 2 sợi W bị đứt. Khởi động chuyển mạch của 2 ADM tại hai đầu đoạn được thực hiện nhờ thông báo chuyển tải trong K1 và K2.

Từ việc phân tích chuyển mạch bảo vệ trong mạng vòng 2 sợi hai hướng cũng như mạng vòng 4 sợi hai hướng thấy rằng vai trò của các byte K1 và K2 rất quan trọng. Vì vậy sau đây thảo luận về quá trình vận hành của các byte K1 và K2.

3.6.6. So sánh các mạng vòng bảo vệ

3.6.6.1. Thời gian phục hồi

(1) Mạng vòng 2 sợi đơn hướng chuyển mạch bảo vệ tuyến

Mạng này không cần thời gian xử lý K1 và K2 tại các nút nên thời gian phục hồi nhanh nhất. Thời gian phục hồi được xác định từ thời điểm xảy ra sự cố đến thời điểm hoàn thành chuyển mạch của phần tử chuyển mạch. Thời gian kể từ thời điểm xảy ra sự cố đến thời điểm bắt đầu chuyển mạch gọi là thời gian khởi động chuyển mạch. Có hai tiêu chuẩn khởi động chuyển mạch bảo vệ, đó là mất tín hiệu và suy giảm chất lượng tín hiệu. Mất tín hiệu là sự cố "cứng" gây ra do mất tín hiệu (LOS), mất khung (LOF), BER vượt quá 10^{-3} . Còn suy giảm tín hiệu là sự cố "mềm" gây ra bởi BER vượt quá ngưỡng cài đặt nằm trong phạm vi 10^{-5} đến 10^{-9} . Mất tín hiệu thường được ưu tiên chuyển mạch bảo vệ hơn suy giảm chất lượng tín hiệu. Thời gian phát hiện BER của hệ thống STM-N là tổng cộng của thời gian phát hiện tổng lẻ khi kiểm tra các BIP-24 (3 byte B2) của tín hiệu STM-N trong một chu kỳ thời gian phát hiện cực đại. Chu kỳ thời gian phát hiện cực đại là hàm của ngưỡng BER. Bảng 3.1 chỉ rõ mối liên quan giữa BER và số lượng vi phạm BIP-24 dựa vào yêu cầu thời gian phát hiện cực đại.

Bảng 3.1 - Mối liên hệ giữa BER và số vi phạm BIP-24 của STM-N

BER	Thời gian phát hiện cực đại	Số lượng vi phạm BIP-24
$\geq 10^{-3}$	10 ms	$1002 \times N$
10^{-4}	100 ms	$1476 \times N$
10^{-5}	1s	$1530 \times N$
10^{-6}	10s	$1536 \times N$
10^{-7}	100s	$1536 \times N$
10^{-8}	1000s	$1536 \times N$
10^{-9}	10.000s	$1536 \times N$

Thí dụ 1, nếu ngưỡng BER bằng 10^{-6} và số lượng vi phạm BIP-24 được phát hiện trong chu kỳ 10s đối với tín hiệu STM-4 là 6300 thì hệ thống này lâm vào tình trạng giảm chất lượng. Bởi vì số vi phạm này lớn hơn 6144 (1575×4). Như vậy, nếu tình trạng suy giảm chất lượng có $BER = 10^{-6}$ kéo dài thì thời gian phục hồi bằng 10 s cộng với thời gian chuyển mạch. Sau khi hoàn thành chuyển mạch thì tín hiệu trên hệ thống hoạt động mới được chuyển sang hệ thống bảo vệ.

Thí dụ 2, nếu $BER = 10^{-3}$ và số lượng vi phạm BIP-24 được phát hiện trong chu kỳ 10 ms đối với tín hiệu STM-1 là 1600 thì hệ thống được xem như mất tín hiệu. Trường hợp này có thời gian phục hồi bằng 10 ms cộng với thời gian chuyển mạch.

Tóm lại đối với mạng vòng 2 sợi đơn hướng chuyển mạch bảo vệ tuyến thì thời gian chuyển mạch bảo vệ tối đa kể từ khi phát hiện mất tín hiệu cho đến khi hoàn thành chuyển mạch bảo vệ nhỏ hơn tiêu chuẩn 50 ms.

(2) Mạng vòng 2 hoặc 4 sợi hai hướng chuyển mạch bảo vệ đường

Đối với mạng vòng 2 hoặc 4 sợi chuyển mạch bảo vệ đường khi đứt cáp chỉ có hai nút gần điểm bị đứt tiến hành đầu vòng. Vì vậy đường truyền byte K1 và K2 giữa hai nút này được xem như là một mạng đa điểm. Vì vậy việc chuyển tiếp báo hiệu K1 và K2 qua các ADM sẽ gây trở ngại đáng kể và là thành phần cần quan tâm khi tính thời gian phục hồi của mạng vòng chuyển mạch

bảo vệ đường. Các ADM phải có khả năng đọc và chuyển tiếp các byte K1 và K2. Như đã trình bày trên đây, thời gian xử lý byte K1 hoặc K2 bằng thời gian một khung 125 μ s. Ngoài ra, tại mỗi ADM byte K1 hoặc K2 được kết cuối và tái tạo để chuyển tới ADM tiếp theo. Do đó thời gian trễ tối thiểu bằng 2 khung 125 μ s. Như vậy là thời gian xử lý và thời gian trễ của byte K1 hoặc K2 tại một ADM là 3 khung.

Giả thiết trong mạng vòng có tối đa 16 ADM thì trễ báo hiệu K1 và K2 là:

$$T_{\text{trễ}} = (16 - 2) \text{ nút} \times 3 \text{ khung} \times 125 \mu\text{s} / \text{khung} = 5,25 \text{ ms} \quad (3.4)$$

Tại mỗi ADM cần giám sát liên tiếp 3 byte K1 hoặc 3 byte K2. Do đó thời gian trễ tổng của báo hiệu K1 hoặc K2 là 15,75 ms. Nếu thời gian phục hồi đối với mạng vòng cũng yêu cầu hoàn thành trong 50 ms như mạng điểm nối điểm thì thời gian chuyển mạch dành cho mỗi phần tử chuyển mạch tại 2 ADM gần điểm bị đứt sẽ là $(50 - 15,75) / 2 = 17,125 \text{ ms}$. Với thời gian chuyển mạch của mỗi phần tử chuyển mạch như vậy là có thể đáp ứng dễ dàng đối với chuyển mạch điện tử. Tóm lại, thời gian phục hồi của 2F BSHR/L, 4F BSHR/L bao gồm thời gian chuyển mạch của các phần tử chuyển mạch và thời gian trễ của báo hiệu K1 và K2. Hai thành phần này xấp xỉ bằng nhau.

3.6.6.2. So sánh các chỉ tiêu khác

Bảng 3.2 so sánh các chỉ tiêu kỹ thuật như tốc độ phục hồi, khả năng bảo vệ nút (ADM), độ phức tạp, sử dụng byte K1 và K2, giá thành mỗi ADM và dung lượng chuyển tải giữa các loại mạng vòng.

Bảng 3.2- So sánh các loại mạng vòng

Cấu trúc SHR	Dung lượng	Giá thành nút	Sử dụng K1 và K2	Độ phức tạp	Bảo vệ nút	Tốc độ phục hồi
4F BSHR/L	Lớn	Cao	Có	Trung bình	Có	Chậm
2F BSHR/L	Trung bình	Trung bình	Có	Phức tạp	Không	Chậm
2F USHR/L	Thấp	Thấp	Có	Trung bình	Không	Chậm
2F USHR/P	Thấp	Thấp	Không	Đơn giản	Không	Nhanh

Từ bảng 3.2 cho biết:

4F BSHR/L có giá thành mỗi ADM là cao nhất. Sở dĩ như vậy là vì mạng này được xem như mạng vòng kép (4 sợi) nên mỗi ADM phải trang bị một số thiết bị nhiều gấp đôi so với mạng vòng 2 sợi và do đó chi phí cho sợi quang cũng cao nhất. Tuy nhiên dung lượng ghép trên hệ thống hoạt động nhiều gấp đôi so với 2F BSHR và có khả năng bảo vệ nút.

2F BSHR/L phức tạp nhất, vì phải dành một nửa dung lượng cho hoạt động và một nửa dung lượng cho bảo vệ. Ngoài ra còn phải đấu vòng các khe thời gian tương ứng với nhau khi chuyển mạch bảo vệ.

2F USHR/P cấu trúc đơn giản nhất, thời gian phục hồi nhanh nhất, nhưng dung lượng ghép thấp.

TÓM TẮT

Trong thông tin SDH sử dụng cho sợi quang có các loại cấu hình nút như: đầu cuối, xen-rẽ (ADM), lặp và nối chéo số. Cấu hình đầu cuối chỉ sử dụng trong mạng đường thẳng. Cấu hình ADM sử dụng cho cả mạng đường thẳng và mạng vòng.

Cấu hình mạng đường thẳng bao gồm mạng điểm nối điểm và mạng đa điểm. Hai cấu hình này sử dụng 2 sợi quang: một sợi cho tín hiệu phát và một sợi cho tín hiệu thu.

Cấu hình mạng vòng được phân chia thành mạng vòng 2 sợi một hướng, mạng vòng 2 sợi hai hướng và mạng vòng 4 sợi hai hướng.

Mạng vòng hai sợi một hướng chuyển mạch bảo vệ tuyến không sử dụng báo hiệu chứa trong các byte K1 và K2 và chuyển mạch bảo vệ bằng cách chọn tuyến có chất lượng tốt hơn trong hai tuyến. Mạng vòng 2 sợi đơn hướng chuyển mạch bảo vệ đường bằng cách đầu vòng cho một hướng tại 2 nút gần điểm cáp bị đứt. Mạng vòng 2 sợi hai hướng sử dụng báo vệ đường bằng cách đầu vòng tại hai nút gần điểm cáp bị đứt cho hai hướng. Mạng vòng 4 sợi hai hướng chuyển mạch bảo vệ đường bằng cách đầu vòng tín hiệu trên 2 sợi hoạt động sang 2 sợi bảo vệ tại 2 nút gần điểm cáp bị đứt. Trong trường hợp sợi hoạt động bị đứt, mạng vòng 4 sợi hai hướng có khả năng đầu chéo tín hiệu để bảo vệ chặng.

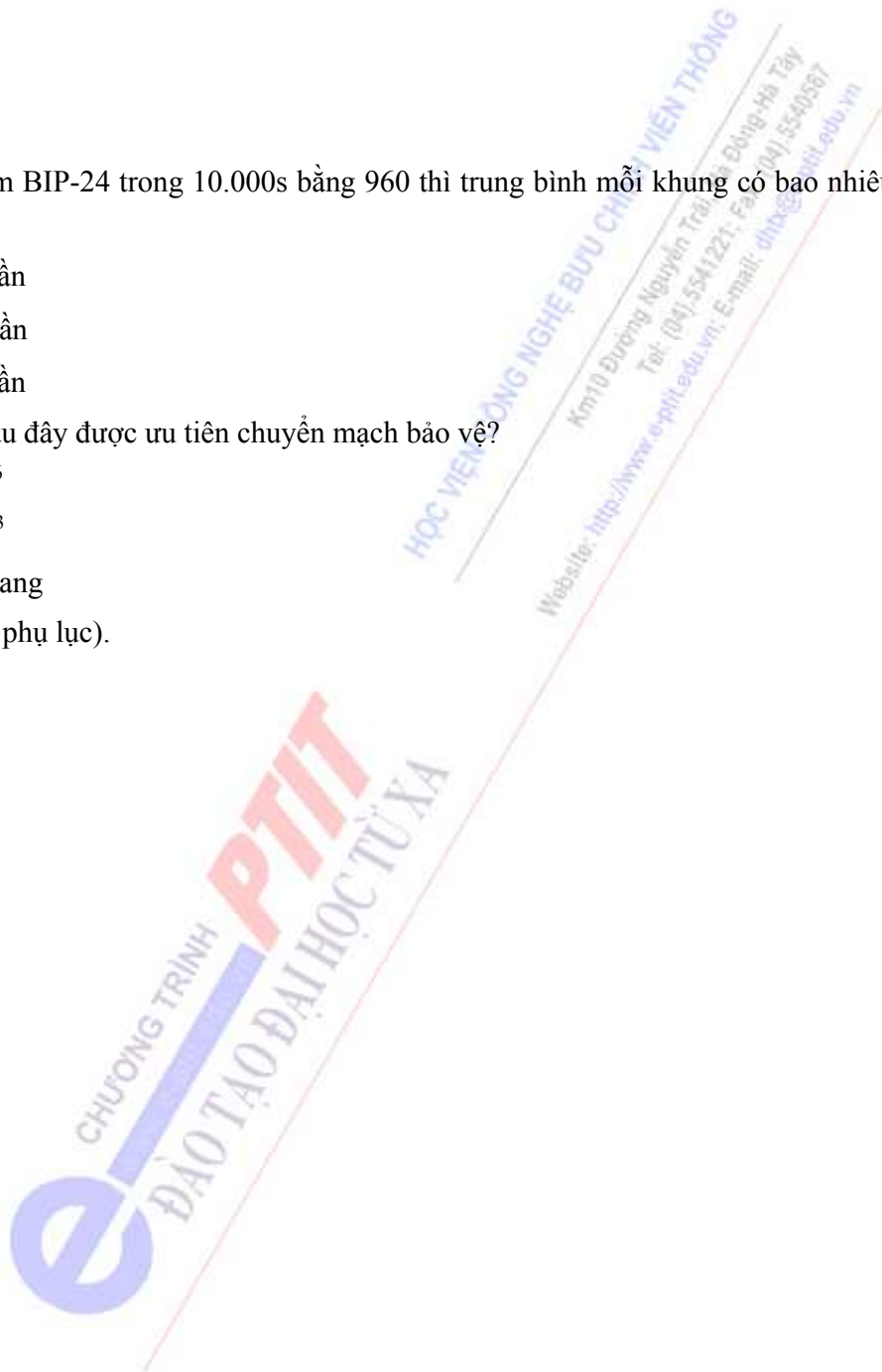
Tất cả các loại mạng vòng chuyển mạch bảo vệ đường và chặng đều sử dụng byte K1 và K2 để truyền tải báo hiệu chuyển mạch bảo vệ tự động.

CÂU HỎI

- Đối với cấu hình mạng điểm nối điểm STM-N có thể sử dụng cơ chế bảo vệ nào khi sợi quang của hệ thống hoạt động bị đứt?
 - Cơ chế bảo vệ 1:1
 - Cơ chế bảo vệ 1+1
 - Cơ chế bảo vệ 1:N
 - Cả 3 loại cơ chế
- Hệ thống STM-1 điểm nối điểm STM-1 có thể sử dụng cơ chế bảo vệ nào khi một trong các luồng nhánh 2,048 Mbit/s có $BER \geq 10^{-3}$?
 - Đầu vòng
 - Lựa chọn tuyến
 - Cơ cấu bảo vệ 1:N
- Mạng vòng có số nút tối đa là 16, khi đứt cáp tại một điểm thì báo hiệu K1 và K2 đi qua bao nhiêu nút?
 - 16 nút
 - 14 nút
 - 12 nút
- Trong mạng vòng 2 sợi đơn hướng bảo vệ tuyến, các báo hiệu K1 và K2 truyền như thế nào?
 - Hai hướng
 - Một hướng
 - Không dùng báo hiệu K1 và K2
- Mạng vòng 2 sợi hai hướng có các loại bảo vệ gì khi đứt cáp?
 - Bảo vệ nút
 - Bảo vệ tuyến
 - Bảo vệ đường

6. Trong mạng vòng 4 sợi hai hướng có những khả năng bảo vệ gì khi đứt cáp?
- Bảo vệ tuyến
 - Bảo vệ nút
 - Bảo vệ đường và chặng
7. Đối với hệ thống STM-1, số lần vi phạm BIP-24 trong 10 ms là 960. Vậy trung bình trong mỗi khung STM-1 có bao nhiêu lần vi phạm BIP-24?
- 10 lần
 - 11 lần
 - 12 lần
8. Nếu số lần vi phạm BIP-24 trong 10.000s bằng 960 thì trung bình mỗi khung có bao nhiêu lần vi phạm BIP-24?
- $1,2 \times 10^{-5}$ lần
 - $1,5 \times 10^{-5}$ lần
 - $1,2 \times 10^{-4}$ lần
9. Trường hợp nào sau đây được ưu tiên chuyển mạch bảo vệ?
- $BER = 10^{-6}$
 - $BER = 10^{-3}$
 - Đứt cáp quang

(Xem trả lời tại phần phụ lục).



CHƯƠNG IV

CÁC PHƯƠNG THỨC TRUYỀN TẢI SỐ LIỆU

4.1. GIỚI THIỆU CHUNG

Trong chương này giới thiệu các phương thức truyền tải số liệu như:

- Các phương pháp truyền tải ATM qua SDH bằng cách sắp xếp các tế bào ATM vào các contơơ ảo VC-n. Trong phần này tập trung thảo luận cách sắp xếp các tế bào ATM vào VC-4 và vào kết chuỗi liên kế VC-4-Xc. Quá trình sắp xếp này phải tạo khả năng để máy thu tách chính xác giới hạn các tế bào nhằm đảm bảo không gây tổn thất tế bào.

- Các phương thức đóng khung số liệu IP. Có 4 phương thức đóng khung được giới thiệu, đó là đóng khung kiểu giao thức điểm -điểm (PPP), kiểu điều khiển tuyến số liệu mức cao (HDLC), kiểu giao thức truy nhập tuyến SDH (LAPS), thủ tục đóng khung chung (GFP). Sau khi đóng khung, số liệu được truyền qua mạng SDH dưới dạng điểm - điểm, vì vậy gọi chung là phương thức truyền tải gói trên SDH (POS)

- Phương pháp kết chuỗi các contơơ ảo VC-n để truyền tải số liệu có tốc độ bit cao hơn tốc độ bit của contơơ ảo.

- Phương pháp truyền tải IP hoặc ATM trên mạng quang.

- Giao thức số liệu phân bố sợi quang (FDDI), trong đó có mạng vòng thẻ bài kép, thường gọi là token ring.

- Công nghệ Ethernet.

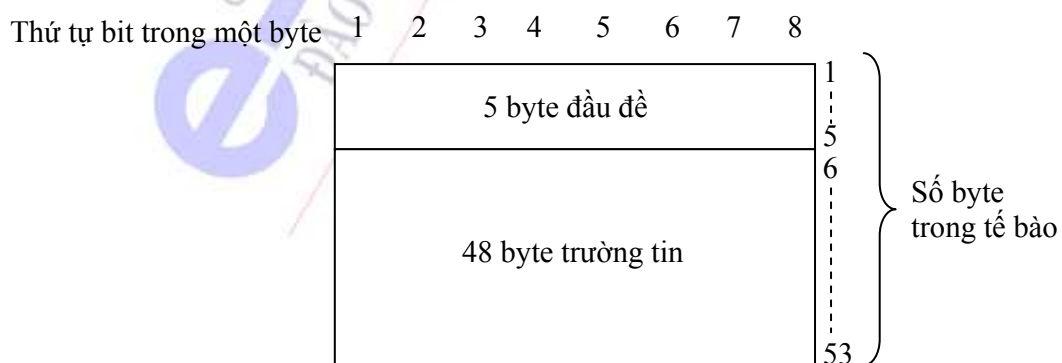
- Công nghệ mạng vòng truyền tải các gói số liệu có khả năng tự phục hồi. Trong phần này tập trung phân tích hai chủ đề: giao thức tái sử dụng không gian (SRP) và chuyển mạch bảo vệ thông minh (IPS). Đây là phương thức truyền tải gói linh hoạt (DPT).

4.2. TRUYỀN TẢI SỐ LIỆU QUA SDH

4.2.1. Truyền tải ATM qua SDH

4.2.1.1. Cấu trúc tế bào ATM

Trước hết giới thiệu cấu trúc của tế bào ATM. Tế bào ATM có cấu trúc như hình 4.1.



Hình 4.1. Cấu trúc tế bào ATM

Tế bào ATM có hai phần: đầu đề và tải trọng. Đầu đề có 5 byte và tải trọng chiếm 48 byte. Trong đầu đề có các bit sử dụng cho định tuyến, điều khiển luồng và các chức năng khác. Thứ tự truyền các bit trong một byte là từ trái qua phải. Các byte trong tế bào được truyền từ trên xuống dưới.

Muốn truyền tải số liệu qua SDH thì công việc đầu tiên là sắp xếp các tế bào ATM vào khung SDH. Về nguyên tắc, các tế bào ATM có thể sắp xếp vào khung VC-n ở tất cả các mức. Tuy nhiên, dung lượng của các khung VC-n ở các mức khác nhau không như nhau. Vì vậy có khung chứa hết các tế bào và cũng có khung không chứa hết các tế bào. Sau đây trình bày cách sắp xếp.

4.2.1.2. Sắp xếp các tế bào ATM vào VC-n

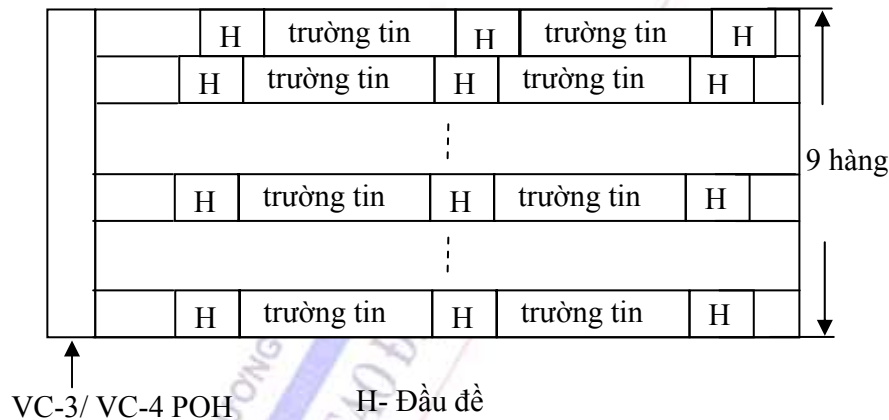
Sắp xếp các tế bào ATM được thực hiện bằng cách đồng chỉnh cấu trúc byte của mỗi tế bào so với cấu trúc contenơ ảo đơn hoặc kết chuỗi các contenơ ảo. Vì dung lượng contenơ ảo hoặc kết chuỗi contenơ ảo không bằng bội số nguyên lần độ dài tế bào (53 byte) nên cho phép tế bào cuối cùng trong khung VC-n chuyển sang khung VC-n tiếp theo. Trường tin của tế bào (48 byte) được trộn trước khi sắp xếp. Phía thu giải trộn trường tin trước khi chuyển tế bào vào lớp ATM.

Đầu đề của tế bào chứa trường kiểm tra lỗi đầu đề (HEC) đóng vai trò như từ mã đồng bộ khung và được sử dụng để tái tạo tế bào tại phía thu.

(1) Sắp xếp vào khung VC-3/VC-4

Khi sắp xếp luồng tế bào ATM vào VC-3/VC-4 cần đồng chỉnh biên giới byte của tế bào với biên giới của VC-3/VC-4.

Trình tự sắp xếp như hình 4.2.



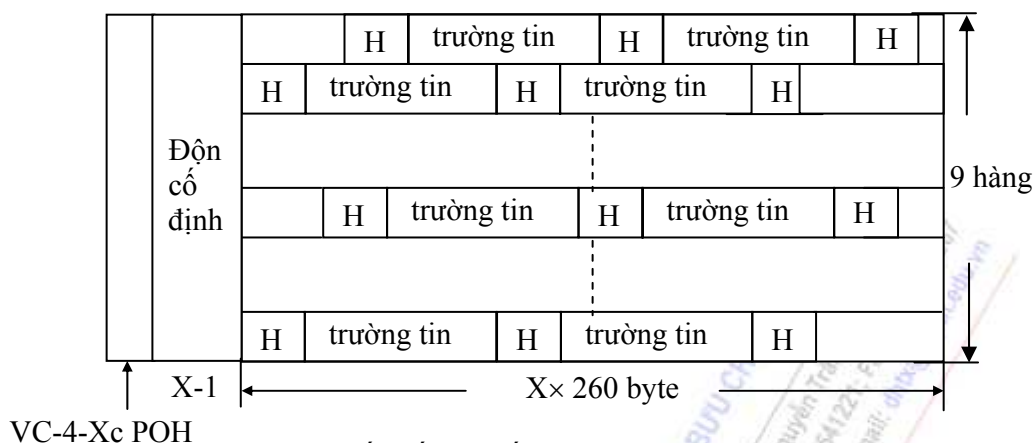
Hình 4.2. Sắp xếp các tế bào ATM vào khung VC-3/VC-4

Khung C3 có 84 cột và khung C-4 có 260 cột dành để ghép các tế bào ATM. Mỗi hàng của khung C-3/C-4 không phải là bội số nguyên của 53 byte, vì vậy tế bào cuối cùng của các dòng trong khung VC-3/VC-4 có một số byte phải ghép xuống đầu hàng của dòng tiếp theo. Tổng số byte trong khung C-3/C-4 dành để sắp xếp các tế bào ATM bằng 756/2340 byte. Số byte này không là bội số nguyên của 53 byte, vì vậy tế bào cuối cùng trong khung có một số byte chuyển sang đầu khung tiếp theo.

(2) Sắp xếp vào VC-4-Xc

Trong trường hợp kết chuỗi liên kế X khung VC-4 cần phải đồng chỉnh biên giới tế bào ATM so với biên giới của VC-4-Xc. Do dung lượng của VC-4-Xc không phải là bội số nguyên của 53 byte nên byte cuối cùng của tế bào trong khung VC-4 được phép chuyển sang khung VC-4

hoặc VC-4-Xc tiếp theo. Trước khi sắp xếp, đơn cố định X-1 cột vào liền sau cột VC-4 POH (hình 4.3).



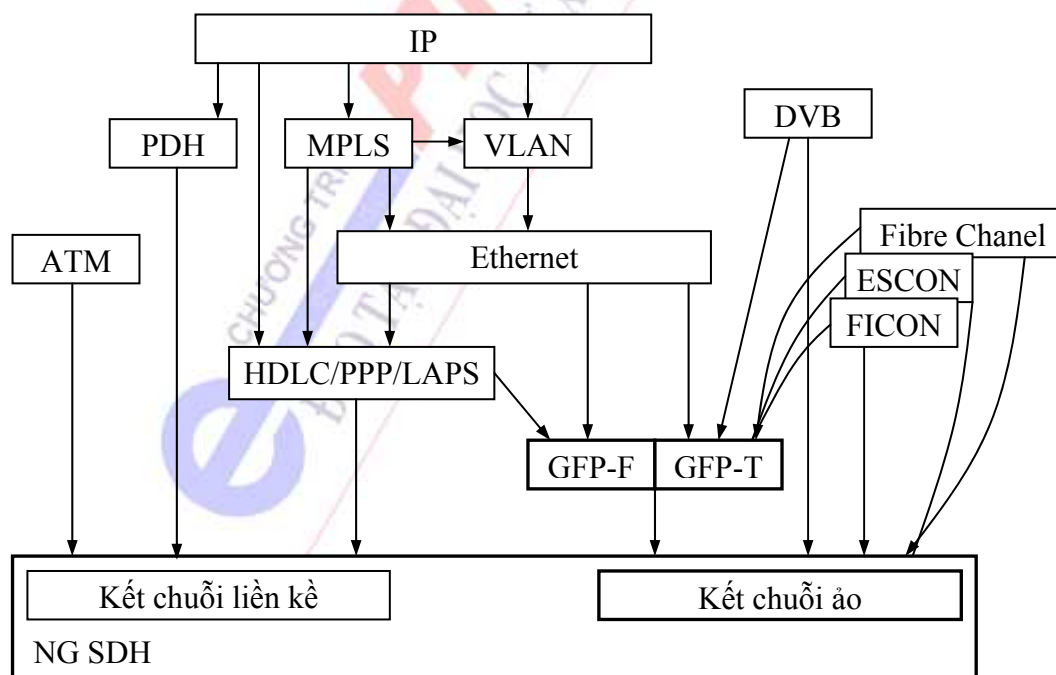
(3) Sắp xếp vào VC-12

Đa khung VC-12 có 4 khung VC-12. Mỗi khung VC-12 gồm một byte VC-12 POH và 34 byte tải trọng. Các tế bào ATM được sắp xếp vào vùng tải trọng của VC-12 và được đồng chỉnh giữa biên giới tế bào và biên giới byte của VC-12. Vì dung lượng vùng tải trọng của mỗi khung VC-12 bằng 34 byte không phải là ước số nguyên của 53 byte nên tế bào có thể chuyển sang khung hoặc đa khung VC-12 tiếp theo.

4.2.2. Các phương thức đóng khung số liệu

4.2.2.1. Mở đầu

Vấn đề này liên quan đến mạng quang SDH thể hệ tiếp theo và được thể hiện tại hình 4.4.



Hình 4.4- Mô hình mạng quang SDH thể hệ tiếp theo

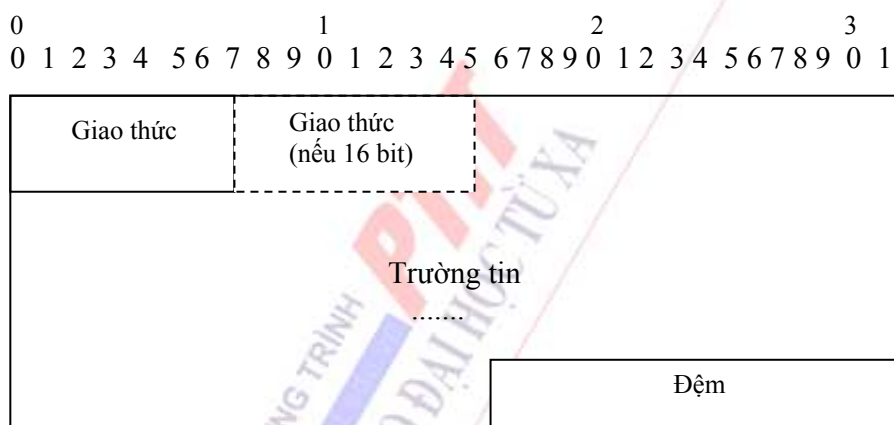
Trước đây, công nghệ SDH được thiết kế tối ưu cho mục đích truyền tải các tín hiệu ghép kênh phân chia theo thời gian (TDM). Tuy nhiên hiện nay yêu cầu đặt ra đối với mạng đã hoàn toàn thay đổi khi các dịch vụ truyền tải dữ liệu ngày càng tăng. Điều đó có nghĩa là trong tương lai, hệ thống SDH truyền thống không thể đáp ứng được nhu cầu gia tăng của các dịch vụ số liệu nữa. SDH thế hệ tiếp theo (NG-SDH) là một cơ chế truyền tải cho phép tồn tại đồng thời các dịch vụ truyền thống và các dịch vụ mới trên cùng một mạng mà không làm ảnh hưởng lẫn nhau.

Các giao thức quan trọng được sử dụng trong SDH thế hệ tiếp theo phục vụ cho việc truyền tải số liệu qua mạng SDH bao gồm: thủ tục đóng khung chung (GFP), kết chuỗi ảo (VCAT) và cơ chế điều chỉnh dung lượng tuyến (LCAS), tất cả đều đã được ITU-T tiêu chuẩn hóa. Các công nghệ này cho phép kết hợp một cách hiệu quả nhiều giao diện số liệu khác nhau vào trong SDH. Điều quan trọng nhất là SDH có thể thực hiện việc phân bổ băng thông mà không làm ảnh hưởng tới lưu lượng hiện tại. Ngoài ra, SDH thế hệ tiếp theo còn có khả năng cung cấp chất lượng dịch vụ (QoS) thích hợp cho các dịch vụ mới và khả năng truyền tải đồng thời nhiều loại dịch vụ khác nhau trong cùng một môi trường.

4.2.2.2. Đóng khung kiểu HDLC

(1) Gói PPP

Các gói IP được sắp xếp vào khung SDH khi sử dụng gói PPP. Các gói số liệu IP được sắp xếp thành các gói có kích cỡ của một khối truyền dẫn cực đại (MTU). Khuôn dạng gói PPP như hình 4.5.



$$MTU = \text{Trường tin} + \text{đệm} = 1500 \text{ byte}$$

Hình 4.5- Khuôn dạng gói PPP

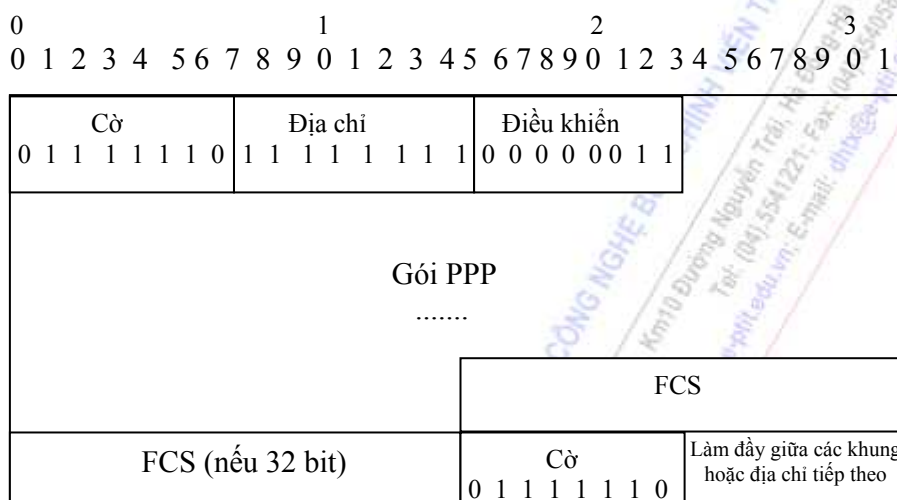
Trường giao thức có chiều dài một hoặc hai byte. Giá trị của trường giao thức biểu thị loại giao thức, thí dụ giao thức Internet (IP), giao thức điều khiển tuyến (LCP), v.v. Tải trọng các gói số liệu IP được truyền tải trong trường tin. Trường tin cộng với đệm có chiều dài cực đại 1500 byte. Trong trường hợp gói số liệu IP lớn hơn MTU thì phân thành nhiều gói nhỏ và sử dụng một số gói PPP.

(2) Đóng khung HDLC

Hình 4.6 minh họa kiểu đóng khung điều khiển tuyến số liệu mức cao HDLC. Hình này không bao gồm các bit xen cho đồng bộ và các bit xen bất kỳ.

Mỗi khung có dãy cờ 8 bit tại đầu khung. Cờ được quy định là dãy nhị phân 01111110. Giữa hai khung chỉ yêu cầu một cờ. Hai cờ liên tiếp biểu thị khung rỗng và được xoá một cách đơn giản và không được đếm như một dãy kiểm tra khung (FCS).

HDLC quy định trường địa chỉ 8 bit. Bởi vì truyền gói trên SDH (POS) chỉ sử dụng các tuyến điểm nối điểm nên không yêu cầu địa chỉ trong HDLC. Chính vì vậy mà trường địa chỉ cài đặt "Địa chỉ tất cả các trạm" bởi dãy nhị phân "11111111". Tuy nhiên, trường địa chỉ phải được xử lý để phát hiện địa chỉ tất cả các trạm.



Hình 4.6- Cấu trúc khung HDLC

Trường điều khiển 8 bit được sử dụng trong HDLC để thực hiện một số chức năng điều khiển. Trong POS trường này là dãy nhị phân "00000011".

FCS được tính toán trên toàn bộ khung, bao gồm các trường địa chỉ, điều khiển, giao thức, thông tin, đệm và các bit hoặc các byte bất kỳ xen vào nhằm đảm bảo tính trong suốt. Trường FCS đặt tại cuối khung.

Vì các byte trong trường tin có thể bị phỏng tạo thành byte cờ, nên để tránh mất đồng bộ khung cần sử dụng thủ tục đệm byte. Byte đệm được đặt sau khi tính toán FCS. Tại phía thu cần tính toán FCS để phát hiện khung bị lỗi.

(3) Khuôn dạng giao diện

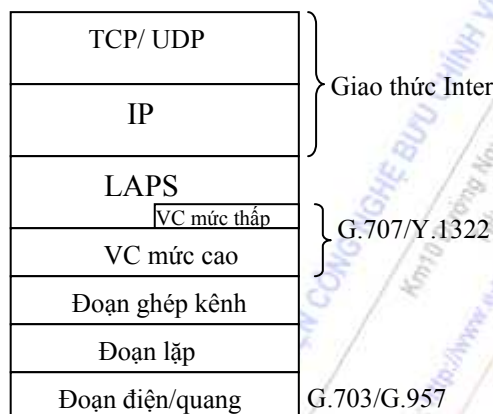
Đóng khung HDLC được sử dụng để cung cấp giao diện một octet cho lớp vật lý SDH. Luồng octet được sắp xếp thành AUG trong biên giới octet AUG. Mã đường truyền nhị phân được sử dụng cho các giao diện SDH.

Dãy dài toàn các bit 0 sẽ gây ra rắc rối trong mạng SDH. Thí dụ, máy thu thường phục hồi đồng hồ từ luồng số liệu đến nhằm đảm bảo đồng bộ chính xác trên toàn mạng. Trong trường hợp xuất hiện dãy dài các bit 0 thì hệ thống vòng khoá pha của máy thu sẽ mất đồng bộ và dẫn tới định thời không chính xác nút SDH và tất cả các luồng xuống của các nút. Vì vậy phải tiến hành trộn tải trọng tại phía phát và giải trộn tại phía thu. Kiểu trộn được chỉ thị bởi byte nhãn tín hiệu C2 trong mào đầu tuyến.

Theo khuyến nghị RFC-2615 thì giao diện POS có tốc độ truyền dẫn cơ sở là 155,52 Mbit/s và cũng có khả năng tạo ra các giao diện POS tốc độ bit cao STM-4c và STM-16c. Riêng giao diện HDLC STM-64c sử dụng kiểu đóng khung có từ mã 32 bit.

4.2.2.3. Đóng khung kiểu LAPS

Giao thức truy nhập tuyến SDH (LAPS) là một giao thức tuyến số liệu được thiết kế cho mục đích IP/ SDH và Ethernet / SDH được ITU-T chuẩn hoá lần lượt trong khuyến nghị X.85, X.86. LAPS hoạt động như khung HDLC bao gồm dịch vụ liên kết số liệu và chỉ tiêu giao thức để thực hiện việc sắp xếp gói IP vào tải SDH. IP/SDH sử dụng LAPS như một sự kết hợp cấu trúc thông tin số liệu giao thức IP (hoặc các giao thức khác) với mạng SDH. Lớp vật lý, lớp tuyến số liệu và lớp mạng hoặc các giao thức khác được sắp xếp tuần tự gồm SDH, LAPS và IP hoặc PPP. Mỗi liên hệ này được biểu diễn như ngăn giao thức / lớp cho IP trên STM-N. Hình 4.7 mô tả IP/SDH như ngăn giao thức/lớp.



Hình 4.7- Ngăn giao thức /lớp cho IP trên STM-N sử dụng LAPS X.85

4.2.2.4. Đóng khung kiểu GFP

GFP quy định một cơ chế chung để thích ứng các tín hiệu khách hàng lớp cao với mạng truyền tải đồng bộ. Các tín hiệu khách hàng có thể ở dạng khối số liệu giao thức PDU (như IP/PPP hay Ethernet MAC), mã khối (như kênh sợi quang hay ESCON) hoặc luồng số có tốc độ bit cố định. GFP bao gồm cả phần chung và phần đặc trưng cho từng loại tín hiệu khách hàng. Phần chung của GFP áp dụng cho tất cả các loại lưu lượng. Hiện nay có hai chế độ thích ứng tín hiệu khách hàng được định nghĩa cho GFP. Chế độ thích ứng với tín hiệu dạng PDU được gọi là GFP sắp xếp khung (GFP-F). Chế độ thích ứng với tín hiệu có dạng mã khối được gọi là GFP trong suốt (GFP-T). Hình 4.8 minh hoạ mối quan hệ giữa các tín hiệu khách hàng lớp cao với GFP và các tuyến chuyển tải của nó.

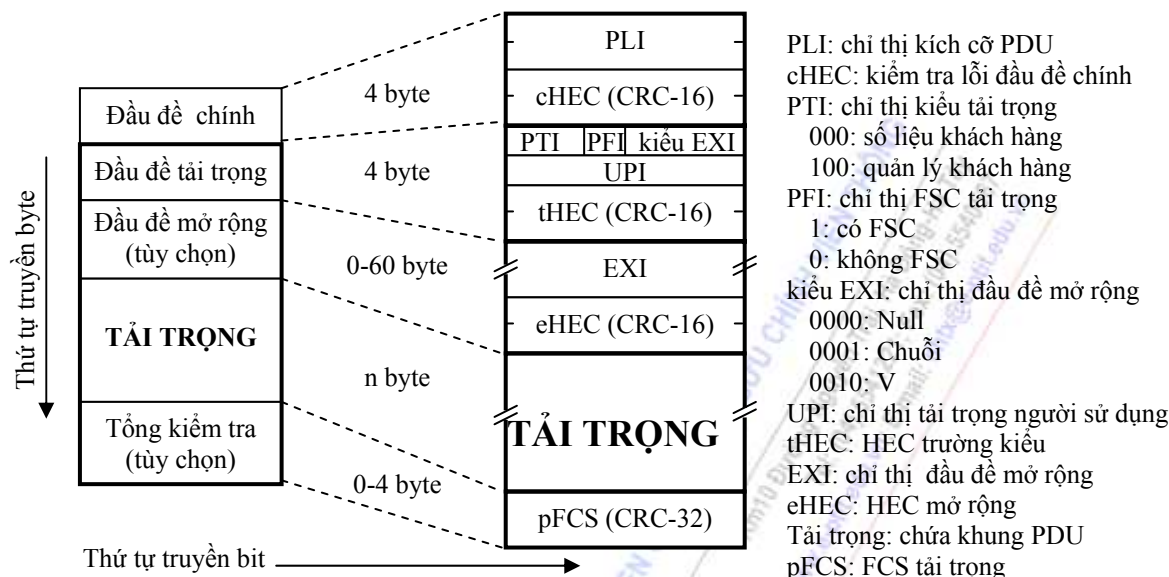
Ethernet	IP/PPP	Các dịch vụ khác
GFP - Phần đặc trưng khách hàng (Phụ thuộc tải trọng)		
GFP - Phần chung (Không phụ thuộc tải trọng)		
Tuyến truyền tải SDH		

Hình 4.8- Quan hệ của GFP với các tín hiệu khách hàng và tuyến truyền tải

(1) Phần chung của GFP

• Khung người sử dụng GFP

Cấu trúc của khung người sử dụng GFP được minh họa trong hình 4.9.



Hình 4.9- Cấu trúc khung người sử dụng GFP

Khung người sử dụng gồm phần đầu đề chính và vùng tải trọng.

Vùng đầu đề chính: vùng đầu đề chính có kích thước cố định là 4 byte bao gồm trường chỉ thị độ dài PDU (ký hiệu là PLI) và trường kiểm tra lỗi đầu đề chính cHEC. Hai byte trường PLI chỉ thị số byte trong vùng tải trọng, kích thước tối đa của vùng tải trọng là 65535 byte ($2^{16}-1$). Hai byte trường kiểm tra lỗi chứa chuỗi CRC-16 có nhiệm vụ bảo vệ tính nguyên vẹn nội dung của phần đầu đề chính thông qua khả năng sửa lỗi đơn bit và phát hiện lỗi đa bit. Chuỗi cHEC được tính trên tất cả các byte còn lại của phần đầu đề chính.

Vùng tải trọng: vùng tải trọng bao gồm tất cả các byte trong khung GFP sau phần đầu đề chính. Kích thước của vùng tải trọng thay đổi trong khoảng từ 4 đến 65535 byte. Vùng tải trọng thường bao gồm hai thành phần: trường đầu đề tải trọng và trường tải trọng, trường FCS tải trọng chỉ là tùy chọn.

Đầu đề tải trọng có kích thước thay đổi từ 4 đến 64 byte hỗ trợ các thủ tục quản lý tuyến số liệu cho các tín hiệu khách hàng lớp cao. Vùng này bao gồm hai trường chính: trường kiểu (4 byte gồm cả tHEC) và phần đầu đề mở rộng có kích thước thay đổi. Sự có mặt cũng như khuôn dạng của phần đầu đề mở rộng và FCS tải trọng được chỉ thị bởi trường kiểu. Trường kiểu bao gồm các trường sau : PTI (3 bit), PFI (1bit), kiểu EXI (4 bit) và UPI (1 byte).

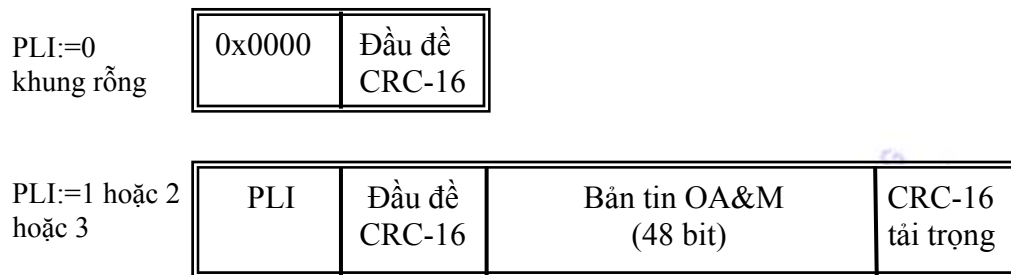
Đầu đề mở rộng hỗ trợ đầu đề tuyến số liệu đặc trưng cho từng công nghệ như nhận dạng tuyến ảo, địa chỉ nguồn/đích, số cổng, lớp dịch vụ và kiểm tra lỗi đầu đề mở rộng.

Trường tải trọng GFP chứa khung PDU, có kích thước thay đổi trong khoảng từ 0 đến (65.536-X) trong đó X là kích cỡ đầu đề tải trọng. Khối số liệu giao thức *người sử dụng/điều khiển* luôn luôn được đặt vào trong trường tải trọng.

• Khung điều khiển

Các giá trị của PLI từ 0 đến 3 được sử dụng trong các khung điều khiển trong đó giá trị PLI=0 tương ứng với khung rỗng. Khung rỗng là khung điều khiển đặc biệt gồm có 4 byte chứa

đầu đề chính với các trường PLI và cHEC được thiết lập bằng 0. Khung rỗng không có vùng tải trọng, được sử dụng như một khung lọc giúp cho máy phát thích ứng luồng byte GFP với bất kỳ một môi trường truyền tải nào. Cấu trúc các khung điều khiển được minh họa trong hình 4.10.

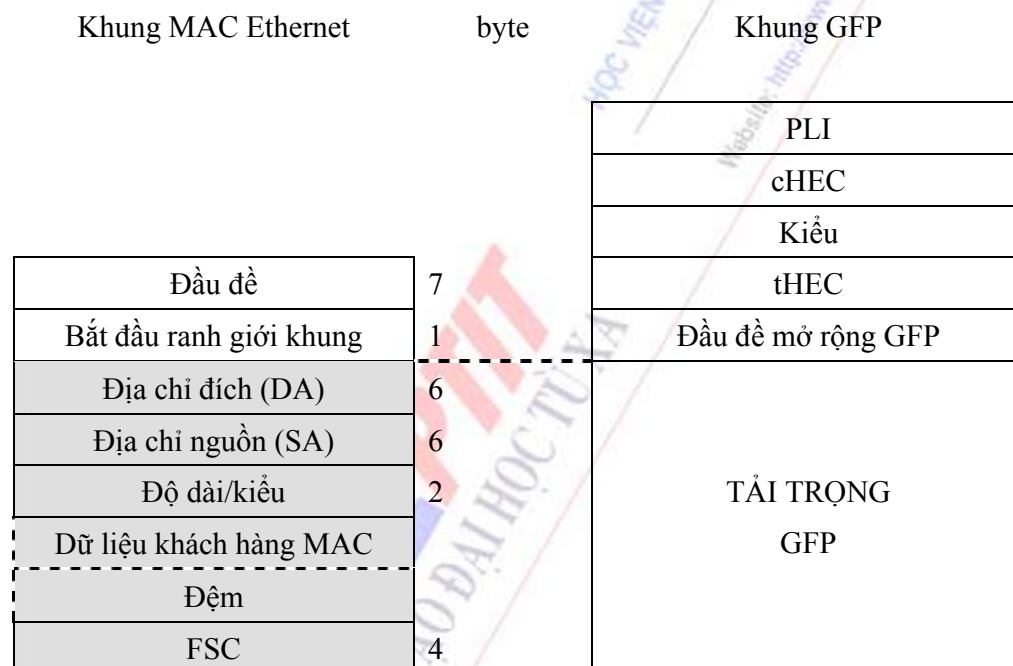


Hình 4.10- Cấu trúc khung điều khiển

(2) Phân đặc trưng tải trọng cho GFP sắp xếp khung

- Tải trọng MAC Ethernet

Quan hệ giữa khung MAC Ethernet và khung GFP được minh họa trong hình 4.11.



Hình 4.11- Quan hệ giữa khung MAC Ethernet và khung GFP

Mỗi khối số liệu giao thức (PDU) lớp cao được sắp xếp vào một PDU GFP. Đặc biệt, các ranh giới của PDU GFP được đồng bộ với các ranh giới của các PDU lớp cao đã được đóng khung.

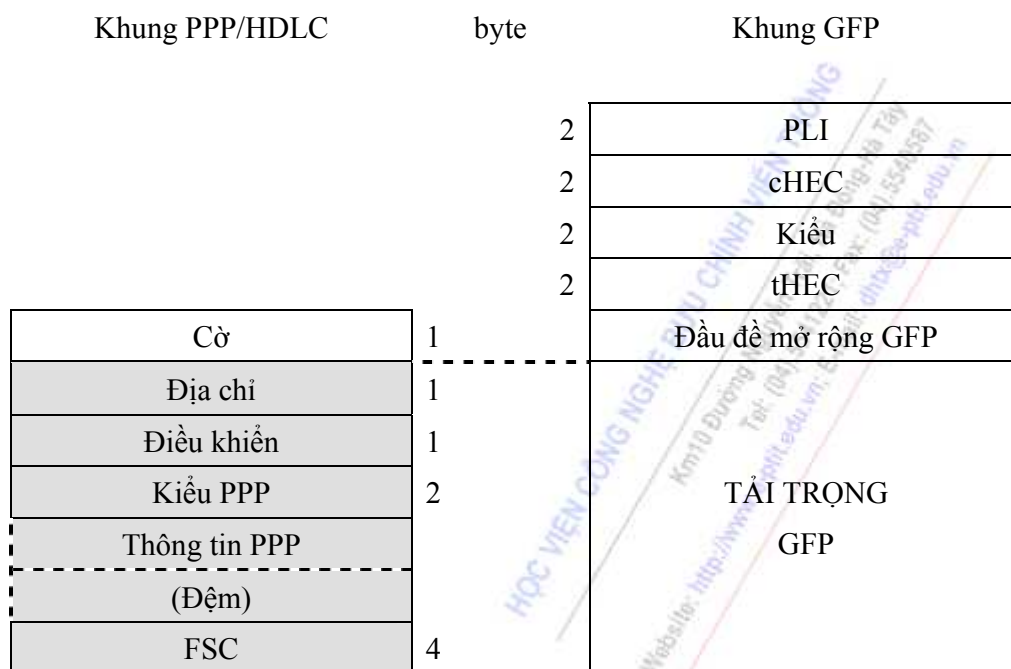
Toàn bộ các byte MAC Ethernet từ phần địa chỉ đích đến FCS được đặt vào vùng tải trọng GFP. Đồng bộ byte và nhận biết các bit trong byte được duy trì.

- Tải trọng IP/PPP

Trước tiên được đóng gói vào trong một khung kiểu HDLC, tiếp theo mỗi PDU PPP/HDLC được sắp xếp vào một PDU GFP. Các ranh giới của PDU GFP được đồng bộ với các

ranh giới của các PDU PPP/HDLC lớp cao. Quan hệ giữa khung PPP/HDLC và khung GFP được minh họa trong hình 4.12.

Tất cả các byte từ khung PPP/HDLC được đặt vào trong vùng tải trọng của khung GFP. Việc đồng bộ byte và nhận dạng bit trong các byte cũng được duy trì.



Hình 4.12- Quan hệ giữa khung PPP/HDLC và khung GFP

(3) Phân đặc trưng tải trọng cho GFP trong suốt

Sắp xếp trong suốt tải trọng mã khối 8B/10B vào khung GFP làm cho việc truyền tải các tín hiệu khách hàng yêu cầu trễ truyền dẫn rất nhỏ trở nên thuận tiện hơn. Một số các tín hiệu khách hàng loại này là: Fibre Chanel, ESCON, FICON và Gigabit Ethernet. Thay vì đệm toàn bộ khung số liệu khách hàng vào khung GFP, mỗi ký hiệu của tín hiệu khách hàng được giải mã khối sau đó được sắp xếp vào các khung GFP có chu kỳ và kích cỡ cố định. Việc sắp xếp được thực hiện với cả ký hiệu số liệu và ký hiệu điều khiển.

4.2.3. Các cơ chế kết chuỗi các contenơ ảo

Kết chuỗi các VC được sử dụng để truyền tải các khối tải trọng yêu cầu dung lượng lớn hơn dung lượng tiêu chuẩn của các VC-n. Hai phương thức kết chuỗi được định nghĩa là: kết chuỗi liên kề và kết chuỗi ảo. Tại đầu cuối của tuyến, cả hai phương thức đều cho dung lượng truyền dẫn lớn gấp X lần dung lượng của contenơ mức n (C-n).

4.2.3.1. Kết chuỗi liên kề (VC-n-Xc)

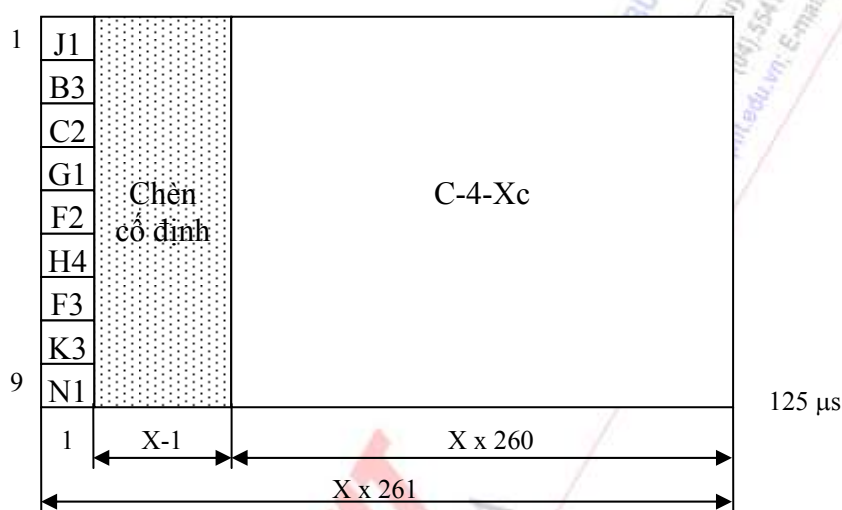
Kết chuỗi liên kề được thực hiện với các contenơ ảo mức 4: VC-4-Xc, X = 4, 16, 64, 256 và contenơ ảo mức 2 (VC-2-Xc, X = 1 ... 7). Một VC-n-Xc cung cấp một vùng tải trọng lớn gấp X lần một contenơ mức n (C-n). Một khối mào đầu tuyến POH chung cho toàn bộ VC-n-Xc. Cấu trúc khung VC-4-Xc được thể hiện tại hình 4.13 và VC-2-Xc như hình 4.14.

VC-4-Xc được truyền tải trong X khối quản lý mức 4 (AU-4) liên kề của khung STM-N. Cột đầu tiên của VC-4-Xc luôn luôn nằm trong khối AU-4 thứ nhất. Con trỏ của AU-4 thứ nhất

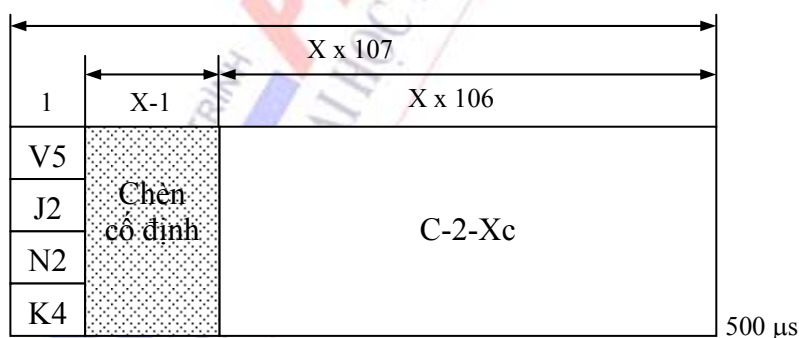
chỉ thị vị trí của byte J1 của của VC-4-Xc. Các con trỏ của các khối AU-4 thứ 2 tới thứ X được thiết lập để chỉ thị tải trọng kết chuỗi (hai byte H1 và H2 có giá trị 1001SS1111111111). Việc hiệu chỉnh con trỏ được thực hiện chung cho cả X AU-4 kết chuỗi và khi chèn sử dụng $X \times 3$ byte. Một VC-4-Xc cung cấp một dung lượng tải trọng 599.040 kbit/s với $X=4$, 2.396.160 kbit/s với $X=16$, 9.584.640

kbit/s với $X=64$.

X VC-2-Xc được kết chuỗi liên kề trong một contơ ảo mức 3 (VC-3). VC-2-Xc nằm trong X TU-2 kề nhau trong một VC-3. Cột đầu tiên của VC-2-Xc luôn luôn nằm trong TU-2 thứ nhất. Con trỏ của khối TU-2 thứ nhất này sẽ chỉ thị vị trí của byte V5 trong phần POH của VC-2-Xc. Các con trỏ của các khối TU-2#2 tới #X được thiết lập để chỉ thị tải trọng kết chuỗi (hai byte V1 và V2 có giá trị 1001SS1111111111). Việc hiệu chỉnh con trỏ được thực hiện chung cho cả X TU-2 kết chuỗi và khi chèn sử dụng X byte.



Hình 4.13- Cấu trúc khung VC-4-Xc



Hình 4.14- Cấu trúc khung VC-2-Xc

4.2.3.2. Kết chuỗi ảo VCAT (VC-n-Xv)

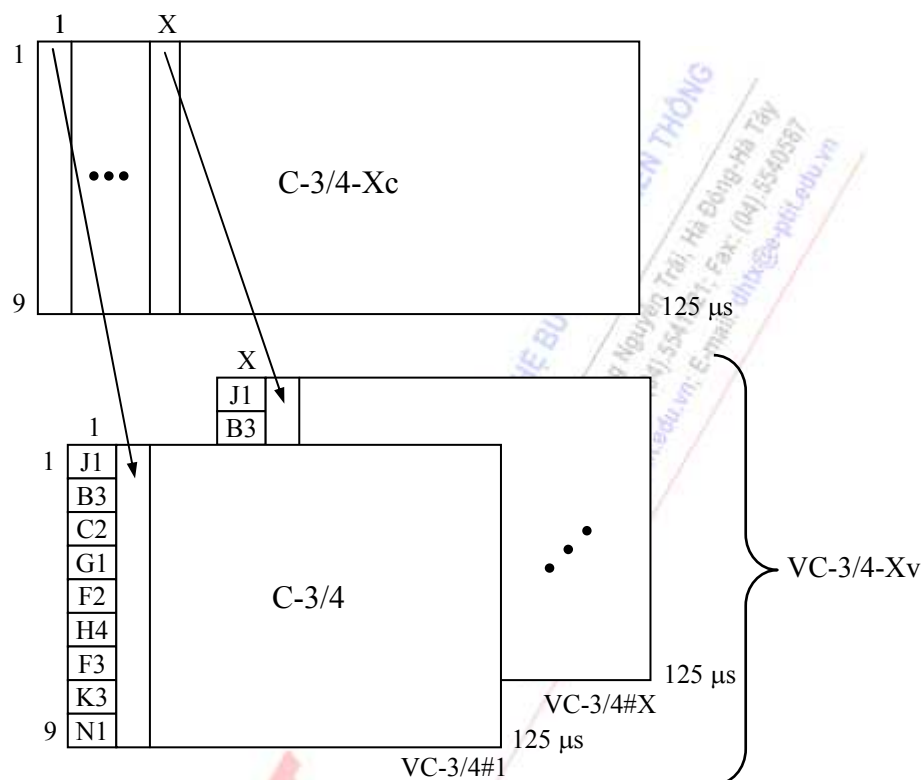
Một khối VC-n-Xv cung cấp một vùng tải trọng có dung lượng bằng X lần C-n. Contơ ảo được sắp xếp riêng vào X VC-n để tạo thành VC-n-Xv. Mỗi VC-n có mào đầu tuyến riêng.

Hình 4.15 minh họa cấu trúc khung VC-3/4-Xv và hình 4.16 là cấu trúc khung của Vc-12-Xv.

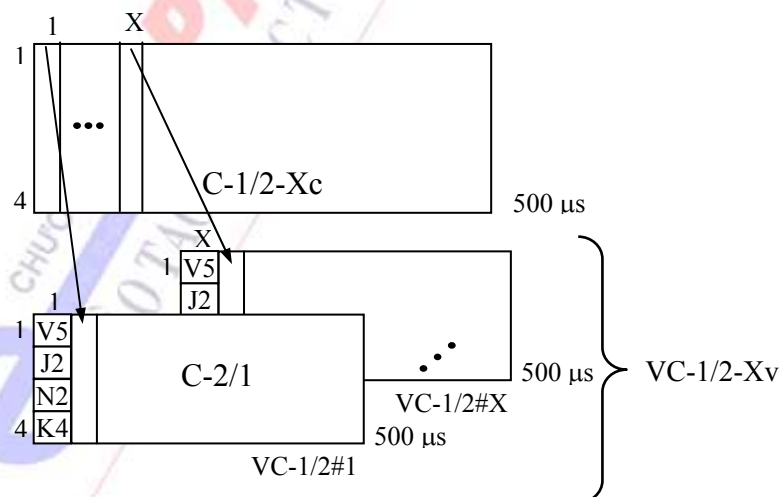
Mỗi VC-n của VC-n-Xv được truyền tải riêng biệt qua mạng. Do đường đi của các VC-n khác nhau dẫn đến trễ đường truyền khác nhau giữa các VC-n và do đó thứ tự của các VC-n sẽ

thay đổi. Tại trạm đích, các VC-n phải được bù trễ, sắp xếp và tập hợp để khôi phục lại khối tải trọng ban đầu. Quá trình xử lý tại trạm đích phải bù được khoảng trễ tối thiểu 125 μ s.

Để phục vụ cho việc bù trễ ở trạm đích, trạm nguồn sắp xếp các VC-n lại thành đa khung. Byte H4 (K4) được sử dụng để chỉ thị thứ tự (SQ) và chỉ thị đa khung (MFI) cho các VC-n.



Hình 4.15- Cấu trúc khung VC-3/VC-4-Xv



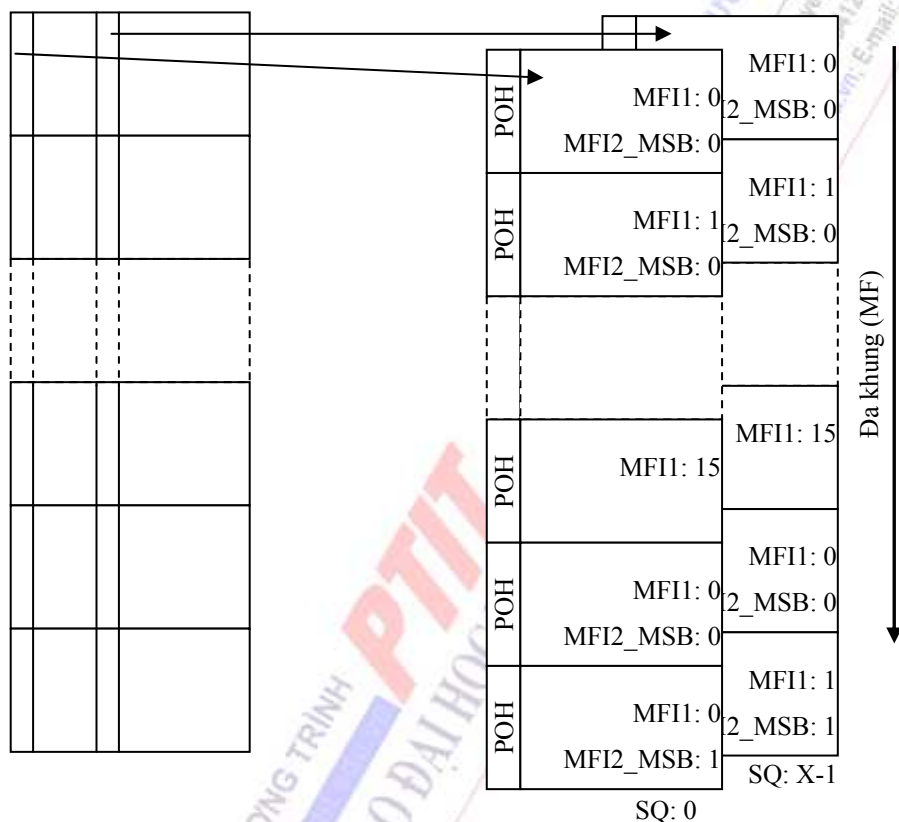
Hình 4.16- Cấu trúc đa khung VC-1/2-Xv

(1) Chỉ thị thứ tự và đa khung VC-3/4-Xv

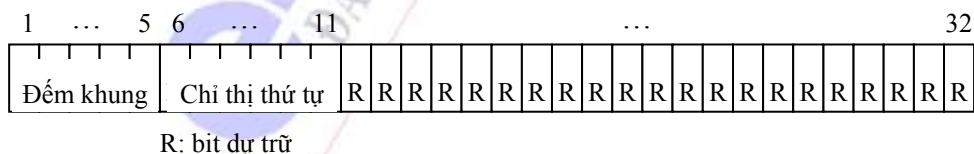
Một đa khung tổng 512 ms được sử dụng để bù trễ trong khoảng từ 125 μ s đến 256 ms. Đa khung tổng gồm 256 đa khung. Chỉ thị đa khung được chia làm hai phần. Phần thứ nhất sử dụng 4 bit (bit 5 đến bit 8) của byte H4 để chỉ thị đa khung (MFI-1). MFI-1 tăng một đơn vị sau

mỗi khung và có giá trị trong khoảng từ 0 đến 15. Phần thứ hai là chỉ thị đa khung 8-bit (MFI-2) sử dụng các bit từ 1 đến 4 của byte H4 thuộc khung 0 (bit 1-4 của MFI-2) và thuộc khung 1 (bit 5-8 của MFI-2). MFI-2 tăng một đơn vị sau mỗi 16 khung (1 đa khung) và có giá trị trong khoảng từ 0 đến 255. Kết quả là đa khung tổng có 4096 khung, dài 512 ms (hình 4.17).

Việc nhận dạng mỗi VC-3/4 trong VC-3/4-Xv được thực hiện nhờ các bit chỉ thị thứ tự (SQ) như minh họa trong hình 4.18. Mỗi VC-3/4 của một VC-3/4-Xv có một số thứ tự cố định duy nhất nằm trong khoảng từ 0 đến X-1. VC-3/4 truyền tải khe thời gian thứ nhất của VC-3/4-Xc có số thứ tự 0, VC-3/4 truyền tải khe thời gian thứ hai của VC-3/4-Xc có số thứ tự 1 v.v... VC-3/4 truyền tải khe thời gian thứ X của VC-3/4-Xc có số thứ tự (X-1). Số thứ tự 8-bit (cho giá trị của X trong khoảng từ 0 đến 256) được truyền tải trong các bit 1 đến 4 của các byte H4, sử dụng khung 14 (bit 1-4 của SQ) và khung 15 (bit 5-8 của SQ) như bảng 4.1.



Hình 4.17- Chỉ thị đa khung và thứ tự VC-3/4-Xv



Hình 4.18- Đa khung 32 bit (bit thứ hai byte K4)

(2) Chỉ thị thứ tự và đa khung VC-1/2-Xv

Bit thứ 2 của byte K4 của VC-1/2 POH được sử dụng để mang thông tin về thứ tự VC-1/2 và thứ tự khung. Một chuỗi gồm 32 bit nối tiếp (hình thành từ 32 đa khung, mỗi đa khung có 4

khung) được sắp xếp như hình 4.18. Chuỗi bit này được lặp lại sau mỗi 16 ms (32 bit x 500 μ s/bit) hay sau mỗi 128 khung.

Bảng 4.1- Chỉ thị thứ tự và đa khung trong byte H4

Byte H4								Số thứ tự khung	Số thứ tự đa khung
Bit 1	Bit 2	Bit 3	Bit 4	Bit 5	Bit 6	Bit 7	Bit 8		
				Chỉ thị đa khung thứ nhất MF11 (bit 1-4)					
Chỉ thị thứ tự MSB (bit 1-4)				1	1	1	0	14	n-1
Chỉ thị thứ tự LSB (bit 5-8)				1	1	1	1	15	
Chỉ thị đa khung thứ 2 MSB (bit 1-4)				0	0	0	0	0	n
Chỉ thị đa khung thứ 2 LSB (bit 5-8)				0	0	0	1	1	
Dự trữ ("0000")				0	0	1	0	2	
Dự trữ ("0000")				0	0	1	1	3	
Dự trữ ("0000")				0	1	0	0	4	
Dự trữ ("0000")				0	1	0	1	5	
Dự trữ ("0000")				0	1	1	0	6	
Dự trữ ("0000")				0	1	1	1	7	
Dự trữ ("0000")				1	0	0	0	8	
Dự trữ ("0000")				1	0	0	1	9	
Dự trữ ("0000")				1	0	1	0	10	
Dự trữ ("0000")				1	0	1	1	11	
Dự trữ ("0000")				1	1	0	0	12	
Dự trữ ("0000")				1	1	0	1	13	
Chỉ thị thứ tự MSB (bit 1-4)				1	1	1	0	14	
Chỉ thị thứ tự LSB (bit 5-8)				1	1	1	1	15	
Chỉ thị đa khung thứ 2 MSB (bit 1-4)				0	0	0	0	0	n+1
Chỉ thị đa khung thứ 2 LSB (bit 5-8)				0	0	0	1	1	
				0	0	1	0	2	

Cấu trúc của đa khung gồm các trường sau: từ bit thứ 1 đến thứ 5 là trường đếm khung, bit thứ 6 ÷ 11 là các bit chỉ thị thứ tự, 21 bit còn lại được dùng để dự trữ cho tương lai và được thiết lập toàn bộ là bit "0". Năm bit đếm khung cho phép xác định độ lệch trễ lên tới 512 ms, bằng 32 lần độ dài của đa khung (32 x 16 ms = 512 ms).

Các bit chỉ thị thứ tự (SQ) giúp nhận dạng thứ tự của mỗi VC-2/1 trong VC-1/2-Xc. Mỗi VC-1/2 của một VC-1/2-Xv có một số thứ tự cố định duy nhất nằm trong khoảng từ 0 đến (X-1). VC-1/2 truyền tải khe thời gian thứ nhất của VC-1/2-Xc có số thứ tự 0, VC-1/2 truyền tải khe thời gian thứ hai của VC-1/2-Xc có số thứ tự 1 v.v... VC-1/2 truyền tải khe thời gian thứ X của VC-1/2-Xc có số thứ tự (X-1).

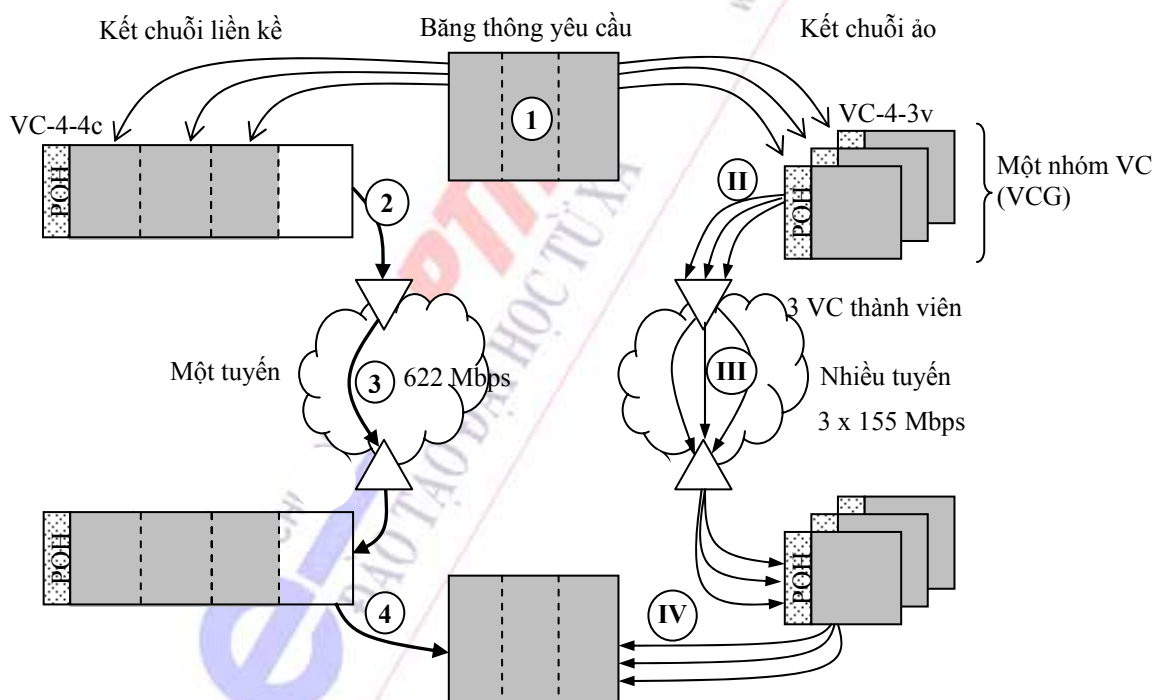
4.2.3.3. So sánh kết chuỗi ảo và kết chuỗi liên kề

Sự khác nhau giữa hai phương thức kết chuỗi đó là cách truyền tải các VC giữa các đầu cuối (hình 4.19). Ngoài ra, phương thức kết chuỗi ảo cũng cho hiệu suất truyền dẫn cao hơn so với phương thức kết chuỗi liên kề như minh họa trong bảng 4.2.

Bảng 4.2- So sánh hiệu suất của hai phương thức kết chuỗi

Dịch vụ	Tốc độ bit	Kết chuỗi liên kề	Kết chuỗi ảo
Ethernet	10 Mbit/s	VC-3 (20%)	VC-11-7v (89%)
Fast Ethernet	100 Mbit/s	VC-4 (67%)	VC-3-2v (99%)
Gigabit Ethernet	1000 Mbit/s	VC-4-16c (42%)	VC-4-7v (95%)
Fiber Chanel	1700 Mbit/s	VC-4-16c (42%)	VC-4-12v (90%)
ATM	25 Mbit/s	VC-3 (50%)	VC-11-16v (98%)
DVB	270 Mbit/s	VC-4-4c (37%)	VC-3-6v (93%)
ESCON	160 Mbit/s	VC-4-4c (26%)	VC-3-4v (83%)

Kết chuỗi ảo chia nhỏ khối tải trọng cần truyền và sắp xếp vào các VC-n riêng, các VC-n được truyền đi và được tái kết hợp tại điểm cuối của tuyến truyền dẫn. Chính vì vậy, phương thức kết chuỗi ảo chỉ yêu cầu chức năng kết chuỗi tại thiết bị đầu cuối của tuyến. Trong khi đó, kết chuỗi liên kề yêu cầu chức năng kết chuỗi tại mọi phần tử mạng.



Hình 4.19- Ví dụ so sánh hai phương thức kết chuỗi

4.2.4. Cơ chế điều chỉnh dung lượng tuyến LCAS

Như đã trình bày ở trên, kết chuỗi tải được thực hiện để tạo nên những tải có dung lượng khác nhau. Mặc dù một số lượng tải kết chuỗi có thể đã được xác định trước cho phần lớn ứng dụng nhưng thực tế chúng ta cũng cần phân phối linh hoạt một số tải cho một vài ứng dụng cụ

thể. LACS được thiết kế để thực hiện chức năng trên.

LCAS là một giao thức báo hiệu thực hiện trao đổi bản tin giữa hai điểm kết cuối VC-n để xác định số lượng tải kết chuỗi. Ứng với yêu cầu của người sử dụng, số lượng tải kết chuỗi có thể tăng/giảm phù hợp với dung lượng lưu lượng trao đổi. Đặc tính này rất hữu dụng với nhà khai thác để thích ứng băng tần giữa các bộ định tuyến thay đổi theo thời gian, theo mùa...

4.2.4.1. Gói điều khiển

Cơ chế hoạt động của LCAS dựa trên việc trao đổi gói điều khiển giữa máy phát và máy thu. Mỗi gói điều khiển sẽ mô tả trạng thái của tuyến trong gói điều khiển kế tiếp. Những thay đổi này được truyền tới phía thu để máy thu có thể chuyển tới cấu hình mới ngay khi nhận được nó. Gói điều khiển gồm một loạt các trường dành cho những chức năng định trước và chứa thông tin truyền từ máy phát đến máy thu cũng như thông tin từ máy thu đến máy phát.

Hướng đi:

- * Trường chỉ thị đa khung (MFI)
- * Trường chỉ thị dãy (SQ)
- * Trường điều khiển (CTRL)
- * Bit nhận dạng nhóm (GID)

Hướng về

- * Trường trạng thái thành viên (MST)
- * Bit xác nhận thay đổi thứ tự (RS-Ack)

Truyền hai hướng

- * Trường CRC
- * Các bit dự trữ không sử dụng được thiết lập bằng 0

Ở phía phát, MFI của tất cả các thành viên trong nhóm kết chuỗi ảo (VCG) đều bằng nhau và tăng sau mỗi khung. Ở phía thu, MFI được sử dụng để tập hợp lại tải trọng cho tất cả các thành viên trong nhóm. MFI được sử dụng để xác định độ trễ giữa các thành viên trong cùng một nhóm. Trường SQ chứa số thứ tự đã được gán cho một thành viên xác định. Mỗi thành viên trong cùng một VCG được gán một số thứ tự duy nhất.

Trường điều khiển được sử dụng để truyền tải thông tin từ phía phát tới phía thu. Ngoài mục đích đồng bộ giữa hai phía, nó còn cung cấp trạng thái của mỗi thành viên trong nhóm (xem bảng 4.3). Tại thời điểm bắt đầu của một VCG, tất cả các thành viên sẽ phát CTRL = IDLE.

Bit chỉ thị nhóm GID được sử dụng để nhận dạng VCG. Trong các khung có cùng MFI, bit GID của tất cả các thành viên thuộc cùng VCG có cùng giá trị. Bit GID là phương tiện để phía thu kiểm tra xem tất cả các thành viên đến có hình thành cùng từ một trạm phát hay không. Nội dung của bit GID là giả ngẫu nhiên sử dụng mẫu $2^{15}-1$.

Trường CRC được sử dụng để bảo vệ mỗi gói điều khiển. Sau khi thu được, mỗi gói điều khiển đều được kiểm tra CRC. Nếu kiểm tra CRC không phát hiện lỗi, gói sẽ được sử dụng, ngược lại sẽ bị loại bỏ.

Trường trạng thái thành viên được gửi từ phía thu tới phía phát (hướng lên) chứa thông tin về trạng thái của tất cả các thành viên của một VCG. MST sử dụng một bit với hai trạng thái: OK

= 0 và FAIL = 1. Khi bắt đầu một VCG, tất cả các thành viên gửi MST = FAIL, MST không sử dụng cũng được thiết lập bằng FAIL.

Bảng 4.3- Các từ mã điều khiển

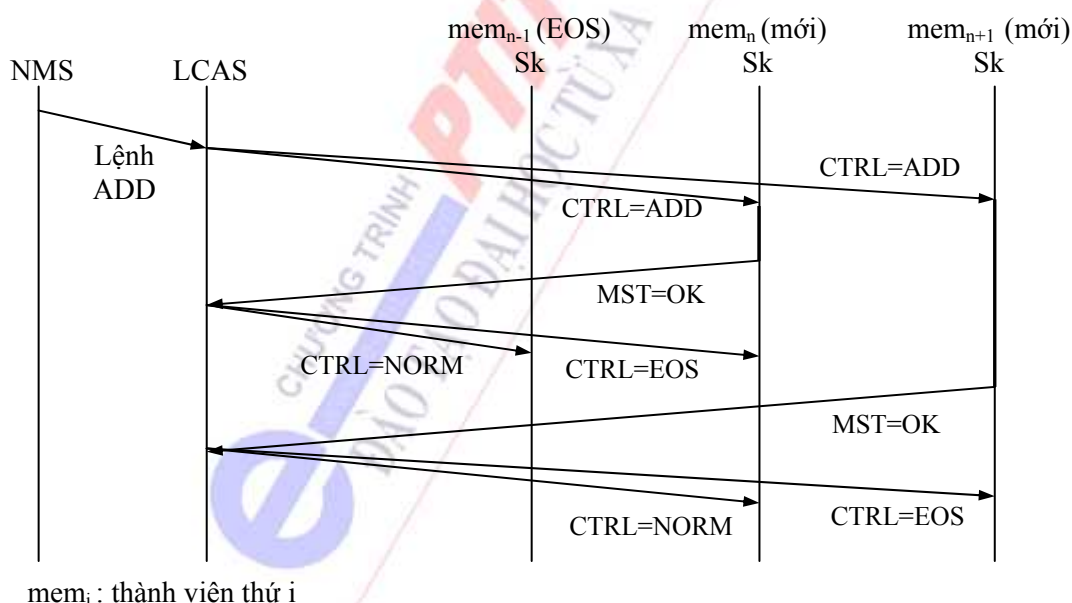
Giá trị	Lệnh	Ý nghĩa
0000	FIXED	Đầu cuối này không sử dụng LCAD
0001	ADD	Thành viên này chuẩn bị được thêm vào nhóm
0010	NORM	Truyền tải bình thường
0011	EOS	Số thứ tự cao nhất và truyền tải bình thường
0101	IDLE	Thành viên này không thuộc nhóm hoặc sắp bị loại bỏ
1111	DNU	Không sử dụng (tải trọng), phía thu nhận biết lỗi

Bất kỳ một thay đổi nào được phát hiện tại phía thu liên quan đến số thứ tự của thành viên đều được ghi nhận và gửi về phía phát thông qua đảo bit RS-Ack. Bit RS-Ack chỉ có thể thay đổi sau khi đã đánh giá trạng thái của tất cả các thành viên. Việc đảo bit RS-Ack sẽ công nhận giá trị của MST trong đa khung trước. Phía phát có thể sử dụng việc đảo bit như là dấu hiệu cho phép thay đổi từ phía thu và nó sẽ chấp nhận thông tin MST mới.

4.2.4.2. Các chức năng chính của LCAS

(1) Thêm thành viên (tăng dung lượng)

Hình 4.20 minh họa quá trình thực hiện việc thêm hai thành viên sau thành viên cuối cùng.



Hình 4.20- Thêm nhiều thành viên

Khi một thành viên được thêm vào, nó sẽ luôn được chỉ định số thứ tự lớn hơn số thứ tự cao nhất hiện tại (trong từ mã CTRL có chỉ thị EOS). Sau lệnh ADD, thành viên đầu tiên phức tạp MST = OK sẽ được chỉ định số thứ tự cao nhất (tiếp theo số thứ tự cao nhất hiện tại) và thay

đổi từ mã CTRL thành EOS, đồng thời thành viên cao nhất hiện tại cũng thay đổi CTRL của nó thành NORM.

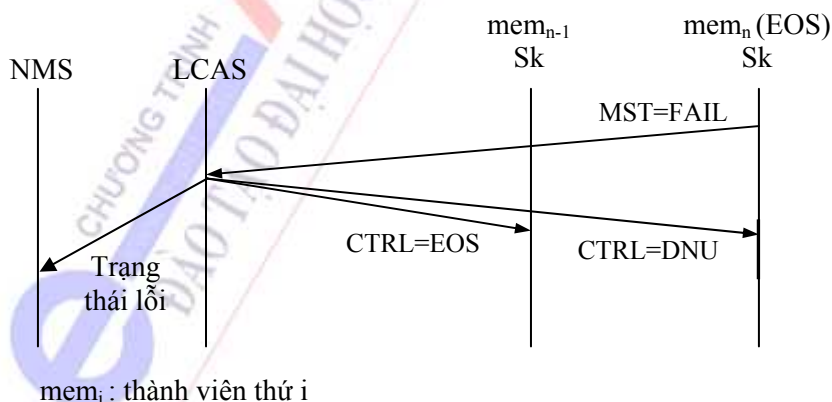
Trong trường hợp thêm nhiều thành viên (ví dụ x thành viên) và nhận được đồng thời nhiều thành viên có phúc đáp MST = OK, việc chỉ định số thứ tự được thực hiện một cách tùy ý, miễn là chúng tạo thành một dãy x số thứ tự tiếp theo số thứ tự cao nhất hiện tại. Từ mã CTRL của thành viên cao nhất hiện tại sẽ chuyển từ EOS thành NORM, đồng thời từ mã CTRL của thành viên mới cao nhất được thay đổi thành EOS, CTRL của tất cả các thành viên mới còn lại được thiết lập bằng NORM.

Bước cuối cùng của quá trình thêm thành viên là gửi đi NORM hoặc EOS trong từ mã điều khiển của gói điều khiển cho thành viên đó. Khung contenơ đầu tiên chứa số liệu tải trọng cho thành viên mới sẽ là khung contenơ ngay sau bit cuối cùng của khung chứa bản tin NORM/EOS.

(2) Loại bỏ tạm thời thành viên (giảm dung lượng)

Khi tại phía thu phát hiện ra một thành viên phát NORM hoặc EOS bị sự cố trong mạng, phía thu sẽ gửi đi MST = FAIL cho thành viên đó. Sau đó phía phát sẽ thay thế điều kiện NORM/EOS bằng DNU và thành viên ngay trước đó sẽ gửi đi EOS trong trường CTRL. Bước cuối cùng trong quá trình loại bỏ tạm thời một thành viên là loại bỏ vùng tải trọng của thành viên đó khỏi VCG. Khung contenơ cuối cùng chứa tải trọng của thành viên bị loại bỏ là khung chứa bit cuối cùng của gói điều khiển chứa từ mã DNU. Khung tiếp theo khung cuối cùng sẽ chứa toàn bit '0' trong vùng tải trọng. Hình 4.21 minh họa quá trình loại bỏ thành viên cuối cùng do lỗi sử dụng lệnh DNU.

Khi phía thu phát hiện nguyên nhân gây sự cố đã được xóa bỏ, nó sẽ gửi MST = OK cho thành viên đó. Phía phát sẽ thay thế điều kiện DNU bằng NORM/EOS và thành viên ngay trước đó sẽ gửi đi NORM trong trường CTRL. Bước cuối cùng khi khôi phục lại một thành viên đã bị loại bỏ tạm thời là bắt đầu sử dụng lại vùng tải trọng của thành viên đó. Khung contenơ đầu tiên chứa số liệu tải trọng cho thành viên này là khung ngay sau khung chứa bit cuối cùng của gói điều khiển có từ mã NORM/EOS đầu tiên cho thành viên đó.

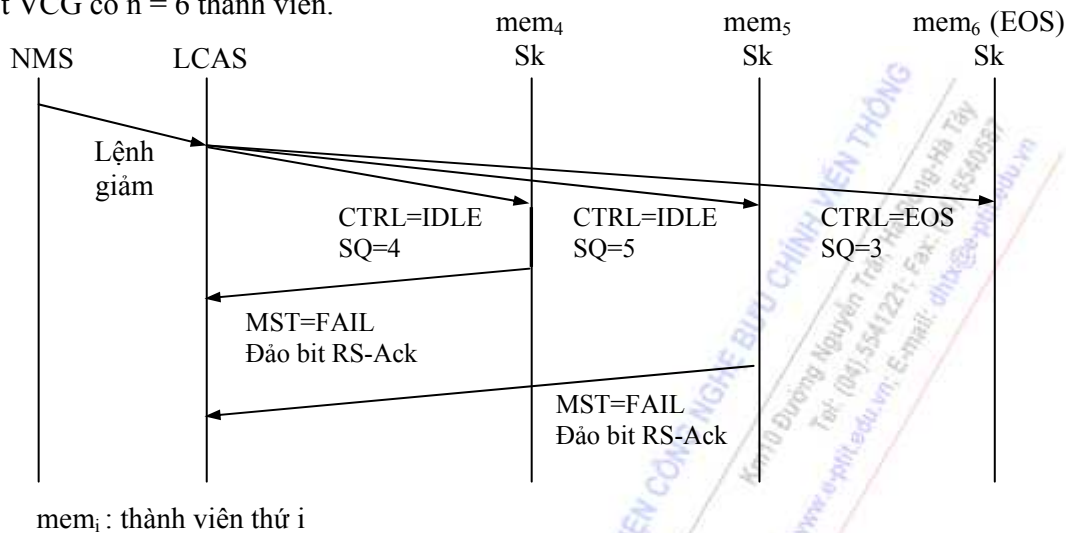


Hình 4.21- Giảm dung lượng do sự cố mạng

(3) Xóa thành viên (giảm dung lượng)

Khi các thành viên bị xóa, số thứ tự và trạng thái của các thành viên khác sẽ được chỉ định lại. Nếu thành viên bị xóa chứa số thứ tự cao nhất của nhóm, thành viên có số thứ tự cao thứ hai sẽ thay đổi từ mã điều khiển thành EOS, đồng thời gói điều khiển của thành viên bị xóa chuyển

thành IDLE. Nếu việc xóa không được thực hiện bởi thành viên cao nhất thì các thành viên có số thứ tự trong khoảng từ thành viên bị xóa tới số thứ tự cao nhất sẽ cập nhật SQ trong các gói điều khiển, đồng thời thành viên bị xóa thay đổi trạng thái. Khi thành viên bị xóa gửi đi từ mã điều khiển IDLE, khung conteno cuối cùng của thành viên này còn chứa số liệu tải trọng là khung chứa bit cuối cùng của gói điều khiển. Hình 4.22 minh họa quá trình loại bỏ các thành viên thứ 4 và thứ 5 từ một VCG có $n = 6$ thành viên.



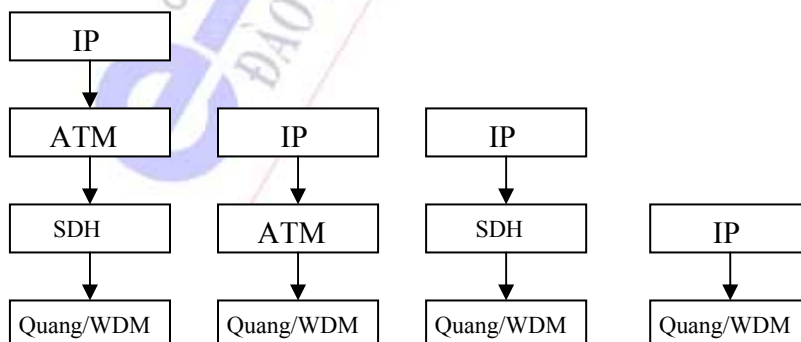
Hình 4.22- Loại bỏ thành viên 4 và 5 từ một VCG có $n = 6$ thành viên

4.3. IP/ATM TRỰC TIẾP TRÊN QUANG

4.3.1. Hạn chế các lớp trung gian trên mạng đường trực

Trong giai đoạn lưu lượng IP chiếm ưu thế trong mạng thì cấu trúc mạng phân làm nhiều lớp không còn thích hợp nữa. Mục đích là tối thiểu hoá truyền mào đầu và cũng chính là cực đại hoá độ rộng băng tần truyền dẫn hữu ích. Tất nhiên là độ phức tạp trong giám sát, điều hành, lập kế hoạch mạng và kỹ thuật cũng cần giảm bớt để cực tiểu hoá chi phí điều hành của nhà cung cấp dịch vụ và tăng lợi nhuận.

Có thể nhận thấy từ hình 4.23, các lớp SDH và ATM đã được giảm bớt khi chuyển mạng đường trực thành mạng hai lớp tại giai đoạn cuối. Việc phát hiện và giải quyết lỗi cũng như phục hồi mạng trở thành vấn đề quan trọng. Nhờ giảm bớt lớp SDH trung gian mà cơ chế phục hồi toàn diện đã được xoá bỏ và chỉ thực hiện trong lớp quang hoặc lớp IP.



Hình 4.23- Chuyển từ cấu trúc mạng 4 lớp sang 2 lớp

Từ hình 4.23 cho biết có 4 khả năng cấu trúc mạng. Tuy nhiên, vấn đề mặt bằng điều khiển đối với mạng quang là rất quan trọng và vẫn chưa được giải quyết trọn vẹn. Phải chăng điều khiển được bắt nguồn từ lớp quang và vận hành IP theo cách chồng lấn? Hay là IP điều khiển mặt bằng quang? Thậm chí các mặt bằng điều khiển khác cũng được phát sinh từ các quyết định định tuyến (thí dụ các mặt bằng điều khiển nhận được từ chính sách)? Những vấn đề này được thảo luận trong chuyên đề "Các mặt bằng điều khiển quang hiện tại và tương lai" và không thuộc nội dung của cuốn tài liệu này.

4.3.2.IP/ATM trực tiếp trên quang

4.3.2.1. IP trực tiếp trên quang

Giải pháp thứ tư hạn chế cả lớp SDH và ATM và chỉ xây dựng cấu trúc mạng hai lớp khi sử dụng lớp IP và lớp quang/ WDM. Giải pháp này được các nhà cung cấp dịch vụ đón nhận để cung cấp dịch vụ số liệu và dịch vụ VoIP.

Hiệu quả truyền dẫn là tối ưu vì lớp ATM đã bị xóa. Số lượng thiết bị cũng được giảm thiểu, vì không sử dụng thiết bị SDH. Công nghệ WDM có thể sử dụng để tăng dung lượng của công trình cáp sợi quang.

4.3.2.2. So sánh với IP trên ATM trên quang

IP trên ATM trên quang là giải pháp đơn giản để hạn chế lớp SDH nhưng vẫn duy trì được lớp ATM. Các nhà cung cấp dịch vụ nhận được một số lượng lớn các dịch vụ lớp 2 (thí dụ đường dây cho thuê và các dịch vụ thoại) và sử dụng giải pháp này để xây dựng mạng 3 lớp (lớp IP, lớp ATM và lớp quang/WDM). Điều bất lợi của cấu trúc này là chuyển tải lưu lượng IP không có hiệu quả. Bởi vì ATM vẫn còn tồn tại. Tuy nhiên, ATM cũng có một số ưu điểm, thí dụ như khả năng về QoS vẫn giữ nguyên.

4.4. CÔNG NGHỆ MẠNG VÒNG THẺ BÀI (TOKEN RING) VÀ FDDI

4.4.1. Giới thiệu

4.4.1.1. Tổng quan

Mặc dù sợi quang đã được sử dụng theo các cách khác nhau trên cơ sở tiêu chuẩn mạng vòng thẻ bài IEEE 802.5 và một số tiêu chuẩn hoạt động khác, nhưng quan trọng nhất là tiêu chuẩn LAN thẻ bài sợi quang hoạt động trên giao diện phân phối số liệu sợi quang (FDDI) của mạng vòng thẻ bài 100 Mbit/s. Tiêu chuẩn này đưa ra cấu trúc mạng vòng kép truyền ngược hướng 100 Mbit/s. FDDI có thể tạo ra 1000 kết nối vật lý trên mạng vòng kép 200 km sợi quang. Về mặt lý thuyết, FDDI có thể phục vụ một số lượng không hạn chế các trạm.

FDDI bao gồm 3 lớp: lớp vật lý, lớp tuyến số liệu và lớp quản lý trạm.

(1) Lớp vật lý

- Phụ thuộc môi trường vật lý (PMD): thực hiện chức năng truyền dẫn vật lý tín hiệu bằng gốc số trên sợi quang, gồm máy thu phát sợi quang, cáp sợi quang, các bộ nối, các chuyển mạch và các thực thể khác.

- Giao thức lớp vật lý (PHY): đặc trưng cho kết nối giữa PMD và lớp tuyến số liệu. Nó có các chức năng như đồng bộ, lập mã và giải mã luồng bit đến/đi thành các ký hiệu sử dụng trong lớp tuyến số liệu..

(2) Lớp tuyến số liệu

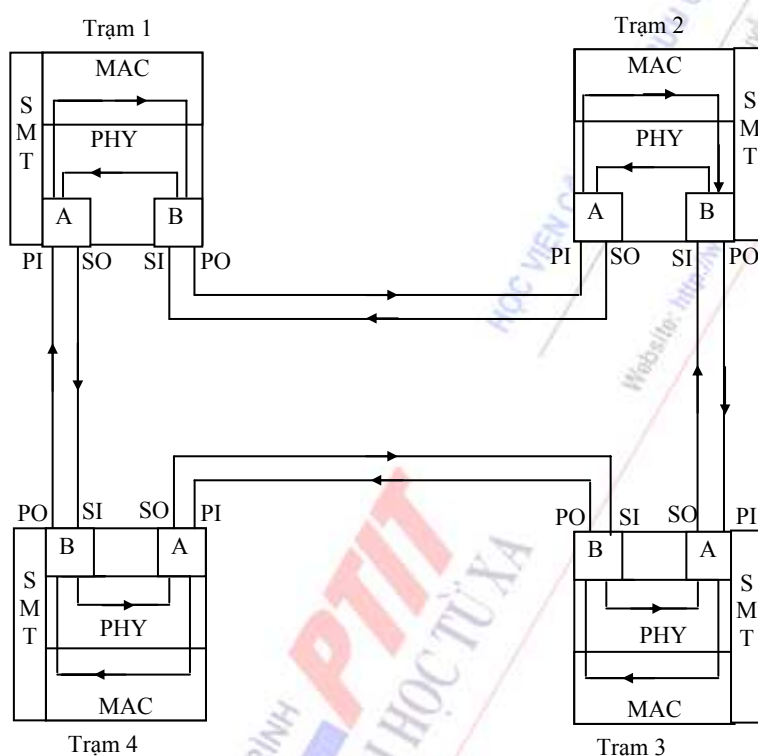
Lớp này điều khiển truy nhập tới môi trường, hình thành và sắp xếp thông tin địa chỉ và kết hợp ngang hàng bên trong mạng. Lớp này còn tạo ra và kiểm soát dây kiểm tra khung nhằm đảm bảo rằng số liệu tin cậy đã được chuyển tới lớp cao hơn. Phân lớp thấp nhất được gọi là điều khiển truy nhập môi trường (MAC).

(3) Lớp quản lý trạm (SMT)

Lớp này cung cấp các dịch vụ, thí dụ quản lý và điều khiển cấu hình, cảnh báo và giám sát trạng thái, cách ly lỗi và điều khiển phục hồi và lập chương trình. Nó quản lý các quá trình của các lớp khác nhau sao cho các trạm có thể hoạt động nhịp nhàng trên mạng vòng.

4.4.1.2. Hoạt động của mạng vòng FDDI

Hình 4.24 thể hiện kết nối giữa các trạm trên mạng vòng FDDI.



Hình 4.24- Mạng vòng FDDI

Mạng bao gồm các trạm kết nối nối tiếp về mặt vật lý trong một mạng vòng kín. Kết nối vật lý tới mạng FDDI bao gồm các lớp PMD của mỗi trạm kết nối tới cả mạng vòng sơ cấp và thứ cấp. Thông tin được chuyển tải từ trạm tới trạm theo một hướng quanh mỗi mạng vòng vật lý. Mạng vòng sơ cấp bao gồm một đầu ra sơ cấp (PO) và một đầu vào sơ cấp (PI). Mạng vòng thứ cấp bao gồm đầu ra thứ cấp (SO) và đầu vào thứ cấp (SI). Các đầu ra và đầu vào đều tiếp xúc với PHY của mỗi trạm. Mạng vòng đóng kín về mặt logic nhờ các kết nối bên trong thuộc lớp MAC của mỗi trạm. Kết nối tới môi trường vật lý thông qua lớp PHY được điều khiển bởi các lệnh xen vào và tước bỏ của lớp quản lý trạm (SMT). Các trạm đều có máy thu phát kép (A và B) để kết nối tới mạng vòng sợi quang sơ cấp và thứ cấp. Đây là các trạm loại A. Các trạm loại B chỉ kết nối tới một mạng vòng (không thể hiện trong hình vẽ).

Lớp MAC cung cấp các chức năng như điều khiển chuyển thẻ bài, điều khiển dây bit-mã, xác nhận tính hợp lệ, phiên dịch gói và đóng gói. MAC gửi các ký hiệu mã hexa 4 bit vào lớp PHY và tại đó mã hoá thành mã NRZ 5 bit. Sau đó lớp vật lý thực hiện mức thứ hai của mã hoá

để tạo thành các bit mã 4B/5B NRZI và truyền trên sợi quang. Đối với luồng số liệu thu, mã NRZI được giải mã thành dạng mã NRZ và sau đó giải mã một lần nữa thành các ký hiệu hexa và chuyển tới MAC.

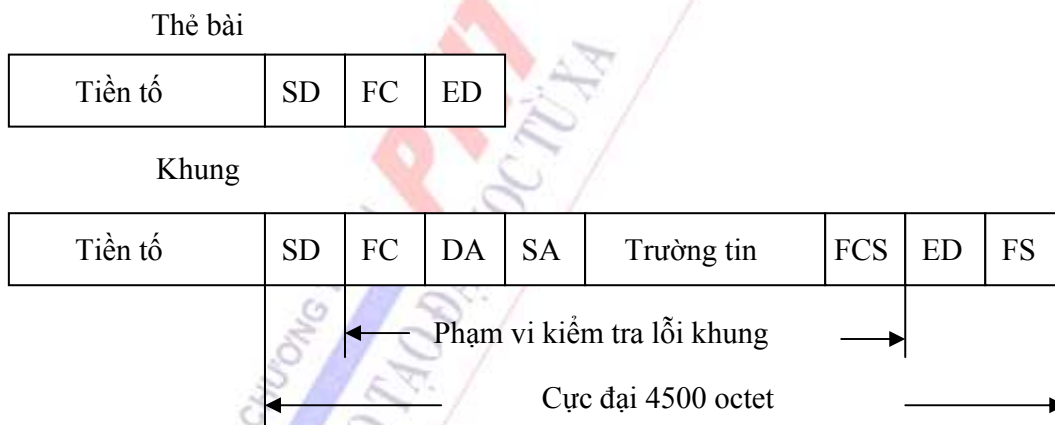
Mọi thông tin trên FDDI được truyền như một dãy của các nhóm mã. MAC quyết định dãy mã phát. Các ký hiệu có thể vận chuyển 3 loại thông tin: trạng thái đường, điều khiển và số liệu. Các ký hiệu 4 bit từ MAC được mã hoá thành các nhóm mã NRZ 5 bit và chuyển giao cho chức năng phát. Bộ tạo dao động nội bộ 125 MHz nhịp các ký hiệu và các bit mã đi qua máy phát. Sau đó chức năng phát mã hoá luồng bit mã NRZ thành luồng xung cân bằng NRZI để chuyển tới máy phát sợi quang trong lớp phụ thuộc môi trường vật lý (PMD). FDDI sử dụng mã NRZI để kết hợp số liệu và đồng hồ, đồng thời cân bằng thành phần một chiều chỉ thay đổi trong giới hạn $\pm 10\%$.

Máy thu quang chuyển đổi các xung quang thành luồng bit NRZI điện. Sau đó chức năng thu giải mã luồng bit NRZI thành luồng xung cân bằng 5 bit NRZ. Đồng hồ 125 MHz được tách từ luồng xung đến. Máy thu phục hồi đồng hồ (RCRCLK) đồng bộ luồng bit đến và cung cấp chỉ thị khoá tần số và pha cho SMT. Mã NRZ được chuyển tới bộ giải mã để chuyển đổi thành các ký hiệu 4 bit và gửi tới MAC. Lớp SMT thực hiện chức năng quản lý cấu hình trạm, quản lý kết nối vật lý và quản lý giao diện môi trường.

FDDI sử dụng giao thức thẻ bài thời gian được thiết kế nhằm đảm bảo thời gian quay vòng thẻ bài cực đại. Đếm thời gian do quá trình ra mệnh lệnh quyết định dựa vào khởi đầu.

4.4.2. Cấu trúc khung

Cấu trúc khung và thẻ bài của FDDI như hình 4.25.



SD- Giới hạn khởi đầu khung; FC- Điều khiển khung, 8bit;
DA- Địa chỉ đích, 16 hoặc 48 bit; SA- Địa chỉ nguồn, 16 hoặc 48 bit;
FCS- Dãy kiểm tra khung, 32 bit; FS- Trạng thái khung;
ED- Giới hạn cuối khung.

Hình 4.25- Cấu trúc thẻ bài và cấu trúc khung FDDI

4.5. CÔNG NGHỆ ETHERNET

4.5.1. Các chuẩn Ethernet

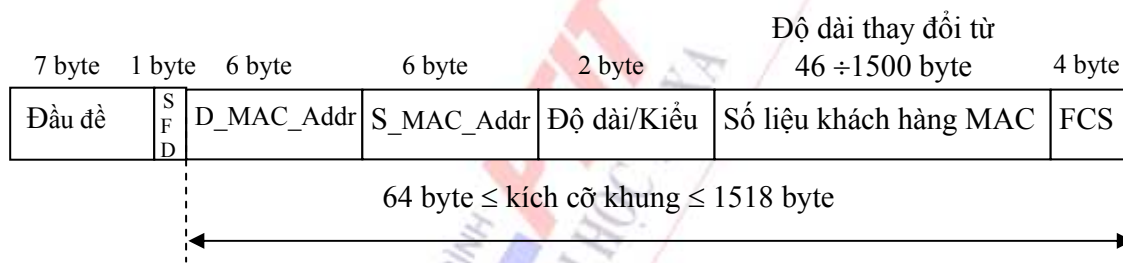
Các chuẩn IEEE 802.3 gồm có:

- IEEE 802.3[®]: tổng quan và cấu trúc
- IEEE 802.1[™]: bắc cầu và quản lý
- IEEE 802.2[™]: điều khiển liên kết logic
- IEEE 802.3[™]: phương pháp truy nhập CSMA/CD
- IEEE 802.4[™]: phương pháp truy nhập bus chuyển thẻ bài
- IEEE 802.5[™]: phương pháp truy nhập mạng vòng thẻ bài
- IEEE 802.6[™]: phương pháp truy nhập DQDB
- IEEE 802.7[™]: LAN băng rộng
- IEEE 802.10[™]: bảo an
- IEEE 802.11[™]: không dây
- IEEE 802.12[™]: truy nhập yêu cầu ưu tiên
- IEEE 802.15[™]: mạng vùng cá nhân không dây
- IEEE 802.16[™]: mạng vùng đô thị không dây băng rộng

4.5.2. Cấu trúc khung Ethernet

4.5.2.1. Khuôn dạng khung

Hình 4.26 minh họa khuôn dạng của khung Ethernet theo định nghĩa của chuẩn IEEE 802.3.



Hình 4.26- Khuôn dạng khung Ethernet

Chức năng của các thành phần trong khung:

- Đầu đề: dãy 56 bit được sử dụng cho đồng bộ
- SFD: dãy 8 bit có cấu trúc 10101011 chỉ thị bắt đầu khung
- D_MAC_Addr: trường địa chỉ MAC của đích để nhận dạng trạm hoặc các trạm tiếp nhận khung
- S_MAC_Addr: địa chỉ MAC của nguồn để nhận dạng trạm khởi nguồn của khung. Trong Ethernet hiện nay sử dụng địa chỉ 6 byte. Địa chỉ đích có thể riêng cho một trạm hoặc địa chỉ chung cho một nhóm trạm. Địa chỉ đích gồm toàn bit 1 liên quan đến tất cả các trạm của LAN được gọi là địa chỉ quảng bá.
- Chiều dài/Kiểu: nếu giá trị của trường này nhỏ hơn hoặc bằng 1500 thì trường Chiều dài/Kiểu chỉ thị số lượng byte trong trường số liệu khách hàng MAC tiếp theo. Nếu giá trị của trường này lớn hơn hoặc bằng 1536 thì trường Chiều dài/Kiểu chỉ thị bản chất của giao thức khách hàng MAC (kiểu giao thức).

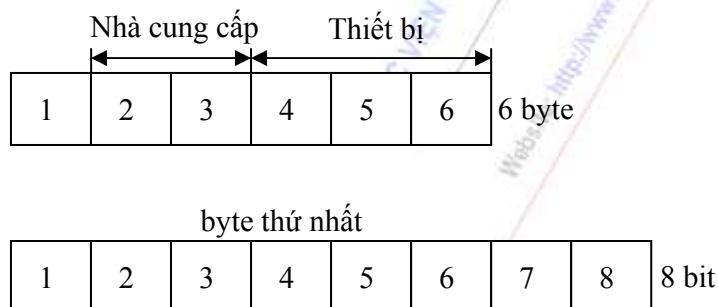
- Số liệu khách hàng MAC: trường này chứa số liệu truyền từ trạm nguồn tới trạm hoặc các trạm đích. Kích cỡ cực đại của trường này là 1500 byte. Nếu kích cỡ của trường này nhỏ hơn 46 byte thì việc sử dụng trường "Pad" tiếp theo là cần thiết để đưa kích cỡ khung tới chiều dài cực tiểu.

- Pad: nếu cần thiết thì các byte số liệu dư được gắn vào trường này để đưa chiều dài khung tới kích cỡ cực tiểu. Kích cỡ khung Ethernet cực tiểu là 64 byte kể từ trường địa chỉ MAC đích tới dãy kiểm tra khung.

- Dãy kiểm tra khung: trường này chứa giá trị kiểm tra số dư chu trình (CRC) được sử dụng để kiểm tra lỗi. Khi trạm nguồn tập hợp một khung MAC, nó tiến hành tính toán CRC trên tất cả các bit trong khung từ địa chỉ MAC đích cho tới các trường Pad và truyền nó như là một bộ phận của khung. Khi trạm đích nhận được khung, nó thực hiện kiểm tra nhận dạng. Nếu giá trị tính toán không phù hợp với giá trị trong trường này thì trạm đích cho là lỗi đã xảy ra trong khi truyền và loại bỏ khung.

4.5.2.2. Địa chỉ MAC

Địa chỉ MAC được thể hiện tại hình 4.27.



Hình 4.27- Địa chỉ MAC

Bit thứ nhất: bit địa chỉ riêng hoặc nhóm (0 là riêng, 1 là nhóm).

Bit thứ hai: bit quản lý toàn cầu hoặc địa phương (0 là toàn cầu, 1 là địa phương).

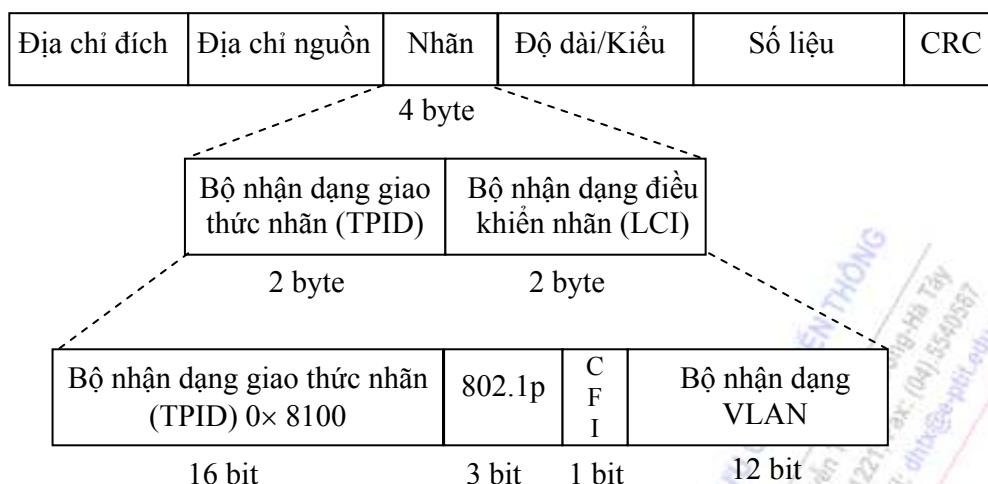
4.5.2.3. Mở rộng khuôn dạng khung

Vào năm 1998, IEEE đã chấp thuận tiêu chuẩn 802.3ac quy định mở rộng khuôn dạng khung để cung cấp cho mạng diện cục bộ ảo (VLAN) nằm trong mạng Ethernet. Giao thức VLAN cho phép xen bộ nhận dạng hoặc "nhãn" vào khuôn dạng khung Ethernet để nhận dạng VLAN. Nhãn VLAN 4 byte gắn vào giữa trường địa chỉ MAC nguồn và trường Chiều dài/Kiểu của khung Etherne. Hai byte đầu tiên của nhãn VLAN bao gồm "Kiểu nhãn 802.1Q".

Hình 4.28 là khung Ethernet không có đầu đề nhãn VLAN IEEE 802.3. Hình 4.29 là khung Ethernet IEEE 802.3 có đầu đề nhãn VLAN 4 byte 802.1Q.

Địa chỉ đích	Địa chỉ nguồn	Độ dài/Kiểu	Số liệu	CRC
--------------	---------------	-------------	---------	-----

Hình 4.28- Khung Ethernet không có đầu đề nhãn VLAN



Hình 4.29- Khung Ethernet có đầu đề nhãn VLAN

Hai byte cuối cùng của nhãn VLAN có các thông tin sau đây:

- Ba bit đầu tiên là trường ưu tiên người sử dụng để đánh dấu mức ưu tiên của khung Ethernet.
- Bit tiếp theo là bộ chỉ thị khuôn dạng chính tắc (CFI) được sử dụng trong khung Ethernet để chỉ rõ sự có mặt của trường thông tin định tuyến (RIP).
- 12 bit cuối cùng là nhận dạng VLAN (VID) để nhận dạng duy nhất VLAN sở hữu khung này.

4.5.3. Lớp vật lý Ethernet

4.5.3.1. Các tiêu chuẩn kỹ thuật chung

Bảng 4.4 thống kê chỉ tiêu kỹ thuật lớp vật lý được áp dụng cho Ethernet. Chiều dài cực đại các đoạn cáp được áp dụng cho hoạt động nửa song công đối với mạng chỉ có một trạm lặp hoặc hub lặp. Chiều dài cực đại các đoạn cáp đối với mạng có nhiều hơn một trạm lặp áp dụng cho hoạt động song công.

Bảng 4.4- Các chỉ tiêu kỹ thuật lớp vật lý Ethernet

Tiêu chuẩn	Khuyến nghị	Tốc độ	Môi trường	Chiều dài cực đại cáp (m)	
				Nửa song công	Song công
10 Base -T	802.3i-1990	10 Mbit/s	2 cặp 100Ω cáp UTR	100	100
10Base -FL	802.3j-1993	10 Mbit/s	2 sợi quang	2000	> 2000
100 Base-TX	802.3u-1995	100 Mbit/s	2 cặp 100Ω	100	100
100 Base- FX	802.3u-1995	100 Mbit/s	2 sợi quang	412	2000
1000Base-LX	802.3z-1998	1 Gbit/s	$\lambda = 1300 \text{ nm}$		
			$2a = 62,5 \mu\text{m}$	316	550
			$2a = 50 \mu\text{m}$	316	550
			$2a = 10 \mu\text{m}$	316	5000
1000Base-SX	802.3z-1998	1 Gbit/s	$\lambda = 850 \text{ nm}$		
			$2a = 62,5 \mu\text{m}$	275	275
			$2a = 50 \mu\text{m}$	316	550
1000Base-T	802.3ab-1999	1 Gbit/s	4 cặp 100Ω	100	100
10Gbase SR/SW	802.3ae-2002	10 Gbit/s	$\lambda = 850 \text{ nm}$	NA	
			$2a = 62,5 \mu\text{m}$		33
			$2a = 50 \mu\text{m}$		300
10Gbase- LR/LW	802.3ae-2002	10 Gbit/s	$\lambda = 1310 \text{ nm}$	NA	
			$2a = 10 \mu\text{m}$		10.000
10Gbase- ER/EW	802.3ae-2002	10 Gbit/s	$\lambda = 1550 \text{ nm}$	NA	
			$2a = 10 \mu\text{m}$		40.000
10Gbase-LX4	802.3ae-2002	10 Gbit/s	$\lambda = 1310 \text{ nm}$	NA	
			$2a = 62,5 \mu\text{m}$		300
			$2a = 50 \mu\text{m}$		300
			$2a = 10 \mu\text{m}$		10.000

4.5.3.2. 10Base-T

- Cáp xoắn đôi

10Base-T cung cấp tốc độ truyền dẫn 10 Mbit/s trên 2 đôi dây cáp điện thoại xoắn đôi loại 3 hoặc tốt hơn. Đây là loại cáp sử dụng rộng rãi cho Ethernet.

- Bộ nối RJ-45

10Base-T sử dụng một đôi dây để phát số liệu và một đôi khác để thu số liệu. Cả hai đôi được đặt trong một cáp có cả hai đôi phụ không sử dụng cho 10Base-T. Mỗi đầu cáp được kết nối với một bộ nối RJ-45 hoặc Jack cắm.

- Kết nối điểm- điểm

Mọi kết nối 10Base-T là điểm-điểm. Điều này có nghĩa là một cáp 10Base-T có thể có tối đa 2 máy thu phát Ethernet (hoặc MAU). Một đầu của cáp tiếp xúc với một hub lặp 10Base-T hoặc chuyển mạch L2. Đầu khác của cáp tiếp xúc trực tiếp với tấm giao diện mạng (NIC) của trạm máy tính, hoặc máy thu phát 10Base-T bên ngoài. Chức năng của máy thu phát được tích

hợp vào trong hầu hết các NIC 10Base-T, cho phép cáp cắm trực tiếp vào bộ nối RJ-45 trên NIC mà không cần bất kỳ thành phần hoặc đầu cuối nào bên ngoài. Giao diện AUI trên các NIC cũ có thể được sử dụng để tiếp xúc với mạng 10Base-T qua máy thu phát bên ngoài.

- Sử dụng cáp "vượt" và cáp "rãnh thẳng"

Hai NIC 10Base-T có thể tiếp xúc trực tiếp với nhau mà không cần hub lặp 10Base-T. Trong trường hợp này một cáp "vượt" đặc biệt yêu cầu tiếp xúc với đôi phát của một trạm tới đôi thu của trạm khác và ngược lại. Khi gắn NIC vào hub lặp cần sử dụng cáp "rãnh thẳng" thông thường và chức năng vượt được thực hiện bên trong hub lặp.

- Chiều dài đoạn cực đại

Chiều dài đoạn đối với 10Base-T có cáp loại 3 là 100 m. Cáp chất lượng cao như dây đồng loại 5 có khả năng thực hiện đoạn dài tới 150 m mà vẫn đảm bảo chất lượng tín hiệu.

4.5.3.3. 100Base-T

Nhận dạng 100Base-T liên quan đến một tập đầy đủ các chỉ tiêu kỹ thuật và các tiêu chuẩn môi trường đối với Ethernet 100 Mbit/s hoặc "Ethernet nhanh". Bốn tiêu chuẩn môi trường 100 Mbit/s được quy định là:

- 100Base-TX
- 100Base-FX
- 100Base-T4
- 100Base-T2

Việc sử dụng các tiêu chuẩn 100Base-TX và 100Base-FX được mô tả dưới đây.

Tất cả các tiêu chuẩn 100Base-T đều có chung chỉ tiêu chất lượng "điều khiển truy nhập môi trường" (MAX), nhưng mỗi tiêu chuẩn có "lớp vật lý", hoặc máy thu phát và chỉ tiêu chất lượng riêng. Máy thu phát 100 Mbit/s có thể tích hợp trực tiếp bên trong thiết bị mạng, chẳng hạn trạm lặp hoặc tấm giao diện mạng (NIC), hoặc đặt bên ngoài thiết bị. Nếu đặt bên ngoài, máy thu phát tiếp xúc với trạm lặp hoặc NIC qua bộ nối "giao diện độc lập môi trường" (MII) 40 chân. Máy thu phát có thể cắm trực tiếp vào bộ nối MII, hoặc tiếp xúc qua một cáp MII tương tự cáp AUI được quy định như là một bộ phận của tiêu chuẩn 10 Mbit/s. Cáp MII có thể đạt độ dài cực đại 0,5 m.

MII cung cấp hoạt động Ethernet tại 10 Mbit/s hoặc 100 Mbit/s. Nhiều máy thu phát Ethernet nhanh gồm các thành phần điện tử cho phép hỗ trợ hoạt động tại một trong hai tốc độ trên đây.

4.5.3.4. 100Base-X

Bộ nhận dạng "100Base-X" có quan hệ với các tiêu chuẩn 100Base-TX và 100Base-FX. Cả 100Base-TX và 100Base-FX đều có chung chỉ tiêu kỹ thuật báo hiệu "4B/5B" theo tiêu chuẩn X3T9.5 của ANSI áp dụng cho giao diện phân phối số liệu sợi quang (FDDI). Chỉ tiêu kỹ thuật báo hiệu hiện tại phù hợp với tốc độ các sản phẩm 100Base-X.

Trong báo hiệu 4B/5B, mỗi nhóm 4 bit của số liệu được chuyển đổi thành mã 5 bit để truyền qua môi trường. Mào đầu kết hợp với bit dư yêu cầu tốc độ truyền tín hiệu là 125 megabaud được sử dụng để vận chuyển net 100 Mbit/s của số liệu người sử dụng. Tuy nhiên, bit dư cho phép "các ký hiệu" 5 bit truyền tải thông tin điều khiển bổ sung vào số liệu người sử dụng.

Các ký hiệu 5 bit cũng được quy định theo cách đảm bảo truyền dẫn theo chu kỳ tín hiệu và cho phép máy thu duy trì đồng bộ với luồng số liệu đến.

4.5.3.5. 100Base-TX

- Cáp xoắn đôi

100Base-TX cung cấp tốc độ truyền dẫn 100 Mbit/s trên hai đôi cáp đồng xoắn đôi (UTP). Cáp loại 5 là loại cáp có chất lượng cao hơn cáp loại 3 sử dụng trong 10Base-T. UTP có thể truyền tại tần số 100 MHz. Cáp loại 3 cung cấp truyền dẫn chỉ tới 16 MHz. 100Base-TX truyền số liệu mã hoá 4B/5B theo tiêu chuẩn ANSI X3T9.5 áp dụng cho giao diện phân phối số liệu sợi quang (FDDI). Chú ý rằng việc sử dụng mã 4B/5B đòi hỏi tốc độ truyền số liệu 125 megabaud để truyền tải net 100 Mbit/s. Nhưng 125 megabaud tương đương với tần số cực đại là 62,5 MHz thấp hơn tần số cực đại 100 MHz mà cáp loại 5 cung cấp.

- Kết nối điểm-điểm

Tất cả các đoạn của 100Base-TX đều là điểm nối điểm có một máy thu phát tại mỗi đầu của cáp. Hầu hết các 100Base-TX kết nối trạm máy tính đến hub lặp hoặc chuyển mạch L2. Các thiết bị này có chức năng thu phát được tích hợp để cắm trực tiếp cáp loại 5 vào bộ nối RJ-45 trên hub hoặc chuyển mạch. Các trạm máy tính tiếp xúc thông qua tấm giao diện mạng (NIC). Chức năng thu phát được tích hợp với NIC cho phép cáp xoắn đôi loại 5 cắm trực tiếp vào bộ nối RJ-45 trên NIC.

- Sử dụng cáp "vượt" và cáp "rãnh thẳng"

Hai tấm giao diện mạng (NIC) 100Base-TX cũng có thể tiếp xúc trực tiếp với nhau mà không cần một hub lặp 100Base-TX. Trong trường hợp này cần sử dụng cáp vượt chuyên dụng và yêu cầu nối cặp phát của một trạm vào cặp thu của trạm khác và ngược lại. Khi nối NIC vào hub lặp cần sử dụng cáp rãnh thẳng thông thường và chức năng vượt được thực hiện bên trong hub lặp.

- Cung cấp tùy chọn của kiểu hoàn toàn song công

Các tuyến phát và thu độc lập của môi trường 100Base-TX cho phép kiểu hoạt động hoàn toàn song công. Muốn cung cấp kiểu hoàn toàn song công, cả NIC và hub phải có khả năng và cấu hình đối với hoạt động hoàn toàn song công.

4.5.3.6. 100Base-FX

- Cáp sợi quang

100Base-FX cung cấp tốc độ truyền dẫn 100 Mbit/s trên hai sợi quang. Nó cho phép độ dài đoạn đạt tới 412 m đối với tuyến nửa song công và lớn hơn hoặc bằng 2000 m đối với tuyến hoàn toàn song công. 100Base-FX cần phương án sợi quang theo tiêu chuẩn 100Base-FX. Cáp đồng xoắn đôi và các bộ nối được sử dụng trong 100Base-TX được thay thế bởi cáp sợi quang và các bộ nối của 100Base-FX. Cả hai tiêu chuẩn đều sử dụng kiểu mã hoá tín hiệu 4B/5B.

Cáp sợi quang được sử dụng đối với 100Base-FX là cáp sợi đa mode (MMF) có kích cỡ 62,5/125 μm . Loại cáp sợi quang khác, chẳng hạn như 50/125 μm , 85/125 μm và 100/140 μm cũng có thể sử dụng cho 100Base-FX, nhưng chúng không hình thành các đoạn có độ dài như cáp sợi quang 62,5/125 μm .

Bước sóng sử dụng cho 100Base-FX là 1300 nm.

- Bộ nối quang

Tiêu chuẩn 100Base-FX cho phép sử dụng một số loại bộ nối quang. Các bộ nối song công "SC" được khuyến cáo sử dụng, nhưng các bộ nối "ST" và "FDDI MIC" cũng có thể dùng được. Hai sợi quang sử dụng trong mỗi đoạn 100Base-FX. Một sợi sử dụng cho phát tín hiệu và một sợi sử dụng để thu tín hiệu.

- Các kết nối điểm-điểm

Tất cả các đoạn 100Base-FX đều là điểm nối điểm, trong đó có một máy phát tại mỗi đầu của tuyến. 100Base-FX yêu cầu phần cứng máy phát đồng nhất. Hub lặp 100Base-FX có các bộ nối và máy thu phát sợi quang rút-cắm. Các tấm giao diện mạng có thể tích hợp với các bộ nối và máy thu phát 100Base-FX, hoặc máy thu phát 100Base-FX có thể gắn bên ngoài thông qua bộ nối giao diện độc lập môi trường (MII) 40 chân.

- Kiểu hoàn toàn song công tùy chọn

Các tuyến phát và thu độc lập của 100Base-FX cho phép hoạt động hoàn toàn song công. Khi hoạt động theo kiểu hoàn toàn song công, chiều dài đoạn của 100Base-FX có thể tăng từ 412 m tới 2000 m. Cũng có thể cung cấp chiều dài đoạn lớn hơn khi sử dụng cáp sợi quang đơn mode (SMF) đắt hơn. Trong kiểu hoàn toàn song công, chiều dài đoạn không bị hạn chế bởi thời gian khứ hồi yêu cầu đối với miền xung đột của CSMA/CD.

4.5.3.7. 1000Base-X

1000Base-X liên quan đến các tiêu chuẩn "Ethernet Gigabit" 1000Base-LX, 1000Base-SX và 1000Base-CX. Mỗi tiêu chuẩn này đều dựa vào các chỉ tiêu kỹ thuật lớp vật lý ANSI X3.230-1994 đối với kênh sợi quang. Đặc biệt, 1000Base-X sử dụng sơ đồ mã hoá "8B/10B".

Chú ý rằng 1000Base-T là tiêu chuẩn Gigabit Ethernet bổ sung, không sử dụng các chỉ tiêu kỹ thuật lớp vật lý kênh quang và không thuộc về họ tiêu chuẩn 1000Base-X

- Báo hiệu 8B/10B

Nhờ báo hiệu 8B/10B mà mỗi byte 8 bit được chuyển đổi thành ký hiệu 10 bit để truyền trên môi trường sợi quang. Mào đầu kết hợp với các bit dư yêu cầu truyền tín hiệu với tốc độ 1,25 gigabaud để vận chuyển net 1 Gigabit/s. Tuy nhiên, các bit dư cho phép một ký hiệu duy nhất được phân phối cho mỗi liên hợp 8 bit số liệu tin cậy, đồng thời cho phép các ký hiệu bổ sung chuyển tải thông tin điều khiển và các thông tin khác. Các ký hiệu điều khiển được sử dụng cho các trường hợp như đầu gói, cuối gói và rỗi. Nhiều ký hiệu là không tin cậy và nếu thu được chúng thì chỉ thị xảy ra lỗi truyền dẫn. Tất cả các ký hiệu tin cậy được quy định bao gồm 5 bit 1 và 5 bit 0 đan xen nhau nhằm cân bằng thành phần một chiều tín hiệu truyền dẫn. Điều này cũng cho phép máy thu dễ dàng thực hiện đồng bộ ký hiệu và đảm bảo luồng bit đến có các chuyển mức để tách đồng hồ dễ dàng.

- Giao diện độc lập môi trường (GMII)

Tiêu chuẩn 1000Base-X quy định một giao diện độc lập môi trường Gigabit (GMII) kết nối điều khiển truy nhập môi trường (MAC) các chức năng lớp vật lý (PHY) của một thiết bị Ethernet Gigabit. GMII tương tự như giao diện khối kết nối (AUI) trong Ethernet 10 Mbit/s và giao diện độc lập môi trường (MII) trong Ethernet 100 Mbit/s. Tuy nhiên, khác AUI và MII ở chỗ không cần bộ nối đối với GMII, cho phép máy thu phát gắn với nhau bên ngoài qua cáp. Chức năng thu phát được đưa vào trong mọi thiết bị Ethernet Gigabit và GMII tồn tại như một giao diện thành phần bên trong.

4.5.3.8. 1000Base-LX

Chữ cái "L" trong 1000Base-LX ký hiệu cho "long" để chỉ rõ sử dụng Laser bước sóng dài để truyền tín hiệu trên cáp sợi quang. Laser bước sóng dài hoạt động trong phạm vi bước sóng từ 1270 nm đến 1355 nm trên sợi quang đa mode và đơn mode. Laser bước sóng dài đắt hơn laser bước sóng ngắn, nhưng có ưu điểm là cự ly truyền dài hơn.

4.5.3.9. 1000Base-SX

Chữ cái "S" trong 1000Base-SX ký hiệu cho "Short", chỉ rõ sử dụng Laser bước sóng ngắn để truyền tín hiệu trên sợi quang. Laser bước sóng ngắn được quy định hoạt động trong dải bước sóng từ 770 nm đến 860 nm và chỉ sử dụng cáp sợi quang đa mode. Laser bước sóng ngắn có ưu điểm là rẻ hơn Laser bước sóng dài.

4.6. CÔNG NGHỆ MẠNG VÒNG GÓI TỰ PHỤC HỒI RPR

4.6.1. Giới thiệu về công nghệ RPR

4.6.1.1. Tổng quan

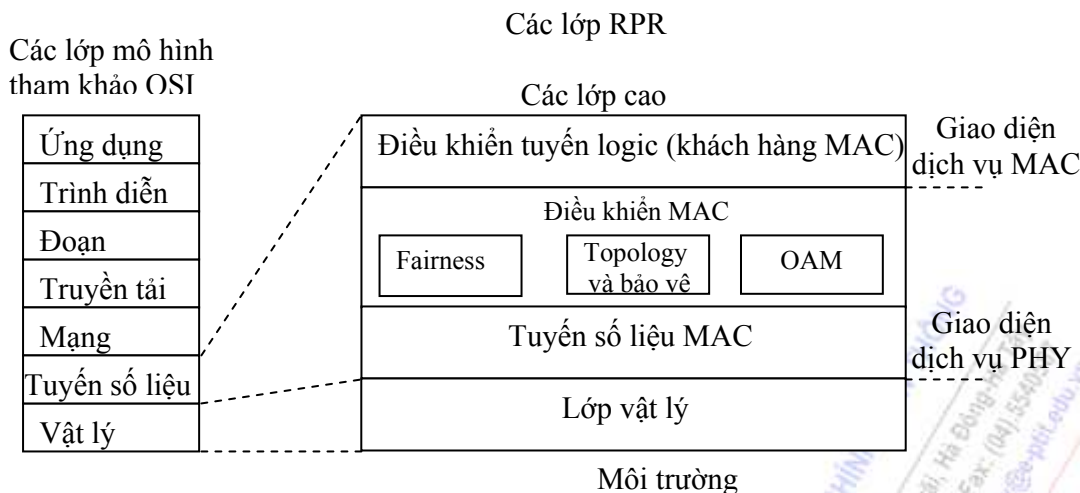
Giao thức mạng vòng gói tự phục hồi RPR đã được IEEE tiêu chuẩn hoá vào tháng 7 năm 2004. RPR là một giao thức truyền số liệu mới trên mạng vòng gói diện đô thị (MAN) và mạng vòng diện rộng (WAN). Nhóm công tác 802.17 đã đề xuất RPR tiêu chuẩn có các đặc điểm chủ yếu:

- Cung cấp tới 255 trạm trên một mạng vòng.
- Mạng vòng tối ưu có chu vi cực đại là 2000 km.
- Cung cấp truyền đơn hướng, đa hướng và quảng bá.
- Đa dạng dịch vụ.
- Tăng độ rộng băng tần hữu dụng vượt xa các công nghệ hiện tại.
- Topo tự động và trạm có khả năng cảm phích là chạy.
- Truyền khung chất lượng cao:
 - * Phục hồi dịch vụ nhỏ hơn 50 ms.
 - * Không cho phép mất gói trong MAC.
 - * Có thể bảo vệ khi có sự cố tại nhiều hơn một điểm.
 - * Có các chức năng điều hành, quản lý và bảo dưỡng (OAM)

4.6.1.2. Mô hình lớp

Mô hình lớp RPR và mối liên quan tới mô hình tham khảo kết nối hệ thống mở (OSI) được minh hoạ tại hình 4.30. Phân lớp điều khiển truy nhập môi trường (MAC), phân lớp tuyến số liệu MAC và các phân lớp trung gian được quy định trong mô hình này như là giao diện dịch vụ MAC và giao diện dịch vụ vật lý PHY do các phân lớp cung cấp.

Giao diện dịch vụ MAC cung cấp các cơ sở dịch vụ cho khách hàng MAC sử dụng nhằm trao đổi số liệu với một hoặc nhiều khách hàng hoặc chuyển phát thông tin điều khiển nội bộ giữa MAC và khách hàng MAC. Phân lớp điều khiển MAC điều khiển phân lớp tuyến số liệu, duy trì trạng thái MAC và phối hợp với phân lớp điều khiển MAC của các MAC khác và điều khiển các chức năng chuyển phát đối với mỗi mạng vòng det.

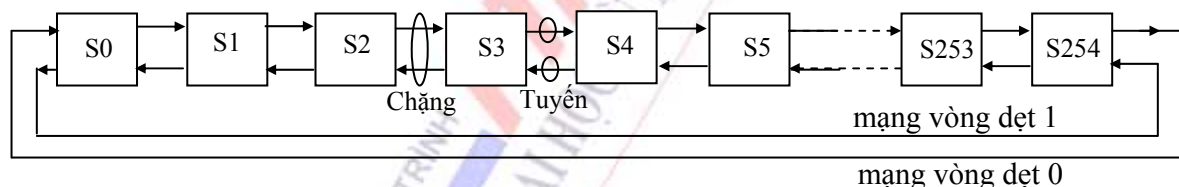


Hình 4.30- Mối liên quan giữa mô hình RPR và mô hình tham khảo OSI

Các khách hàng MAC sử dụng giao diện dịch vụ PHY để phát và thu các khung trên môi trường vật lý. Các phân lớp trung gian khác nhau quy định sự sắp xếp giữa các giao diện PHY cụ thể và các giao diện độc lập môi trường (MII). Tiêu chuẩn này bao gồm định nghĩa các phân lớp khác nhau đối với mỗi giao diện PHY và công nhận các phân lớp khác dựa vào các yêu cầu đã đặt ra.

4.6.1.3. Cấu trúc mạng vòng dẹt

RPR sử dụng cấu trúc các mạng vòng dẹt kép đơn hướng và ngược chiều nhau. Mỗi mạng vòng dẹt thiết lập các tuyến có luồng số liệu cùng hướng. Các mạng vòng dẹt được nhận dạng như là mạng vòng dẹt 0 và mạng vòng dẹt 1 được thể hiện tại hình 4.31.



Hình 4.31- Cấu trúc mạng vòng dẹt kép

Sự kết hợp một tuyến và một mạng vòng dẹt riêng biệt là không thay đổi nhờ sự thay đổi trạng thái của các tuyến hoặc trạm.

Các trạm trong các mạng vòng được nhận dạng bởi địa chỉ MAC IEEE 802 có 48 bit như đã được quy định trong IEEE Std 802-2002. Tất cả các tuyến trong mạng vòng hoạt động tại tốc độ số liệu như nhau, nhưng chúng có các đặc tính trễ khác nhau.

Phần giới hạn giữa hai trạm liền kề được gọi là một chặng. Một chặng bao gồm các tuyến đơn hướng truyền số liệu theo hướng ngược nhau.

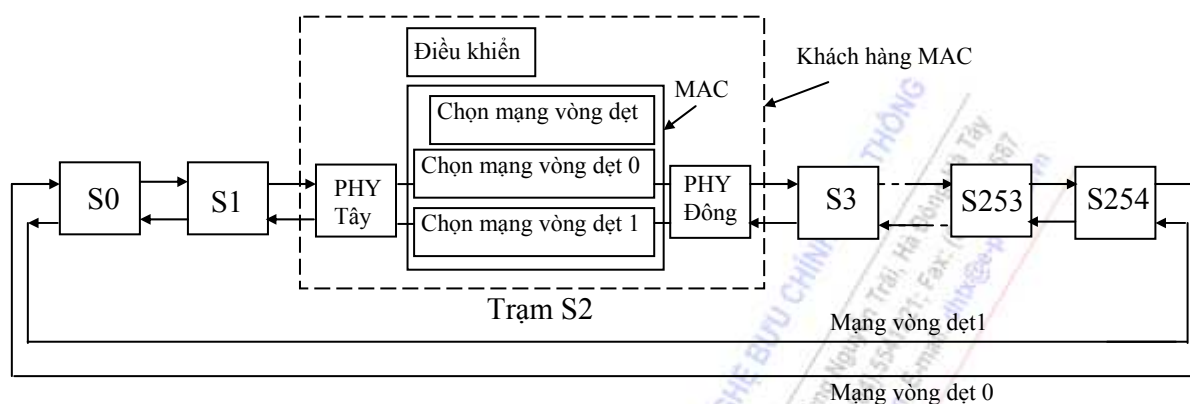
Trạm Y là lân cận theo luồng xuống của trạm X trong mạng vòng dẹt 0/1 nếu lưu lượng của trạm Y trở thành lưu lượng thu của trạm X trong mạng vòng dẹt liên quan. Vì thế trạm S5 là lân cận theo luồng xuống của trạm S4 trong mạng vòng dẹt 0; tương tự như vậy, trạm S2 là lân cận theo luồng xuống của trạm S3 trong mạng vòng dẹt 1.

Trạm Y là lân cận theo luồng lên của trạm X trong mạng vòng 0/1 nếu lưu lượng của trạm Y trở thành lưu lượng thu của trạm X trong mạng vòng liên quan. Do đó, trạm S4 là lân cận theo

luồng lên của trạm S5 trong mạng vòng dệt 0 và trạm S3 là lân cận theo luồng lên của trạm S2 trong mạng vòng dệt 1.

4.6.1.4. Cấu trúc trạm

Hình 4.32 minh hoạ cấu trúc của trạm.



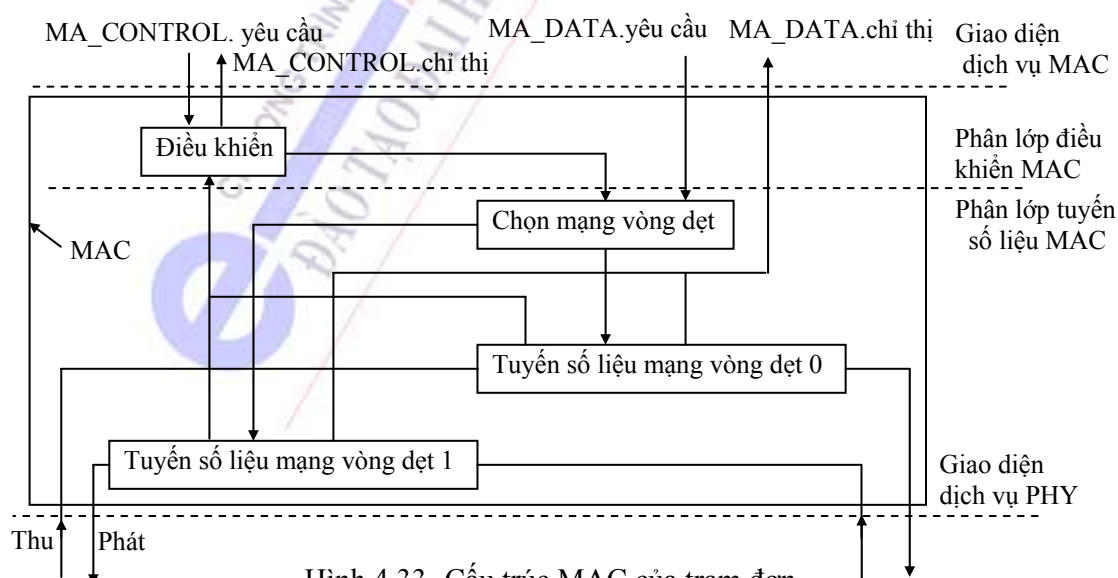
Hình 4.32- Cấu trúc trạm

Một trạm bao gồm một thực thể khách hàng, một thực thể MAC và hai thực thể PHY. Mỗi PHY kết hợp với chặng chung với trạm liền kề. Thực thể MAC chứa một thực thể điều khiển MAC, một thực thể chọn mạng vòng dệt và hai thực thể tuyến số liệu (mỗi tuyến số liệu kết hợp với một mạng vòng dệt). Phát của PHY trong mạng vòng dệt 0 và thu trong mạng vòng dệt 1 được xác nhận là PHY phía Đông. Phát của PHY trong mạng vòng dệt 1 và thu trong mạng vòng dệt 0 được xác nhận là PHY phía Tây. Tuyến số liệu trong mạng vòng dệt 0 thu các khung từ PHY phía Tây và phát hoặc chuyển tiếp các khung từ PHY phía Đông. Tuyến số liệu của mạng vòng dệt 1 thu các khung từ PHY phía Đông và phát hoặc chuyển tiếp các khung từ PHY phía Tây.

4.6.1.5. Cấu trúc MAC

(1) Kết nối tuyến số liệu

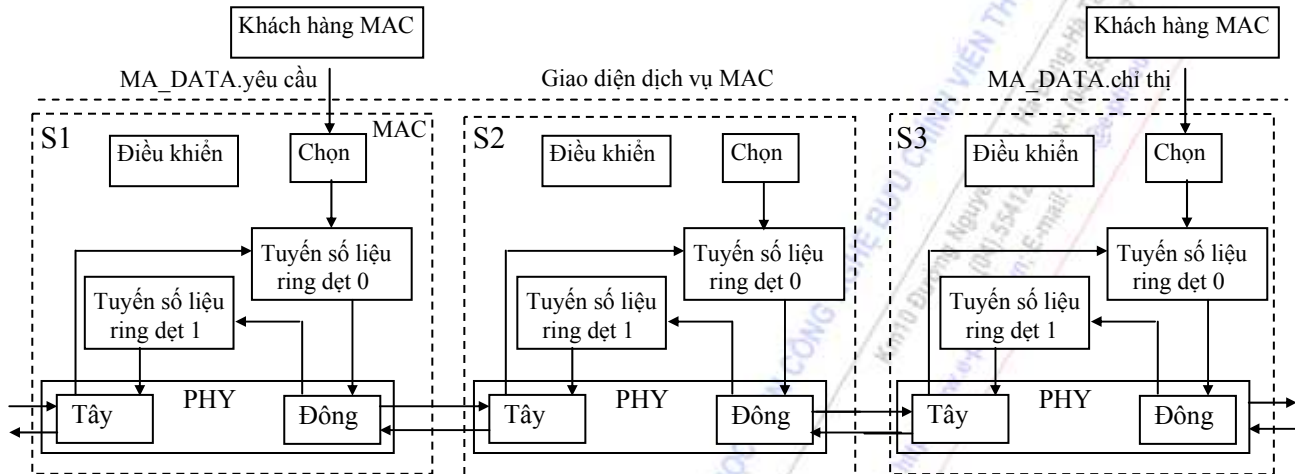
Cấu trúc của điều khiển truy nhập môi trường (MAC) như hình 4.33.



Hình 4.33- Cấu trúc MAC của trạm đơn

Thực thể MAC kết hợp với trạm để chứa đựng một thực thể phân lớp điều khiển MAC và hai thực thể phân lớp tuyến số liệu MAC. Mỗi thực thể của tuyến số liệu MAC phục vụ một trong hai mạng vòng det. Khách hàng MAC gửi các khung số liệu tới khối lựa chọn mạng vòng det và thu các khung số liệu từ một trong hai tuyến số liệu MAC. Thực thể điều khiển MAC gửi các khung điều khiển tới khối lựa chọn mạng vòng det và thu các khung điều khiển từ một trong hai tuyến số liệu MAC.

Hình 4.34 là cấu hình đầu cuối- đầu cuối của các thực thể MAC.



Hình 4.34- Cấu trúc đầu cuối- đầu cuối MAC

Số liệu truyền từ trạm S1 tới trạm S3 qua trạm S2. Các chức năng của giao diện khách hàng MAC chỉ được sử dụng tại các trạm có bổ sung hoặc sao lại các khung từ mạng vòng det. Trong trường hợp đơn hướng, điều này phù hợp với các trạm nguồn và đích. Khi mạng vòng det hoạt động bình thường, khung được xử lý bởi thực thể tuyến số liệu MAC như nhau trong mỗi trạm (ví dụ, tuyến số liệu MAC của mạng vòng det 0 tại mỗi trạm chuyển tiếp hoặc tuyến số liệu MAC của mạng vòng det 1 trong mỗi trạm chuyển tiếp).

(2) Chọn mạng vòng det

• Địa chỉ đích

Thực thể chọn mạng vòng det trong phân lớp tuyến số liệu MAC kiểm tra địa chỉ đích, địa chỉ nguồn và các tham số khác để chọn mạng vòng det truyền tải khung không bị tràn và bảo vệ được khung và khuôn dạng khung.

Chọn mạng vòng det được tiến hành như sau: các trạm có khả năng so sánh tham số địa chỉ đích dựa vào mỗi địa chỉ MAX kết hợp với các trạm đã kết nối. Việc so sánh này cho phép trạm xác định vị trí vật lý của đích và khi đã nhận biết vị trí vật lý sẽ xác định được việc kết nối tới đích tốt hay không.

• Địa chỉ thứ cấp

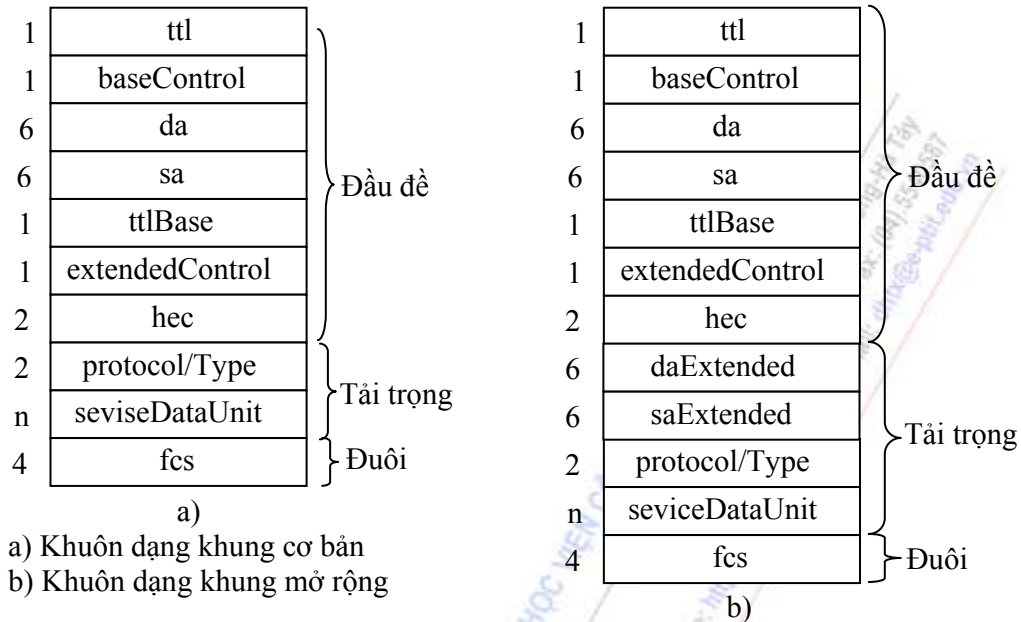
Khi bổ sung vào địa chỉ MAC vật lý sơ cấp, mỗi trạm có thể có một hoặc hai địa chỉ MAX bổ sung và được gọi là địa chỉ thứ cấp. Nếu không cung cấp địa chỉ thứ cấp trong máy phát, việc truyền địa chỉ thứ cấp sẽ bị tràn, mặc dù chỉ có đích hiện tại sao chép khung thu được cho khách hàng. Các trạm nguồn có thể phiên dịch các địa chỉ thứ cấp thành địa chỉ MAC sơ cấp phù hợp trước khi chuyển khung. Phiên dịch nguồn địa chỉ thứ cấp như vậy sẽ tránh được tràn bổ sung. Để phiên dịch nguồn thuận tiện, các trạm có thể công bố địa chỉ thứ cấp thông qua các khung ATD trong cơ sở số liệu tập của các trạm khác.

4.6.1.6.. Các loại khung RPR

Có 4 loại khung RPR: khung số liệu, khung điều khiển, khung fairness và khung rỗi.

(1) Khuôn dạng khung số liệu

Các trường trong khung số liệu được minh hoạ tại hình 4.35.



Hình 4.35- Khuôn dạng khung số liệu

Các ký hiệu trong hình 4.35:

ttl- Thời gian sống. Trường này gồm 8 bit quy định số lượng bước nhảy cực đại mà khung mong muốn đạt tới trước khi đến đích. Trường này cung cấp cơ chế đảm bảo khung không chạy vòng quanh liên tục trong mạng vòng.

baseControl- Trường điều khiển cơ sở 8 bit. Trong đó: bit đầu tiên (ri) nhận dạng mạch vòng dẹt mà khung đang truyền trong nó (bằng 0 khi truyền trên mạng vòng dẹt 0 và bằng 1 khi truyền trên mạng vòng dẹt 1), bit thứ hai (fe) đánh dấu khung có chịu sự chi phối của thuật toán chính xác hay không (bằng 0 chỉ thị không đủ điều kiện, bằng 1 có đủ điều kiện), bit thứ ba và thứ tư (ft) nhận dạng kiểu khung (00- khung rỗi, 01- khung điều khiển, 10- khung fairness, 11- khung số liệu), bit thứ năm và thứ sáu (sc) nhận dạng loại dịch vụ của khung (00- loại C, 01- loại B, 10- loại A1, 11- loại A0), bit thứ 7 (we) chỉ thị khung có đủ điều kiện đóng gói hay không (bằng 0 chỉ thị không đủ điều kiện, bằng 1 có đủ điều kiện), bit thứ tám (parity) bảo vệ các trường *tti* và *baseCtrol*.

extendedControl- Điều khiển mạng vòng mở rộng. Trường này gồm 8 bit: bit thứ nhất chỉ thị khung số liệu mở rộng, bit thứ hai và thứ ba chỉ thị khung có bị tràn hay không (00- không tràn, 01- tràn một hướng, 10- tràn hai hướng, 11- dự trữ), bit thứ tư được sử dụng để ngăn ngừa đúp (bằng 0 khi được truyền lần đầu tiên và bằng 1 khi khung truyền lần thứ hai trong mạng vòng dẹt), bit thứ năm chỉ thị khung có yêu cầu sắp xếp các nhu cầu theo thứ tự nghiêm ngặt hay không, ba bit cuối là dự trữ.

da- Trường địa chỉ đích 48 bit. Trường này chứa địa chỉ MAC 48 bit riêng hoặc nhóm.

sa- Địa chỉ nguồn 48 bit để định rõ trạm gửi khung đi.

ttlBase- Trường *ttlBase* 48 bit được cài đặt tới giá trị ban đầu của trường *ttl* của khung số liệu đang truyền.

hec- Trường kiểm tra lỗi đầu đề 16 bit.

fcs- Trường kiểm tra khung 32 bit theo cách kiểm tra số dư chu trình (CRC).

seviceDataUnit- Trường có độ dài thay đổi chứa khối số liệu dịch vụ do khách hàng cung cấp.

protocol/Type- Trường 16 bit chỉ thị bản chất của giao thức khách hàng MAC (cách phiên dịch) và kiểu khung.

hec- Trường kiểm tra lỗi đầu đề 16 bit Hec được tính toán dựa vào các trường *ttl*, *baseControl*, *da*, *sa*, *ttlBase* và *extendedControl*.

daExtended- Trường địa chỉ đích mở rộng 48 bit quy định rõ trạm cuối cùng tiếp nhận khung.

saExtended- Trường địa chỉ nguồn 48 bit quy định trạm gốc gửi khung vào mạng vòng. Trường này chứa địa chỉ MAC 48 bit riêng.

Các giới hạn kích cỡ của khung số liệu được liệt kê trong bảng 4.5.

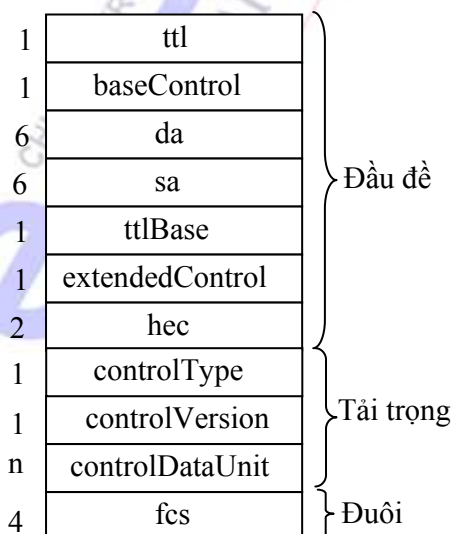
Bảng 4.5- Giới hạn kích cỡ khung số liệu

Giá trị (byte)	Tên	Hàng	Ý nghĩa
24	DATA_MIN	1	Kích cỡ khung số liệu cực tiểu
12	EXT_HDR_SIZE	2	Kích cỡ bổ sung của khung số liệu mở rộng
1616	ERGULAR_MAX	3	Kích cỡ khung số liệu thông thường cực đại
9216	JUMBO_MAX	4	Kích cỡ khung số liệu lớn cực đại

Khung số liệu nhỏ nhất có 24 byte. Kích cỡ cực đại của khung số liệu là 1616 byte trong trường hợp không được cung cấp khung lớn (Jumbo) và 9216 bye khi được cung cấp khung lớn.

(2) Khuôn dạng khung điều khiển

Hình 4.36 thể hiện khuôn dạng khung điều khiển.



Hình 4.36- Khuôn dạng khung điều khiển

Các ký hiệu trong hình 4.36:

ttl, *baseControl*, *da*, *sa*, *ttlBase* và *fcs* đã giải thích trong phần mô tả khuôn dạng khung số liệu.

extendedControl - Trường mở rộng 8 bit. Bit thứ nhất (ef) bằng 0 chỉ thị các khung điều khiển được tạo lập chỉ từ các trạm nội bộ của mạng vòng cục bộ, bit thứ hai và thứ ba (fi) chỉ thị các khung điều khiển không bị tràn, bit thứ tư (ps) bằng 0 chỉ thị các khung điều khiển gửi đi lúc đầu không nhất thiết phải hoàn chỉnh, bit thứ năm (so) bằng 0 chỉ thị các khung điều khiển không yêu cầu nghiêm ngặt về thứ tự các yêu cầu hoặc tránh đúp khung, ba bit còn lại (res) dự trữ và được cài đặt toàn bit 0 và phía thu bỏ qua.

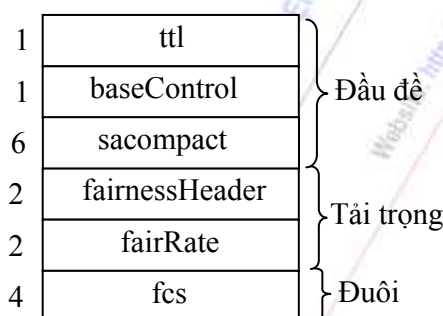
controlType- Trường 8 bit chỉ thị kiểu khung điều khiển.

controlVersion- Trường 8 bit là số lượng phiên bản kết hợp với trường *controlType*.

controlDataUnit- Trường có độ dài thay đổi phụ thuộc vào giá trị của trường *controlType*.

(3) Khuôn dạng khung fairness

Khuôn dạng khung fairness được mô tả trong hình 4.37.



Hình 4.37- Khuôn dạng khung fairness

Khuôn dạng khung fairness khác với khuôn dạng khung số liệu và khung điều khiển. Các khung fairness không gửi tới các nút đích đã định. Chúng được gửi tới trạm gần nhất của trạm phát hoặc truyền quảng bá trên toàn bộ mạng vòng đẹt. Vì vậy địa chỉ đích không chứa bất kỳ thông tin hữu ích nào và được bỏ qua. Các khung được rút ngắn để giảm rung pha (jitter) của các khung khác và giảm sự tiêu thụ độ rộng băng tần hữu dụng, đồng thời cực tiểu hoá yêu cầu nhớ khi lưu trữ nhiều khung.

Ý nghĩa các trường trong khung:

ttl- Trường 8 bit được cài đặt tới giá trị MAX_STATIONS bởi trạm gốc. Mỗi trạm kế tiếp trong vùng tắc nghẽn cài đặt *ttl* nhỏ hơn *ttl* SCFF thu được lần cuối. Điều này cho phép trạm thu tính toán số lượng bước nhảy tới trạm gốc như là MAX_STARTIONS-*frame.ttl*. Trạm là gốc của khung fairness nếu nó đặt *myMacAddress* trong trường *frame.saCompact* của khung truyền dẫn.

baseControl- Trường 8 bit tác động đến các phương án xử lý khung.

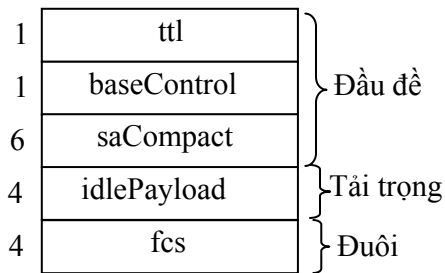
saCompact- Trường 48 bit chứa một địa chỉ MAC 48 bit riêng. Nó quy định trạm cung cấp các giá trị chứa trong các trường *fairnessHeader* và *fairRate*.

fairnessHeader- Trường điều khiển 16 bit, trong đó ba bit đầu tiên (*ffType*) chỉ thị loại khung và 13 bit còn lại là dự trữ.

fairRate- Trường 16 bit chỉ thị tốc độ đường đầy đủ.

(4) Khuôn dạng khung rỗi (chạy không)

Khuôn dạng khung rỗi như hình 4.38.



Hình 4.38- Khuôn dạng khung rỗi

Khuôn dạng khung rỗi khác với khuôn dạng khung số liệu và khung điều khiển. Khung rỗi không gửi tới các nút đích đã định trước, nhưng được gửi tới trạm gần nhất của trạm tạo ra khung này. Vì vậy địa chỉ đích không chứa bất kỳ thông tin hữu ích nào và được bỏ qua. Khung rỗi duy trì kích cỡ nhỏ nhất và cố định để giảm bớt rung pha của các khung khác và giảm tiêu thụ độ rộng băng tần hữu dụng.

ttl- Trường 8 bit có giá trị ban đầu bằng 1.

baseControl- Trường 8 bit và chức năng của chúng đã được giải thích trong các loại khung khác.

saCompact- Trường 48 bit nhận dạng trạm tạo ra khung.

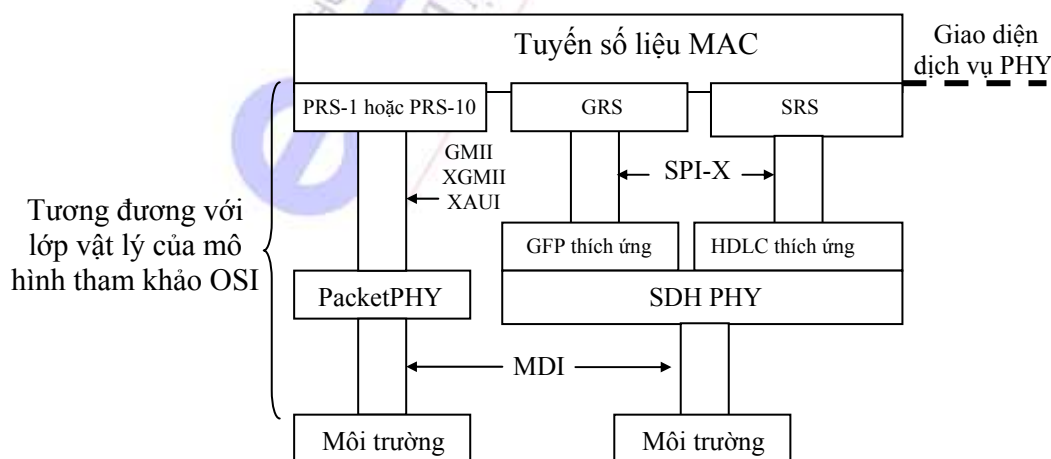
idlePayload- Trường 32 bit dự trữ cho tương lai.

fcs- Trường 32 bit để kiểm tra khung theo phương pháp kiểm tra số dư chu trình CRC.

4.6.1.7. Lớp vật lý RPR

(1) Mô hình các phân lớp

Mối liên quan giữa các phân lớp vật lý và MAC được thể hiện như hình 4.39.



Hình 4.39- Các phân lớp vật lý của RPR

Các thuật ngữ viết tắt trong hình 4.39:

GMII- Giao diện độc lập môi trường Gigabit

PRS-1- Phân lớp trung gian packetPHY 1 Gbit/s

PRS-10- Phân lớp trung gian packetPHY 10 Gigabit/s

GRS- Phân lớp trung gian GFP

GFP- Thủ tục đóng khung chung

HDLC- Điều khiển tuyến số liệu mức cao

MDI- Giao diện phụ thuộc môi trường

PHY - Thực thể lớp vật lý

SRS- Phân lớp trung gian SDH

XAUI- Giao diện khối cắm 10 Gbit/s

SPI- Giao diện gói hệ thống.

Chức năng của phân lớp GFP và HDLC thích ứng trong thiết bị PHY là xen ký hiệu rỗi trong trường hợp không truyền khung số liệu vào môi trường tại hướng phát và xoá số liệu rỗi và mô tả khung tại phía thu. Giao diện SPI chỉ mô tả khung đã truyền đi.

(2) Các giao diện lớp vật lý

a) Các giao diện lớp vật lý SDH và các PHY

Các giao diện lớp vật lý SDH và các PHY bao gồm các thành phần sau đây:

Các phân lớp trung gian sắp xếp các nguyên thủy dịch vụ logic tại giao diện dịch vụ lớp vật lý MAC thành dạng các giao diện điện tiêu chuẩn gồm có: thủ tục đóng khung chung (GFP), phân lớp đáp ứng đóng khung HDLC đồng bộ byte hoặc phân lớp đáp ứng khung LAPS.

Quy định hai phân lớp trung gian là phân lớp trung gian SDH (SRS) được sử dụng với phân lớp đáp ứng bất kỳ và phân lớp trung gian của GFP (GRS) chỉ sử dụng với phân lớp đáp ứng GFP. Hai phân lớp trung gian là như nhau, ngoại trừ GRS truyền tải thông tin chiều dài khung tới phân lớp đáp ứng GFP nhằm hạn chế yêu cầu tính toán các tham số chiều dài khung.

Hai phân lớp trung gian này có các giao diện SPI-3 8 bit, SPI-3 12 bit, SPI-4.1 và SPI-4.2. Các giao diện là tùy chọn, nhưng chúng được sử dụng làm cơ sở để xác định SRS và GRS.

Các lớp đáp ứng GFP, HDLC và LAPS được xây dựng trên lớp tuyến SDH và không liên hệ trực tiếp với môi trường SDH, bởi vì khả năng ghép và kết chuỗi của SDH cũng như hiệu quả của đóng gói khung không tồn tại mối liên quan một- một giữa tốc độ bit tại phân lớp RPR MAC và tốc độ của môi trường vật lý.

Giao diện giữa lớp SDH và lớp đáp ứng là giao diện tiêu chuẩn giữa phân lớp tuyến SDH và phân lớp phía trên bất kỳ.

Phân lớp trung gian SDH của trạm RPR phía Đông hoặc phía Tây đều hoạt động tại tốc độ như nhau.

• Phân lớp trung gian SDH (SRS và GRS)

Có 4 cách thực hiện SRS và GRS khi sử dụng các giao diện điện do "Diễn đàn phối hợp hoạt động quang (OIF)" quy định:

- SPI mức 3 (SPI-3) truyền 8 bit và thu các tuyến số liệu hoạt động từ 155 Mbit/s đến 622 Mbit/s.

2,5 - SPI mức 3 (SPI-3) truyền 32 bit và thu tuyến số liệu hoạt động từ 155 Mbit/s đến Gbit/s.

- SPI mức 4 giai đoạn 1 (SPI-4.1) hoạt động từ 200 Mbit/s đến 10 Gbit/s.

- SPI mức 4 giai đoạn 2 (SPI-4.2) hoạt động tại 622 Mbit/s đến 10 Gbit/s.

SRS và GRS đối với một trong các giao diện là hoàn toàn giống nhau về điện, trừ GRS mang thông tin chiều dài khung.

- Phân lớp đáp ứng SDH

- Phân lớp đáp ứng GFP sắp xếp khung

- Phân lớp đáp ứng đóng khung HDLC đồng bộ byte

- Phân lớp đáp ứng đóng khung LAPS

b) Các giao diện lớp vật lý Packet PHY

- Phân lớp trung gian packetPHY

Hai phân lớp trung gian được quy định để cung cấp các giao diện cho PacketPHY. Thứ nhất là phân lớp trung gian PacketPHY 1 Gbit/s (PRS-1). Thứ hai là phân lớp trung gian PacketPHY 10 Gbit/s (PRS-10) cung cấp giao diện tiêu chuẩn khi sử dụng PacketPHY 10 Gbit/s.

- Phân lớp trung gian PRS-1

Phân lớp trung gian PRS-1 sắp xếp các nguyên thủy dịch vụ lớp vật lý MAC thành dạng giao diện độc lập môi trường gigabit (GMII). GMII là giao diện tùy chọn, nhưng nó được sử dụng làm cơ sở để mô tả PRS-1.

- Phân lớp trung gian PRS-10

Phân lớp trung gian PRS-10 sắp xếp các nguyên thủy lớp dịch vụ MAC thành dạng giao diện độc lập môi trường 10 Gbit (XGMII). Phân lớp XGMII mở rộng được sử dụng để cung cấp giao diện khối cắm 10 Gbit (XAUI). XGMII và XAUI là các giao diện tùy chọn. XGMII được sử dụng làm cơ sở cho việc mô tả PRS-10.

- PacketPHY

- PacketPHY 1 Gbit/s

PacketPHY 1 Gbit/s bao gồm phân lớp mã hoá vật lý (PCS), phân lớp tiếp xúc môi trường vật lý (PMA) và phân lớp phụ thuộc môi trường vật lý (PMD). Các danh mục ngoại lệ sau đây áp dụng đối với PCS, PMA và PMD:

- * Không cung cấp các trạm lặp

- * Kích cỡ khung nhỏ nhất là 16 byte

- * Kích cỡ khung lớn nhất bằng 9216 byte

- * Không sử dụng đàm phán tự động nên PRS-1 hoạt động hoàn toàn song công, mất chức năng điều khiển luồng và máy phát không tạo ra lỗi từ xa, nếu có thì máy thu bỏ qua.

- PacketPHY 10 Gbit/s

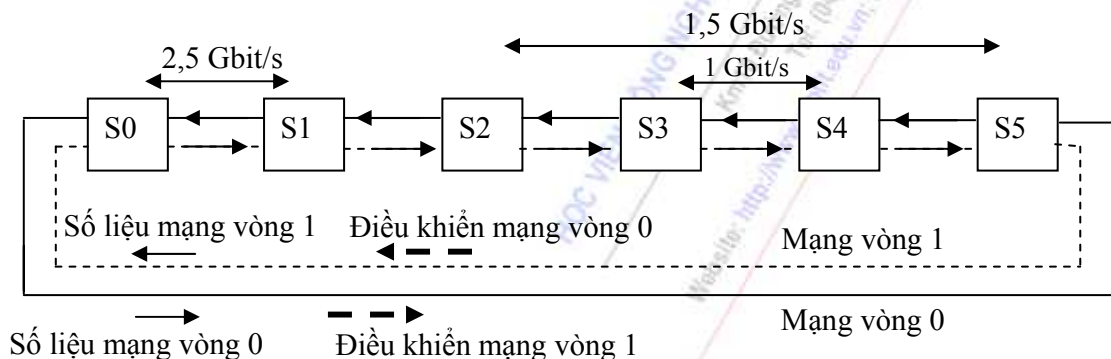
PacketPHY 10 Gbit/s bao gồm phân lớp mã hoá vật lý (PCS), phân lớp tiếp xúc môi trường vật lý (PMA) và phân lớp phụ thuộc môi trường vật lý (PMD). PacketPHY có thể tùy chọn, bao gồm một phân lớp giao diện WAN (WIS), giao diện khối cắm 10 Gbit/s (XAUI) và phân lớp XGMII mở rộng. Các danh mục ngoại lệ sau đây áp dụng cho các phân lớp giao diện này:

- * Kích cỡ khung nhỏ nhất là 16 byte
- * Kích cỡ khung lớn nhất là 9216 byte
- * Điều khiển luồng mất chức năng, không tạo ra điều kiện lỗi từ xa.

4.6.2. Khung SRP và các giao diện lớp vật lý

4.6.2.1. Tổng quan về SRP

Chuyển tải gói linh hoạt (DPT) là công nghệ truyền dẫn được phát triển nhờ các hệ thống Cisco đã đưa vào sử dụng giao thức điều khiển truy nhập môi trường (MAC) lớp 2 mới, được gọi là giao thức tái sử dụng không gian (SRP). SRP có khả năng phát triển mạng vòng gói IP quang. Hình 4.40 là cấu trúc của mạng vòng kép truyền gói trên sợi quang có khả năng tái sử dụng không gian.



Hình 4.40- Cấu trúc mạng vòng kép truyền gói trên sợi quang có khả năng tái sử dụng không gian

SRP đã được IETF đề xuất. SRP thực chất là giao thức MAC lớp 2 dành cho LAN, MAN và WAN. Các giao diện chuyển tải gói linh hoạt được sử dụng để kết nối giao diện khách hàng MAC với thiết bị SDH hoặc với các hệ thống DWDM hoặc các sợi dự trữ, bởi vì SRP cung cấp giao diện SDH tiêu chuẩn.

Các mạng vòng DPT sợi quang kép có hướng truyền ngược nhau. Cả sợi bên trong và sợi bên ngoài đều được sử dụng để truyền các gói số liệu và các gói điều khiển. Có một vài loại gói điều khiển, thí dụ như gói phát hiện topo, gói chuyển mạch bảo vệ và gói điều khiển sử dụng độ rộng băng tần. Các gói điều khiển của mạng vòng này được truyền trên mạng vòng kia.

SRP sử dụng cơ chế tước bỏ đích. Trong SRP, các gói số liệu chỉ được truyền giữa nguồn và đích, tạo ra khả năng trao đổi lưu lượng đồng thời trên các phần khác của mạng vòng. Vì vậy được gọi là khả năng tái sử dụng không gian nhằm sử dụng có hiệu quả độ rộng băng tần.

Trạm S3 trao đổi số liệu 1,5 Gbit/s với trạm S4. Tại thời điểm đó, các trạm S2 và S5 có thể trao đổi số liệu với nhau lên tới 1 Gbit/s. Mặt khác, các trạm S0 và S1 có thể sử dụng hết 2,5 Gbit/s trên phần bên trái của mạng vòng. Như vậy số lượng tổng của số liệu được trao đổi trong mạng vòng này là 5 Gbit/s.

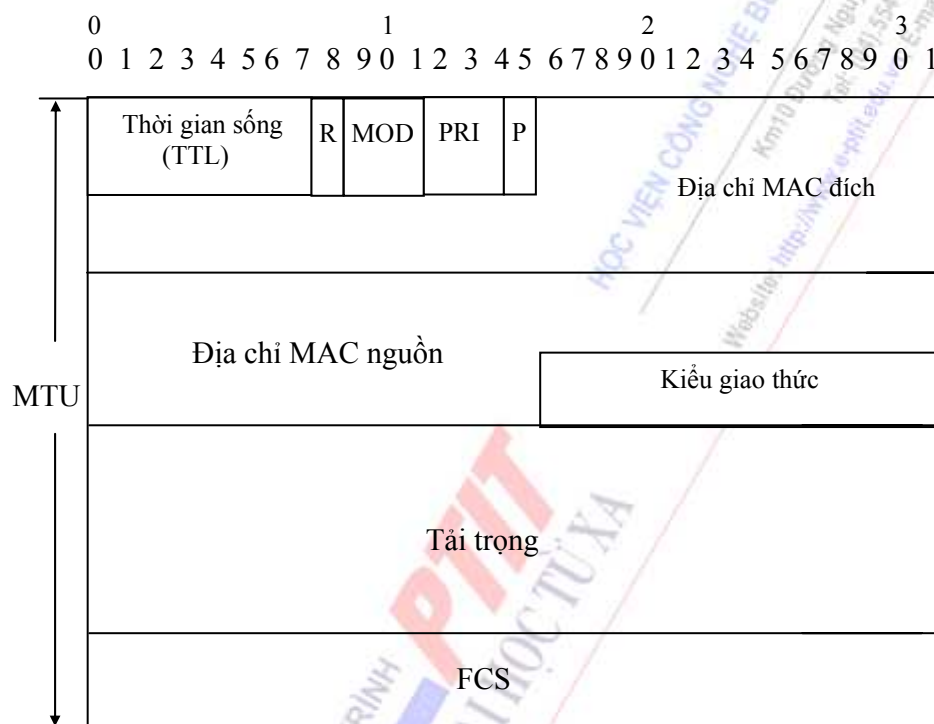
4.6.2.2. Khung SRP sử dụng để đóng gói IP

Các gói số liệu IP trong SRP bao gồm địa chỉ MAC nguồn và đích dành cho việc tìm kiếm địa chỉ, trường kiểu giao thức biểu thị giao thức truyền tải và dãy kiểm tra khung (FCS) để phát hiện lỗi. Địa chỉ MAC có 48 bit. Việc tính toán FCS được tiến hành trên toàn bộ gói, trừ 16 bit đầu đề của SRP. Khuôn dạng khung đóng gói IP được thể hiện tại hình 4.41.

Bảng 4.6 là các giá trị của trường kiểu giao thức.

Bảng 4.6- Các giá trị có khả năng của trường kiểu giao thức

Trường	Số bit	Giá trị	Sử dụng
Kiểu giao thức	16	0× 2007	Điều khiển SRP
		0× 0800	Ipv4
		0× 0806	ARP



Khối truyền dẫn cực đại (MTU) = 55 ÷ 9216 byte

Hình 4.41- Khuôn dạng gói số liệu SRP đóng gói IP

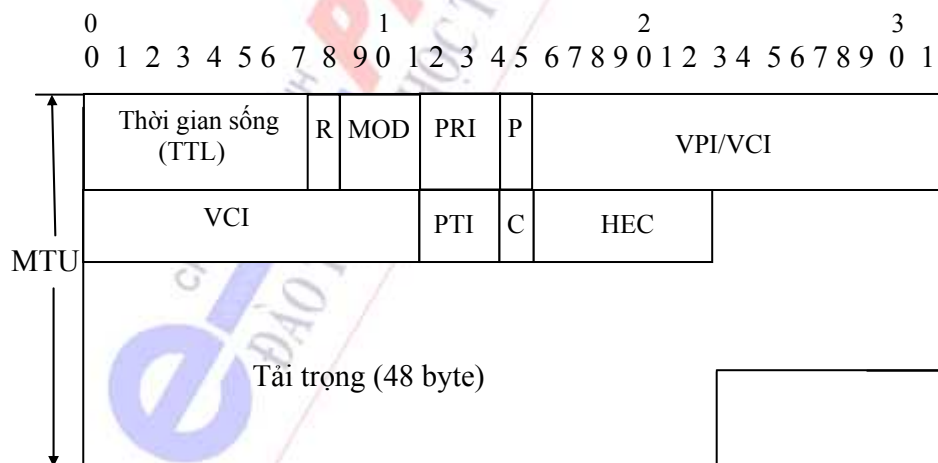
Đầu đề khung bao gồm các trường thời gian sống (TTL), nhận dạng mạng vòng (R), kiểu (MOD), thứ tự ưu tiên (PRI) và kiểm tra tổng lẻ (P) có các chức năng được liệt kê trong bảng 4.7.

Bảng 4.7- Các trường đầu đề của SRP

Trường	Số bit	Giá trị	Sử dụng
TTL	8		Đếm bước nhảy
R	1	0 1	Mạng vòng bên ngoài Mạng vòng bên trong
PRI	3		Thứ tự ưu tiên
MOD	3	000 001 010 011 100 101 110 111	Dự trữ Dự trữ Dự trữ Tế bào ATM Thông báo điều khiển gửi tới HOST Thông báo điều khiển gửi tới bộ đệm của HOST Thông báo sử dụng Số liệu gói
P	1		Kiểm tra tổng lẻ đầu đề MAC

4.6.2.3. Khung SRP sử dụng để đóng gói các tế bào ATM

Trong bảng 4.9 có một kiểu mạng tên tế bào ATM. Kiểu này đại diện cho chức năng truyền tải các tế bào ATM qua mạng vòng truyền tải gói linh hoạt (DPT). Điều này cho phép kết hợp các bộ định tuyến IP và chuyển mạch ATM trong cùng một mạng vòng. Khuôn dạng gói số liệu ATM được trình bày tại hình 4.42.



Khối truyền dẫn cực đại (MTU) = 55 ÷ 9216 byte

Hình 4.42- Khuôn dạng gói số liệu SRP đóng gói các tế bào ATM

Gói số liệu ATM không bao gồm trường FCS. Việc tích hợp số liệu được tiến hành tại lớp đáp ứng ATM (AAL).-

4.6.2.4. Lớp vật lý SRP

(1) Đóng khung

Mặc dù SRP là giao thức lớp MAC độc lập môi trường vật lý, nhưng việc thực hiện trước hết phải dựa vào lớp vật lý SDH. Việc thực hiện này sử dụng mô tả cờ như nhau và cơ chế độn octet như trong truyền gói trên SDH (POS).

Dãy nhị phân "01111110" được thêm vào tại đầu và cuối của mỗi gói SRP để chỉ thị các biên giới gói. Cơ chế độn byte sử dụng dãy nhị phân "01111101" như là một ký hiệu thoát. Điều này nhằm đảm bảo các byte số liệu giống cờ hoặc ký hiệu thoát sẽ không dẫn tới làm mất đồng bộ khung.

(2) Khuôn dạng giao diện và tốc độ truyền

Luồng số liệu được sắp xếp vào AUG của các khung SDH kết chuỗi. Các giao diện truyền tải gói linh hoạt (DPT) có thể được sử dụng để kết nối các ADM SDH, các sợi dự trữ và các đầu cuối DWDM, vì vậy chúng tạo ra rất nhiều thuận lợi cho nhà thiết kế mạng.

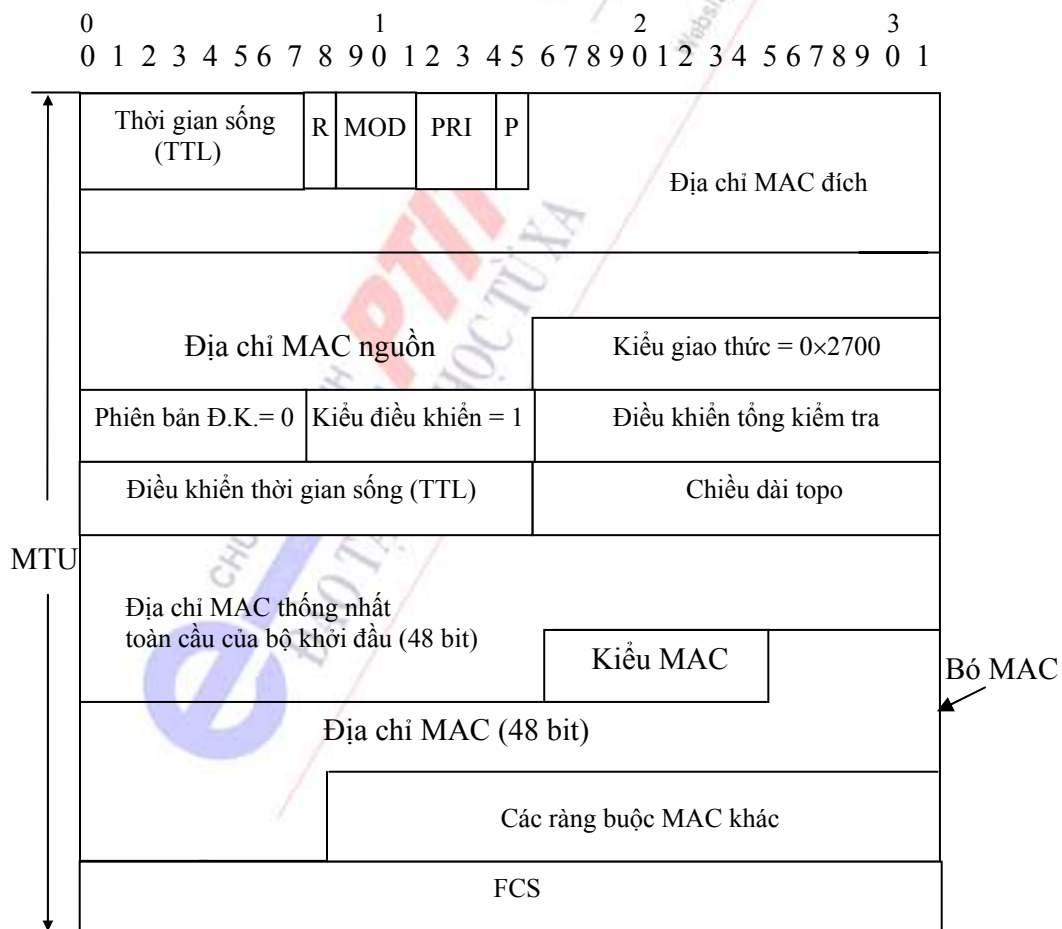
DPT định rõ các giao diện của STM-4c, STM-16c. Để đáp ứng một phạm vi đầy đủ các yêu cầu của mạng quang tương lai trong vùng trục chính, các giao diện STM-64c cũng sẽ được sử dụng.

4.6.3. Các giao thức trong RPR

4.6.3.1. Giao thức tái sử dụng không gian SRP

(1) Phát hiện topo

Khuôn dạng của gói phát hiện topo được thể hiện tại hình 4.43.



Khối truyền dẫn cực đại (MTU) = 9216 byte

Hình 4.43- Khuôn dạng gói phát hiện topo SRP

Tại phía phát, các gói đến từ lớp 3 được đưa vào hàng đợi phát ưu tiên thấp hoặc cao nếu phù hợp với địa chỉ PRI của các gói. Bộ lập chương trình do SRP-fa điều khiển và sau đó chọn một gói từ đầu ra bộ đệm phát ưu tiên thấp/cao hoặc từ hàng đợi phát ưu tiên thấp/cao để gửi đi tiếp.

SRP kết hợp lớp 2 và 3 và đó là lý do tại sao cần cung cấp đa hướng. Địa chỉ MAC có 3 byte đầu tiên dành cho địa chỉ MAC của SRP. Bit có ý nghĩa thấp nhất của các byte quan trọng nhất được gọi là bit đa hướng được cài đặt bằng 1 và chỉ thị gói đa hướng. SRP cung cấp đa hướng cho giao thức lớp 3 bất kỳ, nhưng trọng tâm là IP đa hướng.

0x 01005E

0 1 2 3 4 5 6 7 8 9 0 1 2 3 4 5 6 7 8 9 0 1 2 3 4 5 6 7 8 9 0 1

Bit đa hướng

Thời gian sống (TTL)

R MOD PRI P

0 0 0 0 0 0 0 1 0 0 0 0 0 0 0 0

0 1 0 1 1 1 1 0 0 0 0 0 0 0 1 0 1 0 1 0 1 1 1 1 1 1 0 1 1 0 1

Địa chỉ MAC nguồn

Địa chỉ đa hướng IP
224.2.175.237

Địa chỉ đa hướng SRP- 0x01:00:5E:02: AF:ED

Nút mạng vòng khởi nguồn một gói đa hướng là để đáp ứng cho trình tự sắp xếp đã mô tả trên đây. Mỗi nút thu gói đa hướng, thẩm tra nó có phải là một phần của nhóm đa hướng hay không. Nếu có, một bản sao của gói được đưa vào bộ đệm thu. Nếu không phải, gói được đưa vào bộ đệm phát và tiếp tục truyền vòng quanh mạng vòng và TTL bị giảm. Gói đa hướng bị loại bỏ khỏi mạng vòng nhờ nút nguồn hoặc nút khác, vì TTL hết hiệu lực.

Thông qua ưu tiên gói, SRP có thể hỗ trợ cho ứng dụng thời gian thực (video và voice trên IP), ứng dụng nhiệm vụ quan trọng và điều khiển lưu lượng đặc biệt. Nút nguồn của một gói sắp xếp các giá trị ưu tiên IP vào ưu tiên SRP MAC. Cả hai cơ chế ưu tiên đều sử dụng trường 3 bit để

Octet IPS của thông báo IPS bao gồm thông tin về kiểu yêu cầu IPS, trạng thái đầu vòng và chỉ thị tuyến. Bảng 4.8 liệt kê chi tiết các giá trị có khả năng của octet IPS, trong đó chỉ liệt kê các giá trị có khả năng, không đưa ra các giá trị dự trữ. Để chỉ rõ nội dung thông báo IPS, trích dẫn một thí dụ: (*Request Type, Source Address, Wrap status, Path Indicator*).

Bảng 4.8- Cách sử dụng các bit của octet IPS

Trường	Thứ tự bit	Giá trị	Sử dụng
Kiểu yêu cầu IPS	0÷ 3	1101	Chuyển mạch cưỡng bức (FS)
		1011	Mất tín hiệu (SF)
		1000	Suy giảm tín hiệu (SD)
		0110	Chuyển mạch nhân công (MS)
		0101	Đợi phục hồi (WTR)
		0000	Không có yêu cầu (I)
Chỉ thị tuyến	4	0	Tuyến ngắn (S)
		1	Tuyến dài (L)
Mã trạng thái	5÷7	010	Hoàn thành chuyển mạch bảo vệ, đầu vòng lưu lượng (W)
		000	Rỗi (I)

Các giá trị có khả năng dành cho kiểu yêu cầu, chỉ thị tuyến và mã trạng thái được liệt kê trong bảng 4.9. Địa chỉ nguồn có thể đặt "Srs" thay thế địa chỉ MAC của thông báo IPS bắt nguồn từ nút và "Self" thay thế cho địa chỉ MAC riêng của nút.

Đóng khung SDH có khả năng thông báo các sự kiện mạng, thí dụ đứt sợi quang hoặc suy giảm tín hiệu nhờ sử dụng các byte mào đầu. (bảng 4.9).

Bảng 4.9- Các sự kiện mạng có khả năng của SDH

Tên	Mô tả
Mất khung (LOF)	Được phát hiện qua giám sát byte A1 và A2
Mất tín hiệu (LOS)	Trong trường hợp dây các bit 0 kéo dài trong 100 μ s
Tín hiệu chỉ thị cảnh báo (AIS)	Thông báo mất luồng xuống tới các nút nhờ cài đặt các bit 6 đến 8 của K2 có giá trị đều bằng "1"
Tỷ số lỗi bit (BER)	Đếm các vi phạm tổng chẵn khi sử dụng byte B2

(3) Cơ cấu điều khiển trạng thái thông báo IPS

Hình 4.47 là biểu đồ chuyển dịch trạng thái của cơ cấu trạng thái IPS.

Các thông báo IPS biểu thị trạng thái hiện tại của mạng vòng được truyền điểm tới điểm trên cả mạng vòng bên trong và mạng vòng bên ngoài. Cơ cấu trạng thái điều khiển thông báo IPS được sử dụng để xử lý thông báo và điều khiển trạng thái các nút. Nút có thể có các trạng thái sau đây:

- Trạng thái rỗi: nút hoạt động bình thường và gửi các thông báo tuyến ngắn IPS {*Idle, Seft, I, S*}.

- Trạng thái thông suốt: nút hoạt động bình thường, lưu lượng đã đầu vòng và các thông báo tuyến dài IPS $\{Req, Src, W, L\}$ về phía trước.

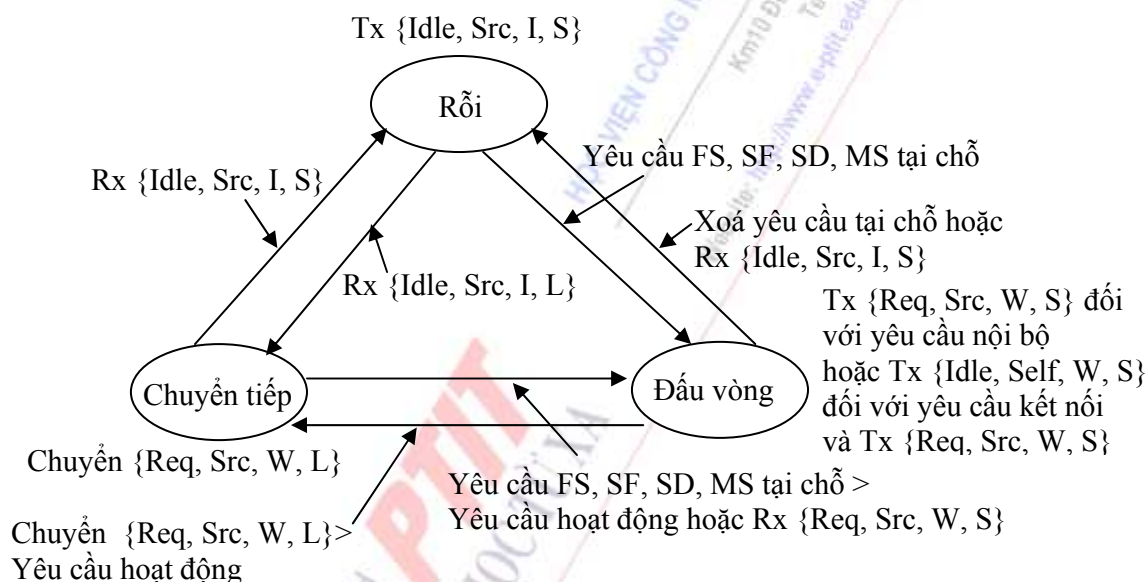
- Trạng thái đầu vòng: cung cấp chuyển mạch bảo vệ bằng cách đầu vòng lưu lượng tới sợi quang thay thế và gửi đi thông báo tuyến ngắn IPS $\{Req, Self, W, S\}$.

Khi hoạt động bình thường, các nút ở trạng thái rồi và truyền đều đặn thông báo tuyến ngắn IPS $\{Req, Self, W, S\}$ để chỉ thị trạng thái rồi.

Trong trường hợp có yêu cầu nội bộ, nút chuyển sang trạng thái đầu vòng. Mặc dù đang gửi đi thông báo tuyến ngắn $\{Req, Self, W, S\}$, nhưng nút tại phía khác của chặng bị hỏng cũng được gọi là "nút kết nối" và buộc phải đi vào trạng thái đầu vòng.

Nút đi vào trạng thái đầu vòng vì yêu cầu nội bộ đã được thông báo tới các nút khác về đầu vòng mạng thông qua việc gửi đi thông báo tuyến dài $\{Idle, Self, W, L\}$.

Các nút trong mạng vòng tiếp nhận thông báo dài này một cách tự động sẽ chuyển sang trạng thái chuyển tiếp và gửi cho nút tiếp theo thông báo tuyến dài đã thu được.



Hình 4.47- Mô hình cơ cấu trạng thái điều khiển thông báo IPS

4.7. SO SÁNH, ĐÁNH GIÁ HIỆU SUẤT SỬ DỤNG BĂNG THÔNG VÀ CÁC CHỈ TIÊU KHÁC CỦA CÁC PHƯƠNG THỨC

4.7.1. Hiệu suất sử dụng băng thông

Phương thức chuyển tải gói linh hoạt (DPT) truyền số liệu giữa nguồn và đích, tạo khả năng tái sử dụng không gian nên sử dụng băng thông đường truyền có hiệu quả nhất. Tuy nhiên về một số chỉ tiêu khác thì chưa hẳn DPT chiếm ưu thế.

4.7.2. Các chỉ tiêu khác

Sau đây so sánh về tốc độ gói, thông lượng, tốc độ truyền, hiệu suất và hiệu suất tổng của các phương thức POS, DPT và Ethernet.

Tốc độ gói là số gói số liệu truyền trong một giây (P/s), thông lượng là số byte số liệu truyền trong một giây (Byte/s), tốc độ truyền (Mbit/s), hiệu suất (%) biểu thị số byte số liệu truyền

đi chiếm bao nhiêu phần trăm so với tổng số byte tải trọng của khung STM-1 truyền đi trong một giây và hiệu suất tổng (%) biểu thị số byte số liệu truyền đi chiếm bao nhiêu phần trăm so với tổng số byte của khung STM-1 truyền đi trong một giây.

Giao diện SDH 155,52 Mbit/s có khả năng chuyển tải luồng số liệu IP theo phương thức POS, DPT và Ethernet. Trong các trường hợp này, giá trị cực đại của tốc độ gói, thông lượng, tốc độ bit truyền, hiệu suất và hiệu suất tổng đều phụ thuộc vào kích cỡ gói IP.

Căn cứ vào hình 4.6, kích cỡ gói POS được xác định theo biểu thức (4.1):

$$\text{POS_PSIZE} = \text{IPSIZE} + \text{POS_OH} = \text{IPSIZE} + 9 \quad (4.1)$$

Hình 4.41 cho phép xác định được kích cỡ gói SRP theo biểu thức (4.2):

$$\text{SRP_PSIZE} = \text{IPSIZE} + 20 \quad (4.2)$$

Kích cỡ gói Ethernet được xác định theo hình 4.26 và biểu thức (4.3):

$$\text{E_PSIZE} = \text{IPSIZE} + 26 \quad (4.3)$$

Biểu thức chung để xác định tốc độ gói, thông lượng, tốc độ bit và hiệu suất tổng cực đại:

$$\text{Tốc độ gói Pr (P/s)} = \frac{\text{PLD/s}}{\text{PSIZE}} = \frac{2340 \times 8000}{\text{PSIZE}} \quad (4.4)$$

$$\text{Thông lượng Th (MB/s)} = \text{Pr} \times \text{IPSIZE} \quad (4.5)$$

$$\text{Tốc độ truyền dẫn Tr (Mbit/s)} = \text{Th} \times 8 \quad (4.6)$$

$$\text{Hiệu suất Ef (\%)} = \frac{\text{Th}}{\text{PLD/s}} = \frac{\text{Pr} \times \text{PSIZE}}{2340 \times 8000} \quad (4.7)$$

$$\text{Hiệu suất tổng Et (\%)} = \text{Ef} \times \frac{2340}{2430} = \frac{\text{Pr} \times \text{IPSIZE}}{2340 \times 8000} \times \frac{2340}{2430} = \frac{\text{Pr} \times \text{IPSIZE}}{8000 \times 2430} \quad (4.8)$$

trong đó: PLD- tải trọng ; PSIZE- kích cỡ gói POS, DPT hoặc Ethernet.

Tải trọng PLD bằng tổng số byte trong khung STM-1 trừ đi tổng số byte OH (gồm SOH+VC-4 POH):

$$\text{PLD} = (9 \times 270) - 9 \times (9+1) = 2340 \text{ byte}$$

Đại lượng 8000 trong các biểu thức trên đây là số khung STM-1 trong 1 giây và chữ số 8 trong biểu thức (4.3) là 8 bit/byte.

Để tiến hành so sánh, lấy thí dụ IPSIZE = 4470 byte. Từ đó tính được: POS_SIZE= 4479 byte, DPT_SIZE= 4490 byte và E_SIZE= 4496. Sử dụng các biểu thức (4.4) ÷ (4.8) tính được:

- Truyền tải IP trên SDH (POS):

$$\text{Pr} = \frac{2340 \times 8000 / s}{4479} = 4179 \text{ p/s}$$

$$\text{Th} = 4179 \times 4470 = 18.680 \text{ MB/s}$$

$$\text{Tr} = 18.680 \times 8 = 149.440 \text{ Mbit/s}$$

$$\text{Ef} = \frac{4179 \times 4470}{2340 \times 8000} = 99,76\%$$

$$\text{Et} = 89,71 \% \frac{4179 \times 4470}{8000 \times 2430} = 96,09\%$$

- Truyền tải gói trên Ethernet:

$$\text{Pr} = 4163 \text{ P/s}$$

$Th = 18.608 \text{ MB/s}$

$Tr = 148.864 \text{ Mbit/s}$

$Ef = 99,40 \%$

$Et = 95,72 \%$

- Truyền tải gói linh hoạt (DPT):

$Pr = 4169 \text{ P/s}$

$Th = 18.635 \text{ MB/s}$

$Tr = 149,08 \text{ Mbit/s}$

$Ef = 99,54 \%$

$Et = 95,86 \%$

Từ kết quả tính toán cho biết phương thức truyền tải gói trên SDH mà đại diện là kiểu đóng khung HDLC có tốc độ gói, thông lượng, tốc độ truyền, hiệu suất và hiệu suất tổng đều cao hơn các thông số tương ứng của Ethernet và DPT.

TÓM TẮT

Có một số công nghệ đóng gói được sử dụng để truyền tải lưu lượng IP trên mạng quang SDH: gói trên SDH, gọi tắt là POS; truyền tải gói linh hoạt, gọi tắt là DPT và Ethernet. POS bao gồm kiểu đóng gói HDLC, LAPS và GFP. POS sử dụng cho các tuyến điểm nối điểm và công cụ thực hiện là giao thức điểm - điểm (PPP).

Truyền tải gói IP trên SDH được thực hiện bằng cách đóng khung các gói IP theo các kiểu PPP, HDLC, LAPS, GFP và sau đó sắp xếp vào khung đơn hoặc khung kết chuỗi SDH. Có thể kết chuỗi các STM-1 hoặc cao nhất là các STM-64.

Phương thức truyền tải gói linh hoạt (DPT) sử dụng giao thức điều khiển truy nhập môi trường (MAC) lớp 2 mới hay còn gọi là giao thức tái sử dụng không gian (SRP) để hình thành mạng vòng gói truyền IP hoặc ATM trên SDH. Đây là loại mạng vòng dệt kép có thể cung cấp số nút trong mỗi mạng vòng lớn hơn 16, cực đại là 255 nút. DPT sử dụng chuyển mạch bảo vệ thông minh (IPS) dựa vào các gói điều khiển IPS chứ không sử dụng chuyển mạch bảo vệ tự động (APS) như mạng vòng SDH.

Các chuẩn Ethernet đã được sử dụng để hình thành mạng truyền tải các gói IP hoặc ATM trên cáp đồng xoắn đôi hoặc cáp sợi quang. Mạng vòng Ethernet quang là FDDI có tốc độ truyền 100 Mbit/s.

Ngoài các phương thức truyền tải số liệu IP trên đây còn có một số phương thức khác như IP trực tiếp trên quang, IP trên ATM trên quang và ATM trực tiếp trên quang.

Sắp xếp các tế bào ATM vào các khung của SDH là phương thức truyền tải số liệu ATM.

BÀI TẬP

1) Xây dựng đặc tính tốc độ truyền số liệu cực đại qua giao diện STM-1 là hàm của kích cỡ các gói IP trong phạm vi kích cỡ gói IP từ 46 đến 4470 byte đối với các phương thức POS, DPT và Ethernet.

2) Xây dựng đặc tính hiệu suất tổng cực đại khi truyền số liệu qua giao diện STM-1 là hàm của kích cỡ các gói IP trong phạm vi kích cỡ gói IP từ 46 đến 4470 đối với các phương thức POS, DPT và Ethernet.

3) Dựa vào các đặc tính đã xây dựng, nhận xét và so sánh:

- Tốc độ truyền và hiệu suất tổng có quan hệ thế nào với kích cỡ gói IP?
- So sánh hiệu suất tổng của POS, SRP và Ethernet.

CÂU HỎI

(Trả lời chọn một trong 3 phương án)

1) Tại sao khi sắp xếp các tế bào ATM vào VC-n-Xc lại phải dồn X-1 cột ?

a- Vì số lượng các tế bào ATM không đủ để sắp xếp.

b- Vì trong khung VC-4-Xc chỉ cần sử dụng cột VC-4 POH của khung VC-4 thứ nhất đóng vai trò VC-4-Xc POH, các cột VC-4 POH của các khung VC-4 khác được thay thế bởi các byte dồn.

c- Vì cả hai lý do trên.

2) Kiểu đóng khung HDLC, LAPS, GFP nhằm mục đích gì?

a- Truyền tải số liệu IP trên SDH.

b- Truyền tải số liệu ATM trên SDH.

c- Truyền tải số liệu IP trên SDH và Ethernet trên SDH.

3) Kết chuỗi liên kết và kết chuỗi ảo X khung VC-4 khác nhau như thế nào?

a- Không có gì khác nhau: cả trong VC-4-Xc và VC-4-Xv đều tạo thành khung VC-4-X lớn gấp X lần khung VC-4.

b- Các khung VC-4 trong VC-4-Xc truyền cùng trên một tuyến, các khung VC-4 trong VC-4-Xv truyền trên các tuyến khác nhau.

c- Trong VC-4-Xc các khung VC-4 vẫn tồn tại độc lập.

4) Trong mạng vòng FDDI, tín hiệu truyền trên sợi quang là mã gì?

a- 4B/5B NRZI.

b- NRZI 4 bit

c- NRZ 5 bit

5) Mạng Ethernet quang truyền tốc độ bit cao nhất là bao nhiêu?

a- 100 Mbit/s.

b- 1 Gbit/s.

c- 10 Gbit/s.

6) Trong mạng vòng gói tải sử dụng không gian, số liệu truyền như thế nào?

a- Chỉ trên mạng vòng 1.

b- Trên một trong hai mạng vòng.

c- Trên cả mạng vòng 1 và 0.

(Xem đáp số và trả lời tại phần phụ lục).

PHỤ LỤC- HƯỚNG DẪN GIẢI BÀI TẬP VÀ TRẢ LỜI

Chương I

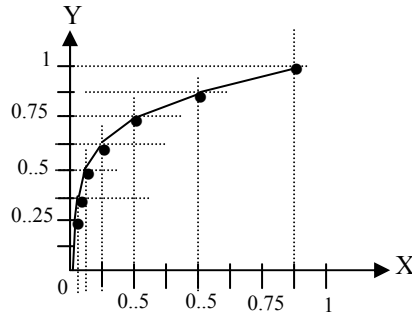
Câu 1. 11101011

Câu 2. 01111101

Câu 3. Tương ứng với xung đã bị nén và có biên độ là 37Δ

Câu 4. $V_{PAM} = -928\Delta$;

Câu 5.



$$V_{PAM} = 2048\Delta \times 0,5 = 1024 \Delta$$

Từ đây tìm được 8 bit đầu ra: 11110000

Câu 6. Khi chưa nén:

$$R_{CH} = 1 \text{ byte/khung} \times 12 \text{ bit/byte} \times 8.10^3 \text{ khung/s} = 96 \text{ kbit/s}$$

Khi đã nén:

$$R_{CH} = 1 \text{ byte/khung} \times 8 \text{ bit/byte} \times 8.10^3 \text{ khung/s} = 64 \text{ kbit/s}$$

Chương II

Câu 1:

Biểu thức tính tốc độ bit truyền:

$$R = \text{Số bit trong khung (hoặc đa khung)} \times \text{Số khung (hoặc đa khung)} / s \quad (1)$$

Thí dụ:

Tốc độ truyền xung đồng bộ khung: $R_{SF} = 7 \text{ bit/khung} \times 4.10^3 \text{ khung/s} = 28 \text{ kbit/s}$.

Tốc độ truyền xung đồng bộ đa khung: $R_{SMF} = 16 \text{ kbit/s}$

Tốc độ truyền xung gọi chuông (báo hiệu) của một thuê bao: $R_{Sig} = 2 \text{ kbit/s}$

Tốc độ truyền xung cảnh báo mất đồng bộ khung: $R_{AF} = 4 \text{ kbit/s}$

Tốc độ truyền xung cảnh báo mất đồng bộ đa khung: $R_{AMF} = 0,5 \text{ kbit/s}$

Câu 2: (xem hình 2.8)

Luồng 1 và 3: $\sum_{\text{bit I}} = 200 + 204 + 208 \times 2 = 820 \text{ bit I}$

Luồng 2 và 4: $\sum_{\text{bit I}} = 821 \text{ bit I}$

Câu 3: (xem hình 2.11)

Luồng 1: $\sum_{\text{bit I}} = 2112 \text{ bit I}$; Luồng 2: $\sum_{\text{bit I}} = 2114 \text{ bit I}$; Luồng 3 và 4: $\sum_{\text{bit I}} = 2113 \text{ bit I}$

Câu 4: (xem hình 2.12)

Luồng 1 và 2: $\sum_{\text{bit I}} = 2889 \text{ bit I}$; Luồng 3 và 4: $\sum_{\text{bit I}} = 2888 \text{ bit I}$

Câu 5: Cấu trúc 10 bit GTCT AU-4: 0001000011

Câu 6: Khi không chèn: 0100111000

Khi chèn dương: 1110010010

Khi chèn âm: 0001101101

Sau chèn dương: 0100111001

Sau chèn âm: 01000110111

Câu 7:(xem hình 2.26)

Biểu thức xác định hàng (H) của J1 VC-4:

Số địa chỉ nhóm byte đầu hàng (A_{d1}) $\leq$ GTCT AU-4 $\leq$ Số địa chỉ nhóm byte cuối hàng (A_{d2}) (2)

Biểu thức xác định cột (C) của J1 VC-4:

$$C = (GTCT \text{ AU-4 PTR} - A_{d1}) \times 3 + 9 + 1 \quad (3)$$

Trả lời: Toạ độ J1 VC-4 ($H = 5$; $C = 118$)

Câu 8: (xem hình 2.27)

Xác định hàng theo biểu thức (2)

Biểu thức xác định cột của J1 VC-3 # n ($n = 1, 2, 3$):

$$C_1 = (GTCT \text{ AU-3} - A_{d1}) \times 3 + 1 \text{ đối với J1 VC-3 \#1} \quad (4)$$

$$C_2 = (GTCT \text{ AU-3} - A_{d1}) \times 3 + 2 \text{ đối với J1 VC-3 \#2} \quad (5)$$

$$C_3 = (GTCT \text{ AU-3} - A_{d1}) \times 3 + 3 \text{ đối với J1 VC-3 \#3} \quad (6)$$

Trả lời: Toạ độ của J1 VC=3#2 ($H = 3$; $C_2 = 89$)

Câu 9: (xem hình 2.27)

Biểu thức tìm GTCT khi biết toạ độ của J1 VC-n:

$$GTCT = \frac{C + 3A_{d1} - 6 - n}{3} \quad (7)$$

Trong đó: $n = 1$ đối với J1 VC-4 và J1 VC-3#1;

$n = 2$ đối với J1 VC-3#2 và $n = 3$ đối với J1 VC-3#3

Trả lời: GTCT= 19.

Câu 10: (xem hình 2.28)

Giá trị con trỏ TU-12 bằng bao nhiêu thì khoảng cách từ V5 đến V2 bằng bấy nhiêu byte. Vì vậy V5 cách V2 16 byte.

Biểu thức xác định vị trí V5 trong đa khung TU-12 khi biết GTCT TU-12:

$$V5 = GTCT + 1 \quad (8)$$

Trả lời: V5 cách V2 là 16 byte và ghép vào vị trí byte có số thứ tự $(16 + 1) = 17$

Câu 11:

Cách tiến hành:

Lần lượt cộng các bit tương ứng (từ b1 đến b8) của tất cả các byte trong khung STM-1 #1, nếu tổng là số chẵn mà bit tương ứng trong B1 của khung STM-1#2 bằng 1 thì đếm một lỗi khối, nếu bằng 0 thì không có lỗi.

Trả lời: Có 5 lỗi khối trong khung STM-1#1

Chương III

Câu 1. (d); **Câu 2.** (b); **Câu 3.** (b); **Câu 4.** (c); **Câu 5.** (c); **Câu 6.** (c); **Câu 7.** (c); **Câu 8.** (a);

Câu 9 (c)

Chương IV

Câu 1. (b); **Câu 2.** (c); **Câu 3.** (b); **Câu 4.** (a); **Câu 5.** (c); **Câu 6.** (c)

- THUẬT NGỮ VIẾT TẮT -

AAL	ATM adaptation layer	Lớp đáp ứng ATM
A/D	Analog/Digital	Chuyển đổi analog /số
ADM	Add/Drop multiplexer	Bộ ghép Xen/Rẽ
ADMo	Adaptive Delta Modulation	Điều chế Delta thích ứng
ADSL	Asymmetric Digital Subscriber Line	Đường dây thuê bao số không đối xứng
AIS	Alarm Indication Signal	Tín hiệu chỉ thị cảnh báo
AM	Amplitude Modulation	Điều chế biên độ
APS	Automatic Protection Swiching	Chuyển mạch bảo vệ tự động
ARP	Address Resolution Protocol	Giao thức phân giải địa chỉ
ATM	Asynchronous Transfer Mode	Phương thức truyền tải không đồng bộ
AUI	Attachment Unit Interface	Giao diện khối cắm
AUG	Administrative Unit Group	Nhóm khối quản lý
AU-n	Administrative Unit-n	Khối quản lý mức n
B-ISDN	Broadband Integrated Services Digital Network	Mạng số liên kết đa dịch vụ băng rộng
BIP-n	Bit Interleaved Parity-n	Từ mã kiểm tra chẵn lẻ n bit xen bit
BW	BandWith	Độ rộng băng
CDM	Code Division Multiplexing	Ghép phân chia theo mã
CDMA	Code Division Multiple Access	Đa truy nhập phân chia theo mã
CEPT	Conference Européen des administration des Post and des Télécommunications	Hội nghị quản lý Bưu điện châu Âu
CFI	Canonical Format Indicator	Bộ chỉ thị khuôn dạng chính tắc
cHEC	core Header Error Correction	Sửa lỗi đầu đề chính
CMI	Code Mark Inversion	Mã đảo dấu
CP	Cyclic Prefix	Tiền tố chu trình
CPU	Central Processing Unit	Khối xử lý trung tâm
CRC	Cyclic Redundancy Check	Kiểm tra số dư chu trình
CS	Convergence Sublayer	Phân lớp hội tụ
CSMA/CD	Carrier- Sence Multiple Access/Collision Detection	Đa truy nhập nhạy cảm sóng mang/ phát hiện xung đột
CTRL	ConTRoL	Điều khiển
D/A	Digital / Analog	Chuyển đổi số thành tương tự
DA	Destination Address	Địa chỉ đích
DCC	Data Communication Channel	Kênh truyền số liệu
DFT	Discrete Fourier Transform	Biến đổi Fourier rời rạc
DM	Delta Modulation	Điều chế Delta
DMT	Discrete MultiTone	Đa âm rời rạc
DMUX	DeMULTipleXer	Bộ tách kênh

DPCM	Differential Pulse Code Modulation	Điều xung mã vi sai
DQDB	Distributed Queue Dual Bus	Bus kép hàng đợi phân tán
DVB	Digital Video Broadcasting	Truyền hình số thế hệ mới
DXC	Digital cross- Connect	Nối chéo số
E/O	Electrical- to- Optical	Chuyển đổi điện thành quang
ED	End Delimiter	Bộ giới hạn cuối khung
eHEC	Expansion Header Error Control	Kiểm tra lỗi đầu đề mở rộng
ESCON	Enterprise Systems CONnection	Kết nối các hệ thống doanh nghiệp
EOS	End Of Selection	Kết thúc chọn
FC	Fiber Channel	Kênh sợi quang
FCS	Frame Check Sequence	Dãy kiểm tra khung
FDDI	Fiber Distributed Data Interface	Giao diện số liệu phân phối sợi quang
FDM	Frequency Division Multiplexing	Ghép phân chia theo tần số
FICON	Fiber CONnectivity	Kết nối sợi quang
FS	Frame Status	Trạng thái khung
4F BSHR/L	4- Fiber Bidirectional Self-Healing Ring /Line protection swiching	Mạng vòng tự phục hồi 4 sợi hai hướng chuyển mạch bảo vệ đường
2F BSHR/L	4-Fiber Bidirectional Self- Healing Ring/Line protection swiching	Mạng vòng tự phục hồi 2 sợi hai hướng chuyển mạch bảo vệ đường
2F USHR/L	2-Fiber Unidirectional Self-Healing Ring/Line protection swiching	Mạng vòng tự phục hồi 2 sợi một hướng chuyển mạch bảo vệ đường
2F USHR/P	2-Fiber Undirection Self-Healing Ring/Path protection swiching	Mạng vòng tự phục hồi 2 sợi một hướng chuyển mạch bảo vệ tuyến
GFP	Generic Framing Procedure	Thủ tục đóng khung chung
GFP-F	Generic Framing Procedure - Framed	GFP sắp xếp khung
GFP-T	Generic Framing Procedure- Transparency	GFP-T trong suốt
GMII	Gigabit Media Independent Interface	Giao diện độc lập môi trường Gbit
GRS	GFP Recocillation Sublayer	Phân lớp phục hồi GFP
GSM	Global System for Mobile phone	Hệ thống toàn cầu điện thoại di động
HDB-3	High Density Bipoler -3 zero	Mã hai cực mật độ cao- tối đa có 3 bit 0 liên tiếp
HDLC	High-level Data Link Control Protocol	Giao thức điều khiển tuyến số liệu mức cao
HEC	Header Error Control	Kiểm tra lỗi đầu đề
HI	HIgh- priority	Ưu tiên cao
IF	In Frame	Trong khung
IP	Internet Protocol	Giao thức Internet
IPS	Intelligent Protection Swiching	Chuyển mạch bảo vệ thông minh
LAPS	Link Access Procedure -SDH	Thủ tục truy nhập tuyến SDH
LCAS	Link Capacity Adjustment Scheme	Sơ đồ điều chỉnh dung lượng tuyến

LCI	Label Control Indicator	Bộ chỉ thị điều khiển nhãn
LCP	Link Control Protocol	Giao thức điều khiển tuyến
LO	LOW- priority	Ưu tiên thấp
LOF	Loss Of Frame	Mất khung
LOS	Loss Of Signal	Mất tín hiệu
LSB	Least Significant Bit	Bit ít có ý nghĩa nhất
LSP	Label Switched Path	Tuyến chuyển mạch nhãn
MAU	Media Attachment Unit	Khối tiếp xúc môi trường
MAC	Media Access Control	Điều khiển truy nhập môi trường
MDI	Medium Dependent Interface	Giao diện phụ thuộc môi trường
MII	Media- Independent Interface	Giao diện độc lập môi trường
MFI	MultiFrame Indicator	Bộ chỉ thị đa khung
MOD	MODe	Kiểu
MSB	Most Significant Bit	Bit có nhiều ý nghĩa nhất
MS	Manual Swich	Chuyển mạch nhân công
MSOH	Multiplex Section OverHead	Mào đầu đoạn ghép
MSP	Multiplex Section Protection	Bảo vệ đoạn ghép
MST	Member Status	Trạng thái thành viên
MTU	Maximum Transmission Unit	Khối truyền dẫn cực đại
MUX	MUltipleXer	Bộ ghép
NA	Not Applicable	Không áp dụng
NDF	New Data Flag	Cờ số liệu mới
NG-SDH	Next- Generation SDH	SDH thế hệ tiếp theo
NIC	Network Interface Card	Tấm giao diện mạng
NMS	Network Management Systems	Các hệ thống quản lý mạng
NORM	Normal Operating Mode	Phương thức hoạt động bình thường
NRZI	Non Return to Zero	Không trở về zero
NTP	Network Time Protocol	Giao thức thời gian mạng
O/E	Optical -to- Electrical	Chuyển đổi quang thành điện
OFDM	Orthogonal Frequency Division Multiplexing	Ghép phân chia theo tần số trực giao
OIF	Optical Internetworking Forum	Diễn đàn phối hợp hoạt động về quang
OLTM	Optical Line Terminal Multiplexer	Bộ ghép đầu cuối quang
OOF	Out Of Frame	Chệch khung
OS	Operation System	Hệ thống điều hành
OSI	Open Systems Interconnection	Kết nối các hệ thống mở
P	Parity	Tính chẵn lẻ
PCM	Pulse Code Modulation	Điều xung mã
PDH	Plesiochronous Digital Hierachy	Phân cấp số cận đồng bộ

PDU	Protocol Data Unit	Khối số liệu giao thức
pFCS	payload Frame Check Sequence	Dãy kiểm tra khung tải trọng
PFI	Payload FCS Indicator	Bộ chỉ thị dãy kiểm tra khung tải trọng
PHY	PHYsical Layer	Lớp vật lý
PI	Primary In	Lối vào sơ cấp
PLD	PayLoaD	Tải trọng
PLI	Payload Length Indicator	Bộ chỉ thị chiều dài tải trọng
PLL	Phase - Locked Loop	Vòng khoá pha
PMD	Physical Medium Dependent layer	Lớp phụ thuộc môi trường vật lý
PO	Primary Out	Đầu ra sơ cấp
POS	Packet Over SDH	Gói trên SDH
PPP	Point-to-Point Protocol	Giao thức điểm - điểm
PRI	PRiority	Ưu tiên
PRS	PacketPHY Reconcilliaton Sublayer	Phân lớp phục hồi PacketPHY
PSC	Protection Swiching Controler	Bộ điều khiển chuyển mạch bảo vệ
PTI	Payload Type Identifier	Bộ nhận dạng kiểu tải trọng
PLI	PDU Length Indicator	Bộ chỉ thị chiều dài PDU
PTR	PoinTeR	Con trỏ
RCR CLK	ReCeiver Recovery CLoK	Đồng hồ hồi phục từ tín hiệu thu
REG	REGenerator	Bộ tái sinh (Lặp)
RIP	Routing Information Field	Trường thông tin định tuyến
RPR	Resilient Packet Ring	Mạng vòng gói tự phục hồi
RSOH	Regenerator Section OverHead	Mào đầu đoạn lặp
SA	Source Address	Địa chỉ nguồn
SD	Starting Delimiter	Bộ giới hạn đầu khung
SDXC	Synchronous Digital cross Connection	Nối chéo số đồng bộ
SF	Signal Failure	Mất tín hiệu
SFET	Synchronous Frequency Encoding Technique	Kỹ thuật mã hoá tần số đồng bộ
SI	Secondary In	Đầu vào thứ cấp
SO	Secondary Out	Đầu ra thứ cấp
SRP	Spatial Reuse Protocol	Giao thức tái sử dụng không gian
SRS	SDH Reconcillation Sublayer	Phân lớp phục hồi SDH
SRTS	Synchronous Residual Time Stamp	Dấu hiệu thời gian dư đồng bộ
STM-N	Synchronous Transmision Module -N	Môđun truyền dẫn đồng bộ mức N
TDM	Time Division Multiplexing	Ghép phân chia theo thời gian
tHEC	Type Header Error Correction	Sửa lỗi đầu đề kiểu
TRM	Terminal	Đầu cuối
TS	Time Stamp	Dấu hiệu thời gian

TTL	Time To Live	Thời gian sống
TUG-n	Tributary Unit group	Nhóm khối nhánh
UDP	User Datagram Protocol	Giao thức gói số liệu người sử dụng
VCO	Voltage Controlled Oscillator	Bộ tạo dao động điều khiển bằng điện áp
VC	Virtual Container	Container ảo
VCG	Virtual Concatenation Group	Nhóm kết chuỗi ảo
VID	VLAN IDentifier	Bộ nhận dạng VLAN
VLAN	Virtual LAN	Mạng diện cục bộ ảo
VPI/VC	Virtual Path Identifier/ Virtual Channel Identifier	Bộ nhận dạng tuyến ảo/Bộ nhận dạng kênh ảo
WDM	Wavelength Division Multiplexing	Ghép phân chia theo bước sóng
WIS	WAN Interface Sublayer	Phân lớp giao diện WAN
WTR	Waite To Restore	Đợi phục hồi
XAUI	10 Gigabit/s Attachment Unit Interface	Giao diện khối cắm 10 Gbit/s
XGM	10 Gigabit/s Media Independent	Độc lập môi trường 10 Gbit/s
XGMII	10 Gigabit/s Media Independent Interface	Giao diện độc lập môi trường 10 Gbit/s
YGXS	XGMII Extender Sublayer	Phân lớp mở rộng XGMII

- TÀI LIỆU THAM KHẢO-

- [1] TS. Cao Phán và ThS. Cao Hồng Sơn, "Ghép kênh PDH và SDH". Học viện Công nghệ BCVT, Hà Nội 1-2000.
- [2] ThS. Cao Hồng Sơn, "Công nghệ IP trên WDM" Tập 1 và Tập 2. Nhà xuất bản Bưu Điện, Hà Nội 8-2005.
- [3] Robert J. Hoss, "Fiber Optic Communications Design Handbook". Prentice Hall, Englewood Cliffs, New Jersey 07632, 1990.
- [4] Tsong - Ho Wu, "Fiber Network Service Survivability", Artech House, Boston- London, 1992.
- [5] Neill Wilkinson, "Next Generation Network Service", John Wiley & Sons, LTD. England 2002.
- [6] Jean - Pierre Laude, "DWDM Fundamentals, Component, and Applications", Artech House, Boston- London 2002.
- [7] ITU-T Telecommunication standardization sector of ITU G.707/Y. 1332. "Network Node Interface for the Synchronous Digital Hierarchy (SDH)", 12/2003.
- [8] ITU-T Recommendation G.7041/Y.1303, "Generic Framing Procedure", Jan. 2002.
- [9] ITU-T Recommendation G.707/Y1322, "Network Node Interface for SDH", Oct. 2000.
- [10] ITU-T Recommendation G.7042/Y.1305, "Link Capacity Adjustment Scheme (LCAS) for Virtual Concatenated Signals", Nov. 2001.
- [11] ITU-T Recommendation X.85/Y1321, "IP over SDH using LAPS", Mar. 2000.
- [12] www.acterna.com, "Next Generation SONET/SDH Technologies and Applications", Oct. 2003.
- [13] RFC 2615, "PPP over SONET/SDH", Jun.1999.
- [14] Part 17: IEEE Standards 802.17, "Resilient Packet Ring (RPR) Access Method and Physical Layer Specifications", 2004.
- [15] Corrigent Systems, IEEE 802.17- "Resilient Packet Ring", 2005.
- [16] Stejano Bregni, "Synchronization of Digital Telecommunications Network", John Wiley & Sons, 2002.
- [17] Siemens, "Optical Network": SURPASS hit 70 series OAM, Advanced topic, 2004.
- [18] Max Ming - Kang Liu, "Principles and Applications of Optical Communications", IRWIN, 1996.
- [19] John Gowar, "Optical Communication Systems", Prentice Hall (UK), 1984.
- [20] Peter Tomsu and Christian Schmutzer, "Next Generation Optical Networks", Prentice Hall PTR, 2002.
- [21] Djafar K. Mynbaev and Lowell L. Scheiner, "Fiber Optic Communications Technology", Prentice Hall, 2001.

- [22] Kiyoshi Nosu, "Optical FDM Network Technologies", Artech House, Inc., Boston, London, 1997.
- [23] Rajiv Ramaswami and Kumar N. Sivarajan, "Optical Networks, A practical Perspective", Morgan Kaufmann Publishers, San Francisco New York, 2002.
- [24] ATM Forum Specification, af-lance-0021.000,"LAN Emulation over ATM", Version 1.0, January 1995.
- [25] Cisco Systems Inc. Whitepaper, "Cisco's Packet over SONET/SDH (POS) Technology Support", February, 1998.
- [26] Cisco Systems Inc. Whitepaper, "Dinamic Packet Transport Technology and Applications Overview", January, 1999.
- [27] OIF Contribubution, "A proposal to Use POS as Physical Layer up to OC-192c", 2000.
- [28] RFC 1662, "PPP in HDLC- like framing", July 2000.



- MỤC LỤC-

Lời nói đầu	1
CHƯƠNG I- MỘT SỐ KHÁI NIỆM CƠ BẢN TRONG TRUYỀN DẪN TÍN HIỆU	3
1.1. Giới thiệu chung	3
1.2. Nhập môn ghép kênh số	3
1.2.1. Tín hiệu và các tham số	3
1.2.2. Đường truyền và độ rộng băng tần truyền dẫn	4
1.2.3. Truyền dẫn đơn kênh và đa kênh	5
1.2.4. Hệ thống truyền dẫn số và các tham số	5
1.3. Số hoá tín hiệu analog	7
1.3.1. Điều xung mã PCM	7
1.3.2. Điều xung mã vi sai DPCM	12
1.3.3. Điều chế Delta DM	13
1.4. Các phương pháp ghép kênh	14
1.4.1. Ghép kênh phân chia theo tần số	14
1.4.2. Ghép kênh phân chia theo thời gian TDM	17
1.4.3. Ghép kênh phân chia theo mã	21
1.5. Khung và đa khung tín hiệu	22
1.5.1. Khái niệm về khung và đa khung	22
1.5.2. Cấu trúc cơ bản của một khung tín hiệu	22
1.6. Đồng bộ trong viễn thông	22
1.6.1. Mở đầu	22
1.6.2. Đồng bộ sóng mang	24
1.6.3. Đồng bộ ký hiệu	25
1.6.4. Đồng bộ khung	26
1.6.5. Đồng bộ bit	30
1.6.6. Đồng bộ gói	30
1.6.7. Đồng bộ mạng	32
1.6.8. Đồng bộ đa phương tiện	32
1.6.9. Đồng bộ đồng hồ thời gian thực	33
1.7. Ngẫu nhiên hoá tín hiệu	34
1.7.1. Khái niệm	34
1.7.2. Cấu tạo và hoạt động của bộ trộn và bộ giải trộn	34
Tóm tắt	35
Bài tập	35

CHƯƠNG II- GHÉP KÊNH PCM, PDH và SDH	36
2.1. Giới thiệu chung	36
2.2. Ghép kênh PCM	36
2.2.1. Sơ đồ khối bộ ghép PCM-N	36
2.2.2. Nguyên lý hoạt động	36
2.2.3. Cấu trúc khung và đa khung PCM-N	37
2.3. Ghép kênh PDH	39
2.3.1. Các tiêu chuẩn tốc độ bit PDH	39
2.3.2. Kỹ thuật ghép kênh PDH	40
2.3.3. Cấu trúc khung PDH điển hình (**)	43
2.4. Ghép kênh SDH	48
2.4.1. Các tiêu chuẩn ghép kênh SDH	48
2.4.2. Sơ đồ khối ghép các luồng PDH vào khung STM-N	50
2.4.3. Quá trình ghép các luồng nhánh PDH vào khung STM-1	51
2.4.4. Vai trò và hoạt động của con trỏ trong SDH (***)	60
2.4.5. Mào đầu đoạn SOH và mào đầu tuyến POH	69
Tóm tắt	77
Bài tập	78
 CHƯƠNG III- CÁC GIẢI PHÁP DUY TRÌ MẠNG	 80
3.1. Giới thiệu chung	80
3.2. Các cấu hình thiết bị	80
3.2.1. Giới thiệu	80
3.2.2. Các loại cấu hình thiết bị	81
3.3. Các cấu hình mạng	85
3.3.1. Cấu hình điểm nối điểm	85
3.3.2. Cấu hình đa điểm	85
3.3.3. Cấu hình rẽ nhánh	86
3.3.4. Cấu hình vòng	86
3.3.5. Cấu hình đa vòng	86
3.4. Các khái niệm về duy trì mạng	87
3.4.1. Khái niệm	87
3.4.2. Các biện pháp	87
3.5. Các cơ chế bảo vệ	88
3.5.1. Bảo vệ 1+1	88
3.5.2. Bảo vệ 1:1	88
3.5.3. Bảo vệ 1:N	88

3.5.4. Các đặc điểm của chuyển mạch bảo vệ	90
3.6. Bảo vệ trong mạng vòng	91
3.6.1. Ưu điểm của việc sử dụng mạng vòng tự phục hồi	91
3.6.2. Mạng vòng 2 sợi đơn hướng chuyển mạch bảo vệ tuyến	93
3.6.3. Mạng vòng 2 sợi đơn hướng chuyển mạch bảo vệ đường	96
3.6.4. Mạng vòng 2 sợi hai hướng chuyển mạch bảo vệ đường	96
3.6.5. Mạng vòng 4 sợi hai hướng chuyển mạch bảo vệ đường	97
3.6.6. So sánh các mạng vòng bảo vệ	99
Tóm tắt	100
Câu hỏi	101
 CHƯƠNG IV- CÁC PHƯƠNG THỨC TRUYỀN TẢI SỐ LIỆU	 103
4.1. Giới thiệu chung	103
4.2. Truyền tải số liệu qua SDH	103
4.2.1. Truyền tải ATM qua SDH	103
4.2.2. Các phương thức đóng khung số liệu	105
4.2.3. Các cơ chế kết chuỗi các contơơ ảo	111
4.2.4. Cơ chế điều chỉnh dung lượng tuyến LCAS	116
4.3. IP/ATM trực tiếp trên quang	120
4.3.1. Hạn chế các lớp trung gian trên mạng đường trực	120
4.3.2. IP/ATM trực tiếp trên quang	121
4.4. Công nghệ Token ring và FDDI	121
4.4.1. Giới thiệu	121
4.4.2. Cấu trúc khung	123
4.5. Công nghệ Ethernet	123
4.5.1. Các chuẩn Ethernet	123
4.5.2. Cấu trúc khung Ethernet	124
4.5.3. Lớp vật lý Ethernet	126
4.6. Công nghệ mạng vòng gói tự phục hồi RPR	131
4.6.1. Giới thiệu về công nghệ RPR	131
4.6.2. Khung SRP và giao diện lớp vật lý	142
4.6.3. Các giao thức trong RPR	144
4.7. So sánh, đánh giá hiệu suất sử dụng băng thông và các chỉ tiêu khác của các phương thức (*)	149
4.7.1. Hiệu suất sử dụng băng thông	149
4.7.2. Các chỉ tiêu khác	149
Tóm tắt	151
Bài tập	151

Câu hỏi	152
Phụ lục	153
Bảng thuật ngữ viết tắt	155
Tài liệu tham khảo	160
Mục lục	162



HỌC VIỆN CÔNG NGHỆ BƯU CHÍNH VIỄN THÔNG

Km10 Đường Nguyễn Trãi, Hà Đông-Hà Tây
 Tel: (04).5541221; Fax: (04).5540587
 Website: <http://www.o-pit.edu.vn>; E-mail: dhcx@o-pit.edu.vn

GHÉP KÊNH TÍN HIỆU SỐ

Mã số: 411GKS360

Chịu trách nhiệm bản thảo

TRUNG TÂM ĐÀO TẠO BƯU CHÍNH VIỄN THÔNG 1